

中国国际金融股份有限公司

关于盛合晶微半导体有限公司

2026 年半年度持续督导跟踪报告

中国国际金融股份有限公司（以下简称“中金公司”或“保荐机构”）作为盛合晶微半导体有限公司（以下简称“盛合晶微”或“公司”）首次公开发行股票并在科创板上市项目的保荐机构，根据《证券发行上市保荐业务管理办法》《上海证券交易所科创板股票上市规则》和《上海证券交易所科创板上市公司自律监管指引第 1 号——规范运作》等相关规定对盛合晶微履行持续督导职责，并出具本持续督导半年度跟踪报告。

一、持续督导工作情况

序号	工作内容	持续督导情况
1	建立健全并有效执行持续督导工作制度，并针对具体的持续督导工作制定相应的工作计划	保荐机构已建立健全并有效执行了持续督导制度，并制定了相应的工作计划
2	根据中国证监会相关规定，在持续督导工作开始前，与上市公司或相关当事人签署持续督导协议，明确双方在持续督导期间的权利义务，并报上海证券交易所备案	保荐机构已与盛合晶微签订《保荐协议》，该协议明确了双方在持续督导期间的权利和义务，并报上海证券交易所备案
3	持续督导期间，按照有关规定对上市公司违法违规事项公开发表声明的，应于披露前向上海证券交易所报告，并经上海证券交易所审核后在指定媒体上公告	经核查盛合晶微相关资料，2026 年上半年盛合晶微在持续督导期间未发生按有关规定须保荐机构公开发表声明的违法违规事项
4	持续督导期间，上市公司或相关当事人出现违法违规、违背承诺等事项的，应自发现或应当发现之日起五个工作日内向上海证券交易所报告，报告内容包括上市公司或相关当事人出现违法违规、违背承诺等事项的具体情况，保荐机构采取的督导措施等	2026 年上半年盛合晶微及相关当事人在持续督导期间未发生违法违规或违背承诺等事项
5	通过日常沟通、定期回访、现场检查、尽职调查等方式开展持续督导工作	保荐机构通过日常沟通、定期或不定期回访等方式，了解盛合晶微业务情况，对盛合晶微开展了持续督导工作

序号	工作内容	持续督导情况
6	督导上市公司及其董事、高级管理人员遵守法律、法规、部门规章和上海证券交易所发布的业务规则及其他规范性文件，并切实履行其所做的各项承诺	在持续督导期间，盛合晶微及其董事、高级管理人员遵守法律、法规、部门规章和上海证券交易所发布的业务规则及其他规范性文件，切实履行其所做出的各项承诺
7	督导上市公司建立健全并有效执行公司治理制度，包括但不限于股东会、董事会议事规则以及董事、高级管理人员的行为规范等	保荐机构检查了公司执行《公司章程》等相关制度的履行情况，均符合相关法规要求
8	督导上市公司建立健全并有效执行内控制度，包括但不限于财务管理制度、会计核算制度和内部审计制度，以及募集资金使用、关联交易、对外担保、对外投资、衍生品交易、对子公司的控制等重大经营决策的程序与规则等	在持续督导期间，保荐代表人和项目组成员对盛合晶微的内控管理制度的设计、实施和有效性进行了核查，盛合晶微的内控制度符合相关法规要求并得到了有效执行，能够保证公司的规范运行
9	督导上市公司建立健全并有效执行信息披露制度，审阅信息披露文件及其他相关文件，并有充分理由确信上市公司向上海证券交易所提交的文件不存在虚假记载、误导性陈述或重大遗漏	保荐机构督促盛合晶微严格执行信息披露制度，审阅信息披露文件及其他相关文件
10	对上市公司的信息披露文件及向中国证监会、上海证券交易所提交的其他文件进行事前审阅，对存在问题的信息披露文件及时督促上市公司予以更正或补充，上市公司不予更正或补充的，应及时向上海证券交易所报告	保荐机构对盛合晶微的信息披露文件进行了审阅，不存在应及时向上海证券交易所报告的情况
11	对上市公司的信息披露文件未进行事前审阅的，应在上市公司履行信息披露义务后五个交易日内，完成对有关文件的审阅工作，对存在问题的信息披露文件应及时督促上市公司更正或补充，上市公司不予更正或补充的，应及时向上海证券交易所报告	经核查，在持续督导期间，盛合晶微未发生该等情况
12	关注上市公司或其控股股东、实际控制人、董事、高级管理人员受到中国证监会行政处罚、上海证券交易所纪律处分或者被上海证券交易所出具监管关注函的情况，并督促其完善内部控制制度，采取措施予以纠正	盛合晶微无控股股东、实际控制人，本持续督导期间，公司及其董事、高级管理人员未发生该等事项
13	持续关注上市公司及控股股东、实际控制人等履行承诺的情况，上市公司及控股股东、实际控制人等未履行承诺事项的，应及时向上海证券交易所报告	公司股权较为分散，无控股股东和实际控制人，公司及其主要股东等不存在未履行承诺的情况
14	关注社交媒体关于上市公司的报道和传闻，及时针对市场传闻进行核查。经核查后发现上市公司存在应披露未披露的重大事项或与披露的信息与事实不符的，及时督促上市公司如实披露或予以澄清；上市公司不予披露或澄清的，应及时向上海证券交易所报告	经核查，在持续督导期间，盛合晶微未发生该等情况

序号	工作内容	持续督导情况
15	发现以下情形之一的，保荐机构应当督促上市公司做出说明并限期改正，同时向上海证券交易所报告： （一）涉嫌违反《股票上市规则》等本所业务规则； （二）中介机构及其签名人员出具的专业意见可能存在虚假记载、误导性陈述或重大遗漏等违法违规情形或其他不当情形；（三）公司出现《保荐办法》第七十条规定的情形；（四）公司不配合保荐机构持续督导工作；（五）上海证券交易所或保荐机构认为需要报告的其他情形	经核查，在持续督导期间，盛合晶微未发生该等情况
16	保荐机构应当制定对上市公司的现场检查工作计划，明确现场检查工作要求，确保现场检查工作质量	保荐机构已制定了现场检查的相关工作计划，并明确了现场检查工作要求
17	上市公司出现下列情形之一的，保荐机构、保荐代表人应当自知道或者应当知道之日起十五日内进行专项现场核查：（一）存在重大财务造假嫌疑；（二）控股股东、实际控制人及其关联人涉嫌资金占用；（三）可能存在重大违规担保；（四）控股股东、实际控制人及其关联人、董事或者高级管理人员涉嫌侵占上市公司利益；（五）资金往来或者现金流存在重大异常；（六）上海证券交易所或者保荐机构认为应当进行现场核查的其他事项。	经核查，在持续督导期间，盛合晶微未发生该等情况

二、保荐机构和保荐代表人发现的问题及整改情况

2026 年上半年，公司不存在需要整改的情况。

三、重大风险事项

公司面临的风险因素主要如下：

（一）核心竞争力风险

1、技术研发或产业化不及预期的风险

集成电路先进封测行业生产工艺复杂、技术含量极高，其技术研发同时包含多种前中后段工艺，涉及多学科、多领域的交叉，并需要在研发过程中持续投入大量的资金和人力。

作为在集成电路先进封测领域持续攻关行业前沿技术的科技企业，公司高度重视技术研发及产业化，持续保持较高水平的研发投入。然而，由于新技术的研发存在一定的不确定性，若公司在研发过程中关键技术未能实现突破、性能指标无法达到预期，则将面临研发失败的风险；此外，由于先进封测的技术研发需要经历前期的技术论证及后期的生产实践，周期较长，若公司未能准确判断行业技术的发展趋势，导致工艺技术定位

偏差,则将面临研发产业化进度不及预期甚至研发产业化失败的风险。若发生上述情形,公司前期的研发投入可能难以取得相匹配的回报,进而对长期发展产生不利影响。

2、核心研发人员流失的风险

集成电路先进封测行业属于人才密集型行业,对专业人才的知识背景、研发能力及经验积累要求较高,拥有高端专业人才是先进封测企业保持市场竞争力的关键。近年来在国家政策的大力支持下,先进封测企业数量增加,部分传统封测企业也正在布局进入先进封测领域,行业内高端专业人才的供给存在一定缺口,人才争夺日益加剧。

公司已制定了较为合理的薪酬体系、激励措施,以稳定和吸引优秀的技术人才。但是,若公司仍无法吸引到相匹配的专业人才,或由于不能对核心研发人员实行有效的约束和激励造成较大规模的人才流失,均可能导致公司在行业竞争中处于不利地位,进而影响公司的持续发展和经营业绩。

3、知识产权保护与技术泄密的风险

知识产权保护体系是集成电路先进封测企业发展和竞争的关键因素之一。公司通过申请专利或形成技术秘密等方式对知识产权进行保护,并建立了严格的保密制度,和相关技术人员签署了保密协议及竞业限制协议。但是,若由于技术秘密保护措施的局限性、研发人员的流动性、外部因素造成的被动泄密及其他不可控因素,导致公司的核心技术或重要研发成果泄密,将可能在一定程度上削弱公司的技术优势并对公司的经营业绩产生不利影响。

(二) 经营风险

1、客户集中度较高的风险

集成电路先进封测行业的下游市场集中度较高,且下游市场头部企业的业务规模处于绝对领先地位,特别地,芯粒多芯片集成封装行业的下游市场更是被少数技术水平高、综合实力强的头部企业占据,若公司现有主要客户的经营状况发生重大不利变化,或外部地缘政治环境变化导致公司现有主要客户下达的订单减少,或产业链上下游的发展程度和稳定性造成公司现有主要客户的订单需求下降,均可能对公司的业绩稳定性产生不利影响。此外,若公司无法持续深化与现有主要客户的合作关系与合作规模,无法有效开拓新客户并转化为营业收入,将可能对公司经营业绩的增长性产生不利影响。

2、新增产能消化的风险

报告期内,公司募集资金投资项目按照整体建设规划稳步推进,此外多层细线宽系

统集成封测项目（一期）、东盛合芯三维集成芯片制造（一期）项目开工。上述项目的推进一方面有利于公司进一步完善产业布局，提升经营规模和盈利能力，但另一方面也对公司的市场开拓能力、营销推广能力等提出了更高的要求。现阶段，公司所处行业存在市场竞争加剧的风险，若公司未来的市场开拓和营销推广不达预期，或在激烈的市场竞争中处于不利地位，将导致公司面临新增产能无法消化的风险。

（三）财务风险

1、经营业绩波动的风险

公司业绩受宏观经济环境、行业下游需求、行业竞争格局、公司技术研发及产业化能力等内外部因素影响，近年来国际贸易形势亦发生较快变化，如果未来上述因素发生重大不利变化，且公司不能采取有效的应对措施，将可能对公司整体收入及盈利水平产生不利影响，导致出现收入增速减缓、净利润水平下滑等影响公司经营业绩可持续性的风险。

2、汇率波动的风险

公司作为红筹企业，记账本位币为美元，日常经营中的购销交易采用人民币、美元、日元、欧元等多币种结算。公司在经营过程中重视外币资产和外币负债在规模上的匹配，合理控制外汇风险敞口。但未来如果境内外经济环境、政治形势、货币政策等因素发生变化，使得本外币汇率大幅波动，公司或将面临汇兑损失的风险。

3、固定资产投资规模较大的风险

集成电路先进封测行业是技术和资本密集型行业，持续的研发投入和产能扩充是保证行业地位的重要措施，其需要大量的资金投入作为保障，尤其对于芯粒多芯片集成封装，技术研发和产线建设的资金投入均极大。

未来，公司仍将保持较高水平的研发投入，并进一步扩充产能规模，以满足客户对综合性能更强、平台更多元的先进封测服务的需求。但是，若公司未能准确判断行业发展方向，及时应对下游市场变化；或市场竞争加剧，公司业务拓展不及预期，均可能导致公司前期的研发投入和资本开支无法充分兑现为经营业绩，一方面将对公司的现金流状况产生不利影响，另一方面已有固定资产形成的折旧费用也将影响公司的盈利能力。

（四）行业风险

1、市场竞争加剧的风险

近年来，先进封装的市场规模及占总体封测市场的比重均持续上升，吸引了大量的市场参与者。一方面，领先的综合型封测企业凭借强大的资金和技术实力以及优质的客户基础扩大在先进封装环节的投资，另一方面，新兴的先进封测企业凭借在特定领域积累的技术以及吸收的资本市场投资进入先进封装行业。现有市场参与者扩大产能及新兴市场参与者的进入，将可能导致市场竞争加剧甚至出现行业产能过剩的状况。若公司未能持续提高制造能力和技术水平，将在加剧的市场竞争中丧失现有的行业领先地位，甚至可能处于不利的竞争境地。

2、产业政策变化的风险

集成电路是国民经济和社会发展的战略性、基础性、先导性产业，是现代化产业体系的核心枢纽，也是利用新质生产力实现经济社会高质量发展的关键保障，关系到国家安全和中国式现代化进程。近年来，国家各级政府出台了一系列产业政策，从财税、投融资、研究开发、进出口、人才、知识产权、市场应用等方面为集成电路企业提供了更多的支持，以推动行业发展，提高产业创新能力和国际竞争力。未来，若国家相关产业政策出现重大不利变化，将对公司的发展经营情况产生一定的不利影响。

（五）宏观环境风险

1、宏观经济和下游行业需求波动的风险

集成电路先进封测行业的业绩表现与宏观经济的发展以及下游行业的需求密切相关。一方面，宏观经济和下游行业的周期性波动会对集成电路先进封测行业的发展产生影响。另一方面，各下游行业对集成电路先进封测服务的需求均会受到多重内外部因素的影响，比如，智能手机、消费电子等受到宏观经济景气度、消费者预期与信心的影响，高性能运算、数据中心、人工智能等受到算力基础设施建设进度、国际政治与贸易形势、先进制程产能制约、高算力芯片研发及产业化进度的影响。若上述因素发生不利变动，均会造成集成电路先进封测行业的需求下降，从而对公司的经营业绩产生不利影响。

2、地缘政治风险

随着地缘政治冲突加剧，国际出口管制态势趋严，美国近年来出台了一系列限制半导体制造设备和限制芯片出口的相关管制政策，一些国家/地区也相继出台了类似管制措施，给全球半导体市场和芯片供应链稳定带来不确定风险。

2020年12月18日，美国商务部宣布将包括公司在内的多家中国公司及机构列入《出口管制条例》“实体清单”。根据《出口管制条例》的规定，供应商在向“实体清单”中的企业销售“受管制物品”时需预先从美国商务部取得“出口许可证”。

销售方面，虽然公司被列入“实体清单”原则上不影响客户正常购买公司的产品或服务，但不排除客户因自身情况的考量而减少或暂停向公司采购的可能性，若发生上述情况，将对公司经营业绩的稳定性产生不利影响。采购方面，若公司的供应商无法从美国商务部持续取得“出口许可证”，且相关采购物项的本地供应进度不及预期，将对公司的供应链保障产生不利影响，进而影响公司正常的生产、经营和研发。

此外，若国际贸易摩擦和政策限制升级，导致公司无法与上下游合作伙伴持续合作，对公司的销售、采购以及日常生产、经营和研发均可能产生不利影响。

（六）其他重大风险

1、公司股权分散，无控股股东和实际控制人的风险

公司股东主要为产业投资机构、专业投资机构以及员工持股平台等，股权较为分散，且单个主体无法控制股东会或董事会多数席位，公司无实际控制人和控股股东。公司的经营计划主要由管理层制定、董事会决定，经营计划的执行有赖于行业经验丰富以及对公司具有深入了解的管理团队。公司存在未来因无控股股东及实际控制人所导致的效率低下和决策失准的风险；同时，分散的股权结构可能导致公司遭到恶意收购，或出现因其他股东通过一致行动或其他约定等安排使得公司的控制权发生变化的情形，则可能对公司的日常经营与发展造成不利影响。

此外，由于公司股东持有公司股份不以控股为主要目的，若未来公司股东基于自身战略作出后续持股安排，则可能因公司股权结构发生变化而对公司董事会、股东会决策产生影响，进而导致公司生产经营和业务发展受到影响。未来不排除公司存在控制权发生变动的风险，可能会导致公司正常经营活动受到影响。若因股东变动引发董事会频繁更迭，可能导致技术研发、市场布局等中长期决策的连贯性受损，尤其在行业周期波动时，股东风险偏好差异或加剧战略短期化倾向。投资者需特别关注无实际控制人架构与控股股东主导模式的治理差异，审慎评估股东协商机制变化、控制权潜在转移等特有因素对公司价值及投资回报的影响。

2、公司的治理结构与境内上市的非红筹企业存在差异的风险

公司为一家根据《开曼群岛公司法》设立的公司。根据《国务院办公厅转发证监会

关于开展创新企业境内发行股票或存托凭证试点若干意见的通知》（国办发〔2018〕21号）的规定，试点红筹企业的股权结构、公司治理、运行规范等事项可适用境外注册地公司法等法律法规规定，但关于投资者权益保护的安排总体上应不低于境内法律要求。

公司治理制度需遵守《开曼群岛公司法》和《公司章程》的规定，关于投资者权益保护的安排总体上不低于境内法律要求，但与目前适用于注册在中国境内的一般 A 股上市公司的公司治理制度在资产收益、参与重大决策、剩余财产分配等方面存在一定差异。

四、重大违规事项

2026 年上半年，公司不存在重大违规事项。

五、主要财务指标的变动原因及合理性

2026 年上半年，公司主要财务数据及指标如下所示：

（一）主要会计数据

单位：元 币种：人民币

主要会计数据	本报告期 (1—6月)	上年同期	本报告期比上年 同期增减(%)
营业收入	3,406,831,397.09	3,177,996,180.51	7.20
利润总额	439,379,584.46	434,943,470.70	1.02
归属于上市公司股东的净利润	449,359,445.31	434,894,465.01	3.33
归属于上市公司股东的扣除非经常性 损益的净利润	435,875,708.74	421,890,385.68	3.31
经营活动产生的现金流量净额	1,473,511,282.85	1,700,386,280.46	-13.34
	本报告期末	上年度末	本报告期末比上 年度末增减(%)
归属于上市公司股东的净资产	19,293,023,996.47	14,427,851,311.79	33.72
总资产	27,477,432,397.19	22,603,487,460.17	21.56

（二）主要财务指标

主要财务指标	本报告期 (1—6月)	上年同期	本报告期比上年同 期增减(%)
基本每股收益（元 / 股）	0.27	0.27	-
稀释每股收益（元 / 股）	0.25	0.26	-3.85
扣除非经常性损益后的基本每股收益 （元 / 股）	0.26	0.26	-
加权平均净资产收益率（%）	2.80	3.14	减少 0.34 个百分点
扣除非经常性损益后的加权平均净资 产收益率（%）	2.71	3.06	减少 0.35 个百分点
研发投入占营业收入的比例（%）	11.57	11.53	增加 0.04 个百分点

2026 年上半年，公司主要财务数据及指标变动的原因如下：

利润总额、归属于上市公司股东的净利润和归属于上市公司股东的扣除非经常性损益的净利润增加，主要系销售规模增长所致。

经营活动产生的现金流量净额减少，主要系公司结合业务发展需求，增加人员布局，本期付现薪酬增加，以及向客户收取的信用保证金到期退回所致。

归属于上市公司股东的净资产增加，主要系公司经营积累导致留存收益增加以及首发募集的权益资本增加所致。

基本每股收益、稀释每股收益和扣除非经常性损益后的基本每股收益较上期基本保持稳定，主要系本期公司净利润增长，一定程度抵消了新发行股份带来的股本摊薄影响。

六、核心竞争力的变化情况

（一）高效的研发体系与持续研发创新的能力

集成电路先进封装行业具有创新力度强、综合性技术要求高等特征，人才的知识背景、研发能力和经验是企业持续创新的基石。公司高度重视研发团队的建设，目前已拥有一支经验丰富的研发团队，其中核心人员均拥有超过 20 年的集成电路制造或先进封装等行业经验，并对行业未来的技术发展趋势具有前瞻性的研判能力。

公司建立了高效的研发体系，以研发部门为核心，通过与技术平台部门以及其他职能部门的密切对接，使项目在设计开发阶段即能够同时运用研发部门的研发能力和技术平台部门的工艺能力，从而充分考虑后续客户导入验证和量产阶段的技术要求，大大加快了项目推进的进程，有效保证了产出质量与可靠性，缩短了研发周期，提高了研发效率及研发成果转化率。

基于优秀的研发团队和高效的研发体系，公司取得了丰富的研发成果，截至报告期末，公司共拥有专利 665 项，其中发明专利 266 项。报告期内新增已授权专利 38 项。

（二）跻身境内外一流客户的供应链体系，构建了显著的客户壁垒

公司已进入了多个行业头部客户的供应链，并在交付能力、质量控制、技术水平等方面获得了境内外一流客户的广泛认可，通过跻身境内外一流客户的供应链体系，公司构建了显著的客户壁垒：1）行业头部客户对新供应商的认证标准高、认证周期长，部分全球业务的客户在中国大陆的供应链布局较为集中，对于特定采购项目通常只会认证引入个别合格供应商；2）公司根据行业头部客户的定制化要求持续攻关调优，能够提升客户对公司服务的粘性；3）公司长期服务头部客户，已经形成了良好的市场声誉，

有利于优质客户的进一步拓展；4）与优质客户的合作可以帮助公司更好地把握下游需求的发展方向，从而在技术路线上作出更精准的前瞻性布局。

（三）先进的制造和管理体系

公司自业务开展之初即采用前段晶圆制造环节先进的制造和管理体系，并根据先进封装的生产工艺特点，不断扩展质量管控的广度和深度。目前，公司在质量、环保、信息安全、安全管理、汽车行业、海关等领域通过了多项国际标准认证，覆盖了从工艺研发到产品交付的全流程，并在具体的日常工作中严格按照国际标准的要求执行。

由于先进封装涉及大量晶圆处理工艺，且对洁净度、精细度、自动化等的要求更接近于晶圆制造而远高于传统封装，因此，相对于从传统封装向先进封装延伸的封测企业，公司在主营业务领域拥有先进制造和管理体系上的优势，尤其在与晶圆制造环节联系最密切的芯粒多芯片集成封装领域优势更为显著。

（四）多元化、有韧性的供应链体系

公司建立了完善的采购管理体系，持续构建安全、可靠、有韧性的供应链体系。公司以前瞻性视野在推进供应商的多元化、本地化，按照一流的技术和质量标准验证本土供应商。通过构建多元化、本地化的供应链体系，提升供应链韧性，增强议价权，优化采购成本，并降低国际物流周期带来的隐性成本，显著提升产能扩充和生产响应的效率，实现降本增效；此外，公司也能够更好地稳定产能供应、保障交付连续性，提升客户对公司长期服务的信心。

（五）卓越、专业的管理团队

公司的管理团队均具备集成电路制造或先进封装的研发、运营和管理经验，同时，公司还吸收了多位具备海外经验的资深专业技术人才。公司的管理团队多元、互补，既对行业整体格局及公司自身定位具有全面、深刻的认识，也对行业的未来发展趋势具有前瞻性的研判能力，为持续提升公司核心竞争力和开发新工艺提供了强有力的人力资源支持。未来，在兼具国际化视野、先进管理理念及卓越专业能力的管理团队的带领下，公司将进一步追赶全球最领先技术水平，持续保持行业领先地位。

七、研发支出变化及研发进展

2026年上半年，公司研发投入为 39,416.20 万元，较上年同期上升 7.54%；公司共有研发人员 875 人，占公司总人数的 13.01%。研发进展如下：

（一）核心技术及其先进性以及报告期内的变化情况

公司的主营业务包括中段硅片加工、晶圆级封装和芯粒多芯片集成封装，基于多年的研发投入和技术积累，公司在上述业务领域均形成了一系列具有自主知识产权核心技术的技术平台。

公司主要技术平台的核心技术基本情况如下：

主营业务领域	技术平台	技术工艺特征和先进性表征	所处阶段
中段硅片加工	Bumping	1、中国大陆第一家能够提供 14nm 先进制程凸块制造的企业，并掌握适用于更先进制程芯片的混合凸块（Mix bump）制造技术 2、中国大陆第一家量产低温钝化层重构技术的企业 3、高平坦化电镀技术：在电镀凸块共面性上优于全球领先封测企业，并可解决更先进制程芯片混合凸块、高深宽比、高疏密比、纯铜柱凸块等特殊设计导致的凸块共面性问题 4、超高密度微凸块制造技术：可量产实现 20um/12um 的最小凸块间距/直径，单颗芯片的凸块数量可达数十万个，与全球领先封测企业处于同一先进水平 5、创新性的凸块缺陷检测技术： （1）在更先进制程芯片的检测上提供更低的辐射能量避免对产品造成影响 （2）提高晶圆边缘不完整裸片的凸块缺陷检测的自动化程度、检测效率和准确率 （3）实现更小尺寸、更小高度的微凸块共面性、高度、金属含量等的检测	大规模量产
	CP	1、自动化测试和数据分析技术：自主研发设备自动化系统，可实现高阶定制化的数据处理和检查功能，提高作业质量和效率 2、测试方案开发技术：可为逻辑、存储、射频、混合信号等多类芯片开发测试方案，并开发出适用于更先进制程芯片、硅转接板、芯粒多芯片集成封装等的高端测试方案 3、测试设备/治具改造升级技术：对多个核心测试设备/治具进行多项创新性的改造升级，可降低作业成本，提高作业效率，并提升作业的灵活度和稳定性 4、探针卡宽温域测试能力和维护能力在 Pin 数、电性水平和温控形变等多方面业界领先	大规模量产
晶圆级封装	WLCSP	1、超薄芯片减薄切割技术：通过工艺优化规避因芯片过薄而产生的破片或背崩风险，可实现优于全球领先封测企业的最小晶圆减薄厚度，契合客户对于芯片超薄化的发展需求 2、12 英寸 Low-K 激光开槽技术：对于先进技术节点（比如 65nm 及以下）WLCSP，由于晶圆前段加工工艺采用低介电常数（Low-K）材料作为介电层，导致芯片切割环节面临新的更大的工艺难点，需要额外引入激光开槽工艺切割 Low-K 材料介电层，公司在激光开槽精度上与全球领先封测企业处于同一先进水平 3、高精度红外检测芯片缺陷技术：可对芯片的六面均进行裂纹缺陷（Die crack）的检测，全面筛选出芯片加工过程中产生的隐裂缺陷，确保产品出货的质量安全	大规模量产
	Enhanced-WLCSP	1、芯片再分布翘曲控制技术：可有效控制因各层材料热膨胀系数不匹配导致的翘曲问题 2、高可靠性技术：通过工艺优化规避现有工艺下 Low-K 介电层易	大规模量产

主营业务领域	技术平台	技术工艺特征和先进性表征	所处阶段
		产生裂痕、芯片背面易破裂、芯片易与重布线层接触不良等风险，可显著提高产品的可靠性和稳定性	
芯粒多芯片集成封装	SmartPoser [®] -Si	1、中国大陆量产最早、生产规模最大的基于硅转接板的 2.5D 技术平台之一，全球范围内只有少数最领先的晶圆制造企业和封测企业能够量产相似的技术平台 2、背面平坦化露铜技术： （1）通过背面研磨后平坦化露铜的方式，可实现硅转接板中硅通孔“盲孔”的平齐裸露，提供符合芯粒多芯片集成工艺要求的高平坦度和表面粗糙度 （2）优化介电层沉积工艺，改善介电层与基底硅的结合力，提高可靠性和稳定性 3、大尺寸硅转接板加工技术： （1）可实现多块掩模版的无偏差拼接，提供最大硅转接板尺寸约合 3 倍光罩的产品 （2）通过优化硅转接板上芯片的硅占比，有效降低大尺寸硅转接板的翘曲程度 （3）掌握临时键合和解键合工艺，可有效增强超薄转接板的加工强度并降低碎片率 4、多芯片异构集成技术：高密度集成可达 10 个以上功能芯片 5、大尺寸 FCBGA 技术： （1）支持封装的芯片（晶粒）尺寸可达 50mm*50mm 以上，对应封装成品尺寸可达 75mm*75mm 以上 （2）大尺寸封装下支持 130um 的最小凸块间距，并搭配高导热方案，实现对同时具备大尺寸和高 I/O 密度特点的高性能芯片的封装作业	大规模量产
	SmartPoser [®] -RDL	1、多层超细线宽/线距重布线制造技术：可实现小至 2um/2um 的线宽/线距，以及多达 6P6M（6 层金属层 6 层介电层）的互联层数 2、大尺寸扇出型技术： （1）可实现多块掩模版的无偏差拼接 （2）通过工艺调控克服大尺寸有机转接板的高翘曲性，可实现总体工艺环节的低翘曲度 3、多芯片异构集成技术：高密度集成可达 4 个以上功能芯片 4、大尺寸 FCBGA 技术：详见 SmartPoser[®]-Si 平台	小量试产
	SmartPoser [®] -BD	1、兼具 SmartPoser[®]-Si 和 SmartPoser[®]-RDL 平台的技术工艺特征，涵盖多层超细线宽/线距重布线制造技术、大尺寸扇出型技术、多芯片异构集成技术、大尺寸 FCBGA 技术等 2、硅桥转接板制造技术： （1）高铜柱制造技术：通过制造高铜柱凸块，实现硅桥转接板内部垂直方向的电气互联 （2）类似前段 CMP 工艺的湿抛技术：实现对合金/无机复合物/有机复合物的异质界面的高精度研磨，并可解决传统干法研磨工艺易导致硅桥芯片中硅通孔纵深破裂的问题	已完成全流程验证
	SmartPoser [®] -3DIC-BP	1、超高密度互联技术：可实现 20um 及以下间距的微凸块结构，显著提升 I/O 密度和数据传输带宽，使芯片系统在同等尺寸下拥有更多功能和更高算力 2、有源芯片背面露铜技术：可实现有源晶圆上的芯片堆叠，且有源晶圆中硅通孔的孔径和密度均较 2.5D 技术显著提升 3、超薄硅制造技术：可实现相比 2.5D 技术更小的减薄厚度，提升	大规模量产

主营业务领域	技术平台	技术工艺特征和先进性表征	所处阶段
		三维芯片系统的散热能力，并节省空间 4、高精度芯片贴装技术：显著提升贴装对位精度，提高芯片内信号传输能力	
	SmartPoser [®] -3DIC-HB	1、亚微米互联技术：采用大马士革镶嵌结构和化学机械抛光表面整平技术，在硅片表面实现高密度的亚微米尺寸级别的铜互联，可达到三层及以上的互联层数 2、混合键合技术：采用极细间距的铜-铜垂直连接方式代替微凸块实现芯片互联，可实现 10um 及以下的间距 3、微硅通孔垂直互联技术：采用微硅通孔实现不同芯粒与晶圆的垂直连接，可实现 5um 及以下的开口尺寸	已完成全流程验证
	SmartPoser [®] -POP/ SmartPoser [®] -AiP	1、高铜柱制造技术：可制造高达 250um 以上的高铜柱，实现垂直方向的电气互联 2、多层超细线宽/线距重布线制造技术：可实现小至 2um/2um 的线宽/线距，以及多达 6P6M（6 层金属层 6 层介电层）的互联层数 3、多芯片异构集成技术：高密度集成多个功能芯片并实现多层芯片的三维堆叠整合	规模量产/ 已完成全流程验证

（二）报告期内获得的研发成果

报告期内，公司获得发明专利 11 项，实用新型专利 27 项。截至报告期末，公司拥有发明专利 266 项、实用新型专利 399 项、软件著作权 25 项。

	本期新增		累计数量	
	申请数（个）	获得数（个）	申请数（个）	获得数（个）
发明专利	88	11	986	266
实用新型专利	40	27	500	399
外观设计专利	0	0	0	0
软件著作权	0	0	25	25
其他	0	9	77	42
合计	128	47	1,588	732

注：“累计数量”中的“获得数”为获得且有效的专利，不包括授权后失效的专利。“其他”为商标。

（三）研发投入情况表

单位：元

	本期数	上年同期数	变化幅度（%）
费用化研发投入	394,162,002.15	366,521,145.82	7.54
资本化研发投入			
研发投入合计	394,162,002.15	366,521,145.82	7.54
研发投入总额占营业收入比例（%）	11.57	11.53	增加 0.04 个百分点
研发投入资本化的比重（%）			

(四) 在研项目情况

单位：万元

序号	项目名称	预计总投资规模	本期投入金额	累计投入金额	进展或阶段性成果	拟达到目标	技术水平	具体应用前景
1	SmartPoser®-Si 高密度硅穿孔中介层集成封装平台 1、SmartPoser®-Si 高密度硅穿孔中介层集成封装平台技术精进（二期） 2、SmartPoser®-Si 高密度硅穿孔中介层集成封装平台开发-六代	22,250.26	3,081.28	6,416.73	1、试产阶段 2、试产阶段	1、2 倍光罩尺寸以内 2.5D 工艺持续精进，技术成熟度满足量产需求。 2、持续改进现有的量产工艺流程和设计规则，开发针对超大尺寸硅基载板的先进封装技术，实现更大尺寸、更高质量、更高良率、成本更低、更高规格的封装要求。	行业领先	应用于高端图形应用、高性能计算、网络和数据中心对 3D 存储器芯片封装，人工智能（AI），超级计算
2	SmartPoser®-RDL 扇外型载板集成封装平台 SmartPoser®-RDL 扇外型载板集成封装平台开发-三代	1,464.34	93.77	1,372.72	调试验证阶段	实现 2.5D 有机载板大尺寸方案，满足更多芯片合封复杂布线需求	行业领先	应用于下一代 AI 算力芯片、消费电子、通讯、大数据、物联网等高端芯片
3	SmartPoser®-BD 芯片底部互联扇外型载板集成封装平台 1、SmartPoser®-BD 芯片底部互联扇外型载板集成封装平台开发-一代 2、SmartPoser®-BD 芯片底部互联扇外型载板集成封装平台技术精进（一期） 3、SmartPoser®-BD 技术探索之有源硅超薄双面凸块底部互联芯片技术开发 4、SmartPoser®-BD 芯片底部互联	55,937.92	10,014.52	19,515.91	1、调试验证阶段 2、开发阶段 3、试产阶段 4、开发阶段	1、完成全流程产品结构、电性、可靠性验证，并导入量产 2、低成本方案开发，对超薄片，高翘曲，窄间距等技术点完成全流程产品结构验证，满足先进封装量产要求 3、实现 EB die 超薄路线全流程产品结构、电性、可靠性验证，导入量产 4、在现有平台上进行更大尺寸的扇外型硅桥封装，完成全流程产品结构、电性、可靠性验证	行业领先	应用于下一代 AI 算力芯片、消费电子、通讯、大数据、物联网等高端芯片、人工智能（AI）、超级计算

序号	项目名称	预计总投资规模	本期投入金额	累计投入金额	进展或阶段性成果	拟达到目标	技术水平	具体应用前景
	扇出型载板集成封装平台开发-三代							
4	SmartPoser®-POP 三维高密度扇出型封装平台 SmartPoser®-POP 三维高密度扇出型封装平台技术精进-2.1	11,782.86	1,606.79	4,763.84	试产阶段	在现有平台基础上进行技术拓展，实现更高质量、更高良率、降本工艺开发，满足先进封装产品导入要求	行业领先	应用于消费电子、手持及穿戴设备
5	SmartPoser®-3DIC-BP 高密度有源硅穿孔中介层集成封装平台 SmartPoser®-高密度有源硅穿孔中介层集成封装平台技术精进（一期）	5,448.72	1,188.71	1,188.71	调试验证阶段	完成电性、可靠性验证，导入量产	国内领先	应用于下一代 AI 算力芯片、消费电子、通讯、大数据、物联网等高端芯片
6	SmartPoser®-3DIC-HB 混合键合与 TSV 技术的 3DIC 平台 SmartPoser®-3DIC 混合键合与 TSV 技术的 3DIC 平台开发-一代	57,154.35	11,615.63	27,646.19	调试验证阶段	完成全流程产品结构、电性、可靠性验证，实现产品导入	国内领先	HPC、XPU、大数据分析、自动驾驶、云计算等领域
7	SmartPoser®-CPO 光电合封技术开发 基于 SmartPoser®的光电合封技术开发项目	19,085.23	2,108.95	3,801.54	开发阶段	全流程可靠性通过；不同路线产品点亮	行业领先	用于数据中心的网络、计算等场景；在硅光非通信市场应用前景也很大，例如硅光 Lidar、消费者医疗、可穿戴市场等
8	SmartPoser®-TSV Last 垂直互联集成封装技术 TSV Last 垂直互联集成封装技术开发	10,679.49	881.94	881.94	调试验证阶段	实现 TSV last 与背金工艺的开发，达到量产	国内领先	TSV Last 应用在 AI 算力、消费电子、汽车电子、射频等领域
9	SmartPoser®-INTP 硅基载板平台开发	8,513.62	2,335.45	5,488.89	调试验证阶段	具备厚铜硅基载板结构的制造能力	行业领先	CPO 共封装光学，高功率相干

序号	项目名称	预计总投资规模	本期投入金额	累计投入金额	进展或阶段性成果	拟达到目标	技术水平	具体应用前景
	SmartPoser®-INTP 硅基载板平台开发-三代							光通信模块,高性能 2.5D 电芯片封装等
10	测试平台 1、2.5D 及大功率芯片测试平台研发（一期） 2、基于大数据的芯片测试数据监测与进度管控平台研发（一期） 3、基于先进测试平台的方案开发（二期）	3,500.71	611.76	1,188.01	1、试产阶段 2、开发阶段 3、开发阶段	1、攻克 2.5D 微机电探针卡技术难点，构建 500W FT BIOS 及 1200W FT/SLT 自主测试平台，实现新产品顺利导入。 2、构建半导体测试数据融合引擎，标准化整合多源数据；通过智能预警规避风险、模块化流程缩短培训，提升产品导入精准度与项目管理成熟度。 3、基于先进的高端测试平台，根据不同类别的产品要求开发测试程序和测试方案。	行业领先	面向先进封装与高性能计算领域，提供 2.5D、MEMS 针卡验证、大功率、大尺寸芯片 BI、FL、SLT 全链路测试，以及数据监控与项目导入管理
11	技术开发和工艺优化 1、晶圆级封装特殊 Low-K 结构的激光开槽技术开发及应用 2、硅基 2.5D 芯粒封装关键工艺开发（一期） 3、超大尺寸 2.5D 先进封装工艺平台技术开发（一期） 4、芯粒封装切割及后段新技术开发及平台建立 5、晶圆级封装效率提升研究（一期） 6、基于扇出型新型封装凸块的高效工艺开发（一期）	4,774.17	1,635.93	2,993.88	1、调试验证阶段 2、调试验证阶段 3、调试验证阶段 4、调试验证阶段 5、调试验证阶段 6、调试验证阶段	1、开发特殊结构激光开槽技术，实现更厚金属层及更窄切割道作业的工艺能力 2、工艺设计优化缩小凸点间距，构建高兼容封装平台 3、突破超大封装与 MCM 关键技术 4、开发芯粒封装的先进磨划工艺，满足芯粒封装的严格要求 5、构建智能制造体系提升效率并降低不良率 6、优化 RDL 堆叠高铜柱凸块加工工艺稳定性，整合国产供应链	行业领先	面向车用电子、工业电子、AI 算力芯片及新一代通讯物联网等高阶领域，针对大尺寸、高算力、高功耗芯片的制造需求，开展材料创新与磨划关键站点新技术开发
12	国产设备、材料验证 1、芯粒磨划切国产设备验证开发	8,027.01	1,575.75	5,452.47	1、试产阶段	1、验证导入芯粒封装中磨划切环节的国产设备	国内领先	依托国产材料稳定供应保障

序号	项目名称	预计总投资规模	本期投入金额	累计投入金额	进展或阶段性成果	拟达到目标	技术水平	具体应用前景
	（二期） 2、芯粒封装磨划切国产材料验证开发（一期） 3、晶圆级封装磨划切国产材料验证开发（二期） 4、硅基 2.5D 芯粒（P1）封装材料性能研究及产业化应用 5、先进封装平台材料&设备国产化验证开发（二期）				2、调试验证阶段 3、试产阶段 4、试产阶段 5、调试验证阶段	2、验证导入芯粒封装中磨划切环节的国产材料 3、验证导入 WLCSP 中磨划切环节的国产材料 4、验证导入硅基 2.5D 的国产材料 5、剖析非自主关键技术壁垒，评估国产化替代路径；构建供应链风险预警与替代体系，加速核心器件自主化		生产安全，结合封装迭代实施材料替代升级与新特性定制开发，实现供应链自主可控与技术敏捷响应的双重目标
13	良率提升 先进封装关键缺陷治理与工艺提升技术研究（一期）	967.06	384.63	384.63	调试验证阶段	聚焦先进封装高精度与高可靠性挑战，系统优化关键工艺以解决污染、应力及缺陷问题	行业领先	面向 AI 算力、消费电子、工控及物联网等高端芯片领域
14	其他 1、SmartPoser®-SOW 晶圆级尺寸系统集成封装平台开发-一代 2、大尺寸 FCBGA 多 die 技术迭代技术精进（二期） 3、大尺寸 FCBGA 多 Die 技术迭代-五代 4、单颗或单片扇出型封装技术研发探索 5、SmartPoser®-Stack 三维堆叠硅通孔芯片封装平台开发-二代 6、SmartPoser®-WB 扇出型芯片堆叠封装平台开发-一代	18,517.27	1,336.83	9,252.00	1、调试验证阶段 2、调试验证阶段 3、调试验证阶段 4、试产阶段 5、调试验证阶段 6、调试验证阶段	1、实现晶圆级尺寸系统集成封装平台搭建，完成全流程产品结构、可靠性验证 2、实现大尺寸基板 FCBGA 封装，满足工艺量产要求 3、在现有平台上进行低成本方案开发，满足先进封装量产要求 4、实现扇出型 FOWLP 封装技术能力储备，满足产品性能需求 5、实现多层薄芯片在垂直方向的堆叠，完成全流程结构验证 6、实现晶圆级打线扇出型封装工艺，并对超薄的存储芯片、逻辑芯片进行多芯片合封，完成全流程产品结构验证	行业领先	主要应用于消费电子、手持穿戴设备，存储，运算等领域，适配国内 GPU、AI 芯片及车载处理器的异构集成需求
合计	/	228,103.01	38,471.94	90,347.46	/	/	/	/

（五）研发人员情况

单位：万元 币种：人民币

基本情况		
	本期数	上年同期数
公司研发人员的数量（人）	875	663
研发人员数量占公司总人数的比例（%）	13.01	11.11
研发人员薪酬合计	16,374.23	14,650.16
研发人员平均薪酬	19.82	20.97

教育程度		
学历构成	数量（人）	比例(%)
博士研究生	5	0.57
硕士研究生	233	26.63
本科	511	58.40
专科	119	13.60
高中及以下	7	0.80
合计	875	100.00

年龄结构		
年龄区间	数量（人）	比例(%)
30岁以下（不含30岁）	502	57.37
30-40岁（含30岁，不含40岁）	317	36.23
40-50岁（含40岁，不含50岁）	54	6.17
50-60岁（含50岁，不含60岁）	2	0.23
合计	875	100.00

注：研发人员薪酬合计为职工薪酬与股份支付合计金额。

八、新增业务进展是否与前期信息披露一致（如有）

不适用。

九、募集资金的使用情况及是否合规

（一）募集资金基本情况

根据中国证券监督管理委员会于2026年3月3日出具的《关于同意盛合晶微半导体有限公司首次公开发行股票注册的批复》（证监许可〔2026〕373号），公司首次公开发行人民币普通股（A股）股票25,546.6162万股，发行价格为人民币19.68元/股，本次募集资金总额为人民币5,027,574,068.16元，扣除发行费用人民币248,973,009.21元（含增值税），实际募集资金净额为人民币4,778,601,058.95元。上述募集资金已全部到位，并经容诚会计师事务所（特殊普通合伙）审验，于2026年4月15日出具《验资报告》（容诚验字[2026]230Z0052号）。公司已对上述募集资金进行了专户存储管理，并与保荐机构、存放募集资金的商业银行签署了《募集资金专户存储三方监管协议》。

报告期内，募集资金专项账户共用于募集资金投资项目（以下简称“募投项目”）支出为人民币 418,459.18 万元。截至 2026 年 6 月 30 日，公司累计用于募投项目支出为人民币 418,459.18 万元，募集资金余额为人民币 479,626.41 万元。具体明细如下：

单位：万元 币种：人民币

发行名称	2026 年首次公开发行股份
募集资金到账时间	2026 年 4 月 15 日
本次报告期	2026 年 1 月 1 日至 2026 年 6 月 30 日
项目	金额（注 1）
一、募集资金总额	502,757.41
减：发行费用	24,897.30
二、募集资金净额	477,860.11
减：	
以前年度已使用金额	-
本年度使用金额（注 2）	418,459.18
加：	
已完成置换审议尚未转出的预先投入募投项目的自筹资金（注 3）	417,860.11
已完成置换审议尚未转出的以自筹资金支付的发行费用（注 3）	2,043.20
尚未支付的发行费用	255.00
募集资金利息收入及扣减手续费等净额	67.17
三、报告期期末募集资金余额	479,626.41

注 1：数据如有尾差系四舍五入所致，下同。

注 2：其中包括（1）公司以自筹资金预先投入募投项目金额人民币 417,860.11 万元；（2）2026 年 1-6 月募集资金专户直接支付的募投项目资金人民币 599.07 万元。

注 3：公司于 2026 年 5 月 29 日召开第一届董事会第十五次会议，审议通过募集资金置换相关议案，详见《关于使用募集资金置换预先投入募投项目及已支付发行费用的自筹资金的公告》（公告编号：2026-009）。截至 2026 年 6 月 30 日，前述资金尚未从募集资金专户转出。

（二）募集资金管理情况

1、募集资金的管理制度与执行情况

为规范公司募集资金管理和使用，提高资金使用效率和效益，保护投资者利益，公司根据《上市公司募集资金监管规则》《上海证券交易所科创板上市公司自律监管指引第 1 号——规范运作》等相关法律法规和规范性文件的规定，结合公司实际情况，制定了《盛合晶微半导体有限公司（SJ Semiconductor Corporation）募集资金管理制度》（以

下简称“《募集资金管理制度》”），对募集资金的存储、使用、管理与监督等方面作出了明确的规定。报告期内，公司不存在违反相关法规文件的规定以及公司管理制度的情况。

2、募集资金三方监管情况

公司、全资子公司盛合晶微半导体（江阴）有限公司分别于 2026 年 3 月、2026 年 6 月与保荐机构中国国际金融股份有限公司及存放募集资金的商业银行签订了《募集资金专户存储三方监管协议》。上述监管协议与上海证券交易所监管协议范本不存在重大差异。截至 2026 年 6 月 30 日，上述监管协议履行正常。

3、募集资金存储情况

截至 2026 年 6 月 30 日，首次公开发行股票募集资金存储情况如下：

单位：万元 币种：人民币

发行名称			2026 年首次公开发行股份	
募集资金到账时间			2026 年 4 月 15 日	
账户名称	开户银行	银行账号	报告期末余额	账户状态
盛合晶微半导体有限公司（SJ SEMICONDUCTOR CORPORATION）	中国建设银行股份有限公司江阴支行	NRA32050161613609688820	2,325.07	使用中
盛合晶微半导体（江阴）有限公司	中国建设银行股份有限公司江阴支行	32050161613600004079	477,301.35	使用中

（三）募集实际使用情况

1、募集资金投资项目资金使用情况

公司严格按照《上市公司募集资金监管规则》《上海证券交易所科创板上市公司自律监管指引第 1 号——规范运作》等有关法律法规和规范性文件的规定使用募集资金。

2、募投项目先期投入及置换情况

公司于 2026 年 5 月 29 日召开第一届董事会第十五次会议，审议通过了《关于使用募集资金置换预先投入募投项目及已支付发行费用的自筹资金的议案》，同意公司使用募集资金人民币 419,903.31 万元置换预先投入募投项目及已支付发行费用的自筹资金，其中，拟使用募集资金人民币 417,860.11 万元置换预先投入募投项目的自筹资金，拟使

用募集资金人民币 2,043.20 万元置换已用自筹资金支付的发行费用。截至 2026 年 6 月 30 日，前述资金尚未从募集资金专户转出。

公司于 2026 年 5 月 29 日召开第一届董事会第十五次会议，审议通过了《关于使用自有资金支付募投项目所需资金并以募集资金等额置换的议案》，同意公司及实施募投项目的子公司在募投项目实施期间，根据实际情况先行使用自有资金支付募投项目所需资金，在履行内部相关审批程序后定期以募集资金等额置换。截至 2026 年 6 月 30 日，公司尚未实施募集资金等额置换事项。

3、用闲置募集资金暂时补充流动资金情况

报告期内，公司不存在使用闲置募集资金暂时补充流动资金的情况。

4、对闲置募集资金进行现金管理，投资相关产品情况

报告期内，公司不存在对闲置募集资金进行现金管理的情况。

5、超募资金用于在建项目及新项目（包括收购资产等）或回购公司股份并注销的情况

公司未超募，不存在使用超募资金用于在建项目及新项目（包括收购资产等）或回购公司股份并注销的情况。

6、节余募集资金使用情况

报告期内，公司不存在节余募集资金使用情况。

7、募集资金使用的其他情况

由于公司首次公开发行股票并在科创板上市实际募集资金净额低于《盛合晶微半导体有限公司首次公开发行股票并在科创板上市招股说明书》中披露的募投项目拟投入募集资金金额，公司于 2026 年 5 月 29 日召开第一届董事会第十五次会议审议通过了《关于调整募集资金投资项目拟投入募集资金金额的议案》，同意公司根据首次公开发行募集资金净额的实际情况，调整募投项目拟投入募集资金金额。具体调整情况如下：

单位：万元 币种：人民币

序号	募集资金投资项目	总投资额	调整前拟使用募集资金投入金额	调整后拟使用募集资金投入金额
1	三维多芯片集成封装项目	840,000.00	400,000.00	398,216.75
2	超高密度互联三维多芯片集成封装项目	300,000.00	80,000.00	79,643.35
合计		1,140,000.00	480,000.00	477,860.11

公司 2026 年半年度募集资金存放与使用情况符合《上海证券交易所科创板股票上市规则》《上海证券交易所科创板上市公司自律监管指引第 1 号——规范运作》和公司《募集资金管理制度》等法律法规和制度文件的规定，对募集资金进行了专户存储和专项使用，并及时履行了相关信息披露义务，募集资金具体使用情况与公司已披露情况一致，不存在变相改变募集资金用途和损害股东利益的情况，不存在违规使用募集资金的情形。

十、控股股东、实际控制人、董事、高级管理人员的持股、质押、冻结及减持情况

公司股东主要为产业投资机构、专业投资机构以及员工持股平台等，股权较为分散，且单个主体无法控制股东会或董事会多数席位，公司无实际控制人和控股股东。

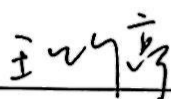
截至 2026 年 6 月 30 日，公司董事和高级管理人员所持有的公司股份均不存在质押、冻结、减持情况。

十一、上海证券交易所或保荐机构认为应当发表意见的其他事项

截至本持续督导跟踪报告出具之日，不存在保荐机构认为应当发表意见的其他事项。

(以下无正文，为《中国国际金融股份有限公司关于盛合晶微半导体有限公司 2026 年半年度持续督导跟踪报告》之签章页)

保荐代表人签名：



王竹亭



李 扬

