



華辰資本

CELESTIAL CAPITAL

**专注中国产业结构升级与创新，
聚焦新一代信息技术产业发展。**

2018年，在中国经济周期、产业周期、资本周期与政治周期四重叠加的特殊时期，本着“深耕产业、协同发展、价值驱动、重度赋能”的愿景，华辰资本（“华辰”）应运而生，致力成为中国最专业的创新型投资机构。

华辰资本总部位于中国最具发展活力与科技创新的深圳，专注于包括云计算、大数据、人工智能、边缘计算、工业互联网、5G等新一代信息技术领域，通过扎实的体系化产业研究与理解能力，以产业研究、投资银行、战略咨询、产业基金等模式，为新一代信息技术企业提供企业融资、战略视野、市场协同，价值管理、供应链管理、资源整合等产业赋能。

目录

一、产业分析	03
▪ 基本概况	
▪ 芯片组成	
▪ 产业链构成	
▪ 发展模式	
二、芯片设计	11
三、晶圆生产	17
四、芯片封测	29
五、材料设备	37
六、芯片应用	45

一、产业分析



图1 封装完毕的芯片外观图



图2 集成电路板

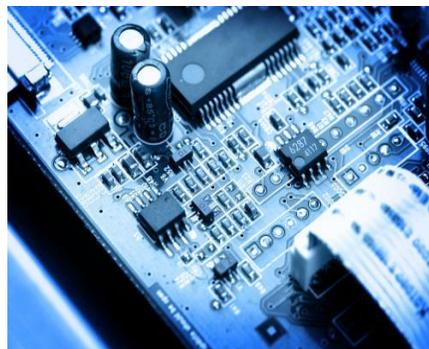
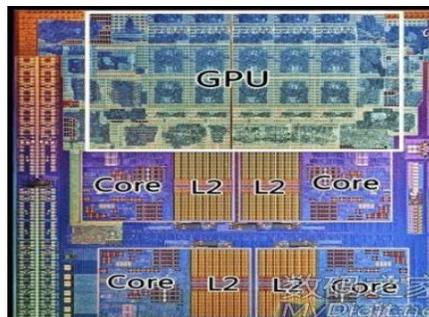


图3 芯片内外部结构组成



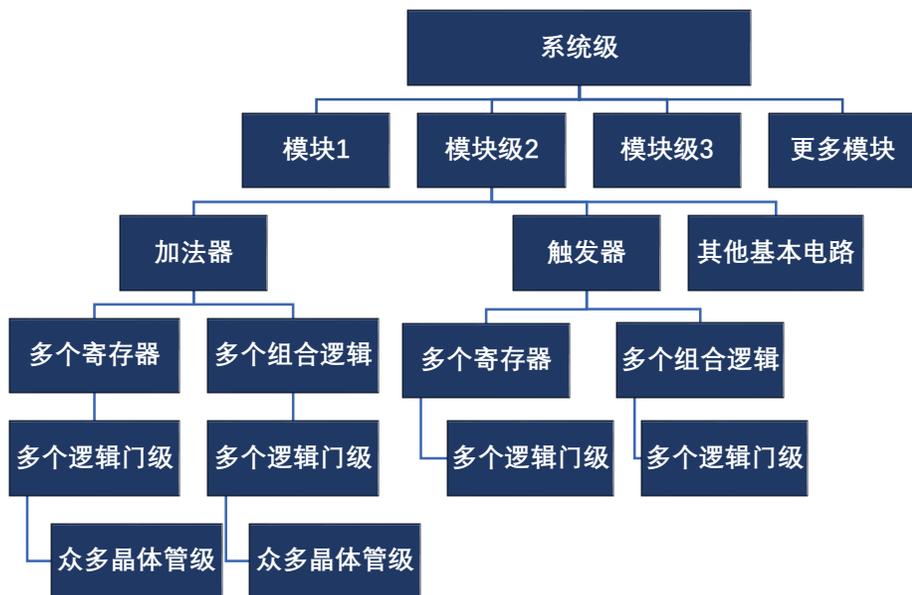
图4 AMD的APU内部结构



基本概况

1. **芯片概念**：又称为集成电路，（integrated circuit，简称IC），微电路（microcircuit）、微芯片（microchip）、晶片/芯片（chip）；平时“集成电路”和“芯片”两者常被当作同一概念使用；为避免混淆，本报告中集成电路、IC均指芯片概念。
2. **芯片结构**：完整封装的芯片是由针脚、基板和核心电路组成（图3）。
3. **芯片生产**：集成电路经过设计、制造、封装等一系列操作后形成。
4. **集成电路**：更着重电路的设计和布局布线（如图4），而芯片更看重电路的集成、生产和封装这三大环节。

图5 芯片内部模块层级



资料来源：公开信息、华辰资本整理

芯片组成一：内部模块

- 芯片内部结构：**用来控制三极管的开启和关闭组成与或非等逻辑门，逻辑门和寄存器组合形成各种加法器，触发器，等各种基本电路，进而再组合形成专用电路，最终构成系统级集成电路（层级关系如图6）。
- 系统级：**由多个半导体芯片以及电阻、电感、电容相互连接组成的，称为系统级（将整个系统做在一个芯片上——SoC技术）。
- 模块级：**如管理电源，通信管理，显示管理，发声管理，统领全局计算等。
- 寄存器传输级（RTL）：**一个复杂模块由众多的组合逻辑和寄存器组合而成，组合逻辑和寄存器构成的层级称之为寄存器传输级。
- 组合逻辑：**由很多“与（AND）、或（OR）、非（NOT）”逻辑门构成的组合。
- 寄存器：**能够暂时存储逻辑值的电路结构，它需要一个时钟信号来控制逻辑值存储的时间长短。电路中**矩形波震荡一个周期**是一个时间尺度。电路元件们根据这个时间尺度相应地做出动作，履行义务。
- 门级：**诸如寄存器也是由与或非逻辑构成的，把它再细分为与、或、非逻辑，便到达了门级（它们就像一扇扇门一样，阻挡/允许电信号的进出，因而得名）。
- 晶体管级：**所有的逻辑门（与、或、非、与非、或非、异或、同或等等）都是由一个个晶体管构成的。

图6 芯片晶体管与导线垂直面



图7 芯片晶体管与导线横切面

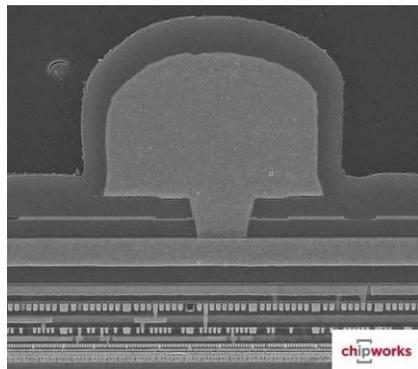
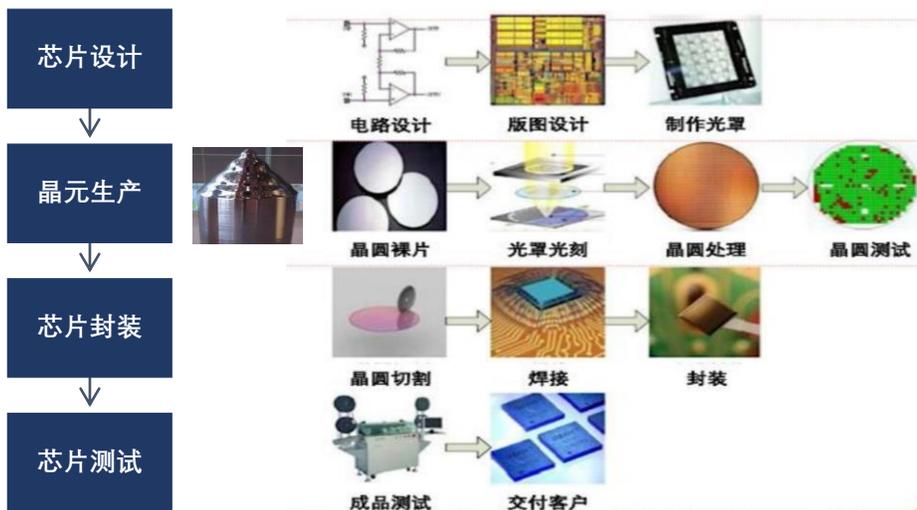


图8 芯片制造工艺流程



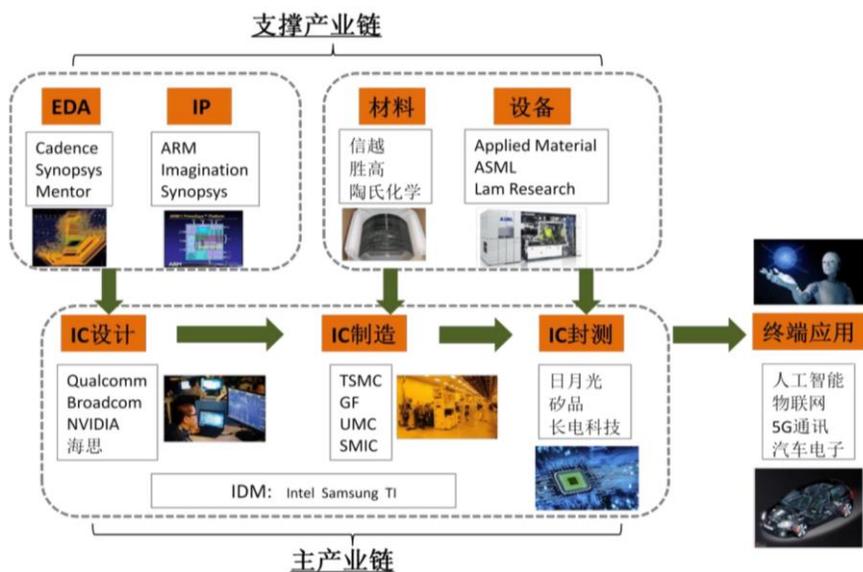
芯片组成二：核心是晶体管的工艺制造

■ 芯片从宏观到微观，达到最底层，其实全是晶体管以及连接它们的导线。芯片的制造过程包括芯片设计、晶元生产和芯片封装以及测试等环节；

1. **芯片设计：**芯片设计是行业的顶端，包含电路设计、版图设计和光罩制作。设计方面的主要环节是电路设计，需要考虑多方面因素以及涉及多元知识结构。版图设计和光罩可以借助计算机程序；
2. **晶元生产：**包括了晶元片生产环节、光罩光刻环节，晶元处理和测试。其中光罩刻蚀环节最复杂，刻蚀要求越来越高。高纯度硅晶片的提纯和切割同样依赖于工艺技术。目前芯片的主要成本在晶圆生产环节；
3. **芯片封装：**芯片封装是对生产完毕的IC晶圆片进行切割和接线焊接以及装测，处于行业下游，整体工艺和技术不断发展；
4. **芯片测试：**是对成品芯片进行检测，属于质量控制环节。

资料来源：公开信息、华辰资本整理

图9 芯片的产业链条



资料来源：wind、华辰资本整理

产业链构成

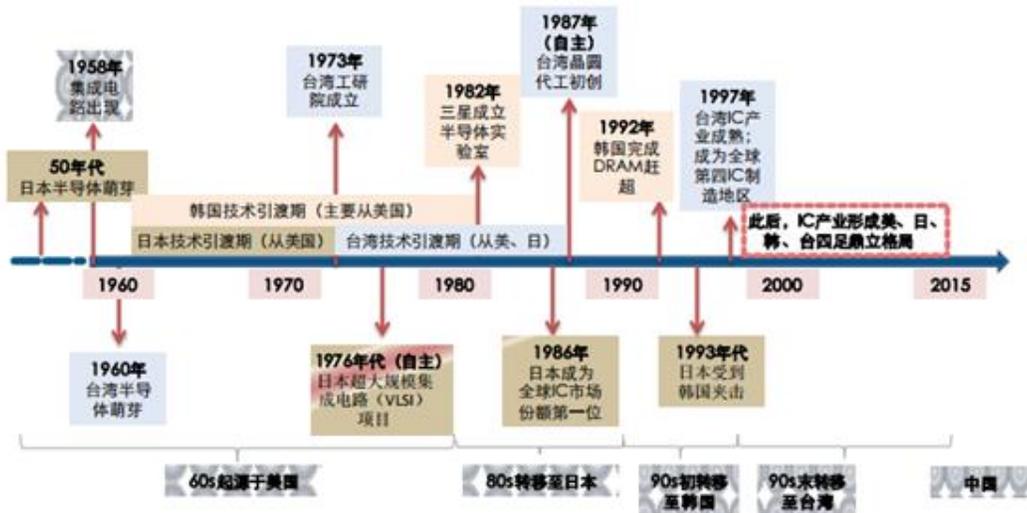
- 产业链类别**：根据芯片的制造流程，分为**主产业链**和**支撑产业链**。主产业链分为设计、制造和封测。支撑产业链包括IP、EDA、材料和设备。
- 设计端**：主要是进行集成电路设计，IC设计是整个产业链高端的部分，主要由于芯片核心的底层架构（**知识产权和技术壁垒**）被掌握在少数厂商手中，**专利费可能达到设计成本的50%以上**。代表企业有：博通、高通、英伟达和海思。
- 制造端**：主要是晶元的生产与制造，**核心在于晶圆片的生产**。目前芯片体积越来越小，晶圆片工艺制程要求越来越高。制造环节占据**芯片成本的40%以上**，代表企业有台积电等。
- 封测端**：对芯片进行封装和检测。最终达到芯片应用层面。代表企业有日月光、长电科技等。
- 应用领域**：包括人工智能，物联网，5G通信和汽车电子。

图10 IC产业全景图



资料来源: wind, 华辰资本整理

图11 产业链转移历史沿革



资料来源: 光大证券、华辰资本整理

发展模式：产业链转移趋势带动产业模式更迭

- 整个半导体行业经历了两次空间上产业转移，即将进入第三次产业转移。
 1. **垂直整合模式：起源美国。** 1950s, 企业内设有半导体产业所有的制造部门，仅用于满足企业自身产品的需求。
 2. **IDM模式：美国→日本，家电产业引领。** 1970s, 美国将装配产业转移到日本，半导体产业转变为IDM模式。该模式下产品主要满足其他厂家需求。随着家电产业与半导体产业相互促进发展，日本孵化了索尼、东芝等厂商。我国大部分分立器件生产企业也采用该类模式。
 3. **代工模式：美日→韩国→台湾地区，PC产业引领。** 1990s, 随着PC兴起，存储产业从美国转向日本后又开始转向了韩国，孕育出三星、海力士等厂商。台湾积体电路公司成立后，开启了设计（Fabless）→制造（Foundry）→封测（OSAT）三大环节，解决了要想设计芯片必须巨额投资晶圆制造产线的问题，拉开了垂直代工的序幕。
 4. **全球→中国大陆，智能手机产业引领。** 2010s, 随着大陆智能手机品牌全球市场份额持续提升，催生了对半导体的强劲需求，加之国家对半导体行业的大力支持以及人才、技术、资本的产业环境不断成熟，**全球半导体产业酝酿第三次产业转移，即向大陆转移趋势逐渐显现。**

1. 模式发展:

- a. **IDM模式 (Integrated Device Manufacture, 集成器件制造)**: 综合商集中在美国、日本和韩国, 其中以英特尔和三星规模最大;
- b. **垂直分工模式模式**: 半导体设计公司 (Fabless) + 晶圆厂代工 (Foundry) + 封测厂专业封装 (Out Sourced Assembly and Test, 简称OSAT), 代表是台积电。
- c. 芯片开发成本增加下, 向Fab-lite (部分IDM+部分委外)、Fabless模式转移。独立IP核商出现, 如ARM。

2. 产业分工:

- a. **IC设计**: 主要集中在美国, 其中以博通和高通占据领先地位; 中国有华为的海思半导体;
- b. **晶圆代工**: 主要在中国台湾地区, 以台积电为代表, 中国有中芯国际;
- c. **OSAT封装测试**: 方面处于行业的下游, 封测主要在台湾以及中国。以台湾日月光和中国的长电科技为代表;
- d. **高端装备**: 方面依然掌握在美日欧手中, 以美国材料应用公司, 荷兰的ASML(阿斯迈)以及日本东京电子为代表。高端装备方面, 国内同样也是落后。

图12 IC产业模式发展



表1 IC产业链企业

IDM模式	国家/地区	IC设计	国家/地区	晶圆代工	国家/地区	封装测试	国家/地区	高端设备	国家/地区
英特尔	美国	高通	美国	台积电	台湾	日月光	台湾	Applied Materials	美国
三星	韩国	博通	美国	格芯	美国	安索	美国	ASML	荷兰
SK海力士	韩国	联发科	台湾	联电	台湾	长电科技	中国	Lam Research	美国
美光	美国	英伟达	美国	中芯国际	中国	力威科技	台湾	东京电子	日本
德州仪器	美国	AMD	美国	力晶	台湾	华天科技	台湾	KLA-Tencor	美国
恩智浦 & 飞思卡尔	欧洲	海思	中国	Tower Jazz	以色列	通富微电	中国	迪恩士	台湾
东芝	日本	苹果	美国	先进	台湾	京元电子	台湾	日立高新	日本

资料来源: 光大证券、中信证券、华辰资本整理

二、芯片设计



图14 芯片的制作流程



资料来源: 百度百科、百度文库、华辰资本整理

设计流程

- 设计从功能到布线基本分为五个步骤，在设计过程中涉及芯片硬件设计和软件协同：
 - 功能设计阶段：**确定产品的应用场合，设定诸如功能、操作速度、接口规格消耗功率等规格制定，作为电路设计的依据。可同时规划软件模块及硬件模块的划分。
 - 设计描述和行为级验证：**依据功能将SOC划分为若干功能模块，并决定实现这些功能将要使用的IP核。此阶段间接影响SOC内部架构、各模块间互动的讯号，及未来产品的可靠性。之后，用VHDL 或 Verilog 等硬件描述语言实现各模块的设计，和电路仿真器进行功能验证。该阶段仿真未考虑电路实际延迟，也无法获得精确结果。
 - 逻辑合成：**确定设计描述正确后，使用逻辑综合工具（synthesizer）进行综合。综合过程中，需要选择适当的逻辑器件库（logic cell library），作为合成逻辑电路时的参考依据。综合工具支持的HDL语法均是有限的，一些过于抽象的语法只适于作为系统评估时的仿真模型，而不能被综合工具接受。
 - 门级验证：**门级功能验证是寄存器传输级验证。主要的工作是要确认经综合后的电路是否符合功能需求，一般利用门电路级验证工具完成。注意，此阶段仿真需要考虑门电路的延迟。
 - 电路布局与绕线：**将设计好的功能模块合理地安排在芯片上，规划好它们的位置。各模块之间的连线通常比较长，因此，产生的延迟会严重影响SOC的性能，尤其在0.25微米制程以上，这种现象更为显著。目前，这一个行业仍然是中国的空缺。

图15 合成电路图

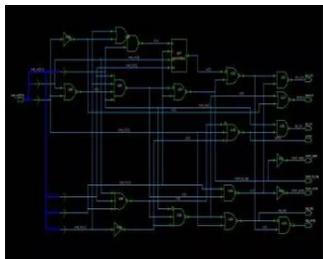


图16 合成电路图布局与绕线

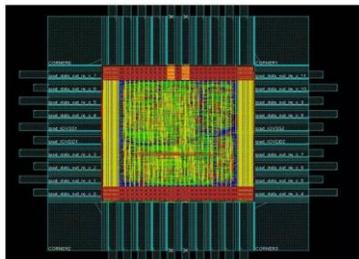


图17 光罩垂直图

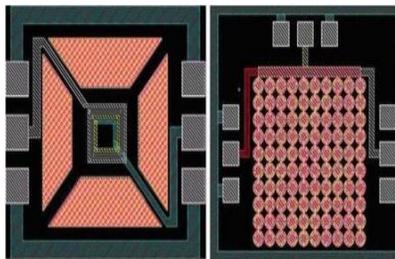


图18 单器件光罩分层图

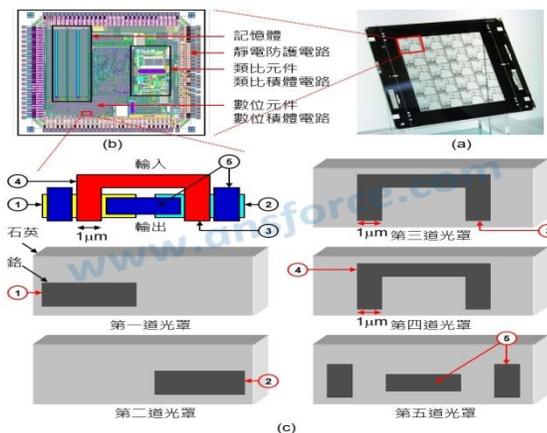
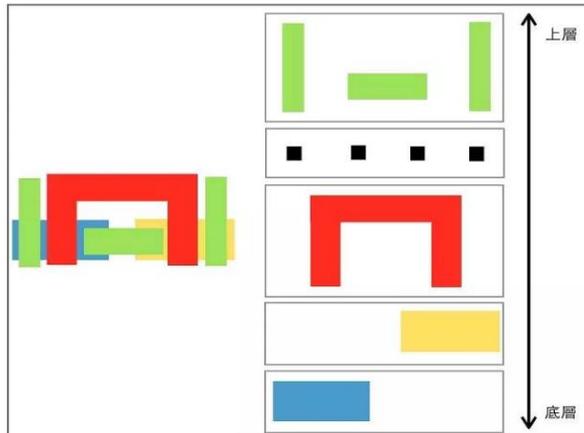


图19 多层光罩结果图



光罩说明

- 将模块设计并经过验证的合成电路图合成完的程式码再放入EDA tool，进行电路布局与绕线（Place And Route）。
- 在经过不断的检测后，便会形成图19的电路图。图中可以看到蓝、红、绿、黄等不同颜色，每种不同的颜色就代表着一张光罩层。
- 在晶圆片形成过程中，一个逻辑区需要多层次光罩层设计。

图20 芯片设计的EDA布线显示图

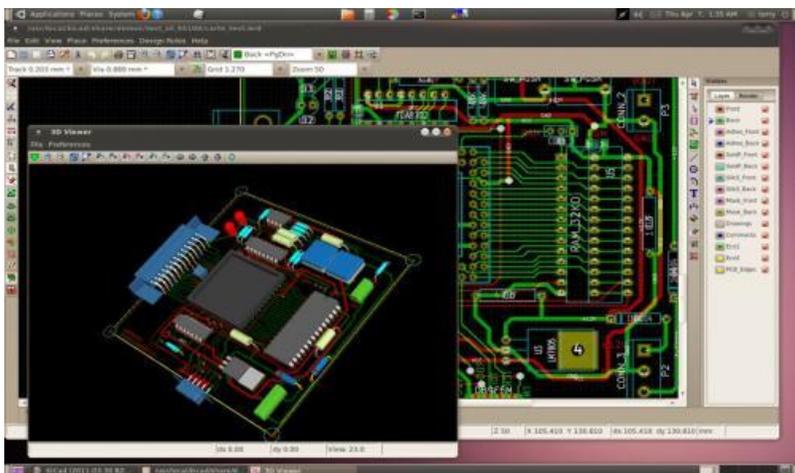
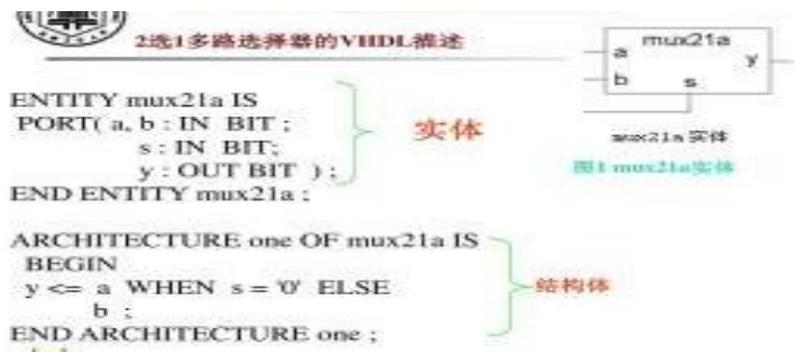


图21 HDL语言形式



资料来源：公开信息、华辰资本整理

支撑产业

▪ EDA和IP：芯片设计最主要的价值为知识产权费用，里面涉及的技术形态包括编码知识和缄默知识（非语言标的逻辑说明）。为便于芯片设计开发，出现EDA和IP核等辅助产业：

a. EDA：电子设计自动化（Electronics Design Automation），作为计算机辅助工具，EDA工具软件可大致可分为芯片设计辅助软件、可编程芯片辅助设计软件、系统设计辅助软件等三类。可以进行电路设计与仿真，PCB自动布局布线，可输出多种网表文件与第三方软件接口。

b. IP核：调用IP核能避免重复劳动，大大减轻工程师的负担。IP核有三种不同的存在形式：HDL语言形式，网表形式、版图形式。分别对应三类IP内核：软核（用VHDL等硬件描述语言描述的功能块）、固核（提供设计阶段最终阶段产品：掩膜）和硬核（软核和硬核的折衷，软核加密，布局灵活）。

表2 全球IC设计前七大厂商规模排名（单位：百万美元）

2017年排名	厂商	2016年营收	2017年营收	环比(%)	2018年营收 (E)
1	博通	14870	17970	20.8	19767
2	高通	15415	17078	10.8	17932
3	英伟达	5947	8674	44.2	11146
4	联发科	8530	7985	-6.4	7746
5	海思	4560	5713	25.3	6791
6	AMD	4272	5243	22.7	6029
7	Xilinx	2311	2474	7.1	2622

资料来源：wind、华辰资本整理

竞争格局

- **IC设计市场主导权依然在美国**，全球IC主流厂商集中在欧美。其中博通营收最大，华为海思半导体排名第五。该排名为无晶圆IC设计厂商，没有考虑IDM模式下的英特尔和三星。
- 整个集成电路市场IC设计将近1000亿美元体量，前五名占据50%的市场份额，其中博通和高通占据30%。市场集中度非常高。
- Iccinsight数据统计，美国公司在2017年的芯片销售中占据了**53%最大的市场份额**，随着新博通正计划将总部全部搬到美国，如果该计划能顺利完成，美国IC设计公司的销售额将**攀升至69%左右**。

图22 麒麟芯片



资料来源：公开信息、华辰资本整理

麒麟Kirin 980

1. **领先工艺**：全球最早商用TSMC7nm工艺的手机SoC芯片（69亿个晶体管）；
2. **NPU**：首款搭载双核NPU（Dual-NPU）的移动端芯片；
3. **CPU**：全球实现基于ARM Cortex-A76 CPU架构进行商业开发；
4. **GPU**：首款搭载最新的Mali-G76 GPU架构的移动端芯片；
5. **通信升级**：通信方面率先支持LTE Cat.21，峰值下载速率1.4Gbps达业内最高；
6. **摄影升级**：内存方面支持全球最快的LPDDR4X颗粒，主频最高可达2133MHz；

海思半导体

- 海思半导体成立于2004年10月，总部位于深圳，在北京、上海、美国硅谷和瑞典设有设计分部。前身是创建于1991年的华为集成电路设计中心。
- 海思的产品覆盖无线网络、固定网络、数字媒体等领域的芯片及解决方案，成功应用在全球100多个国家和地区；在数字媒体领域，已推出**SoC网络监控芯片及解决方案、可视电话芯片及解决方案、DVB芯片及解决方案和IPTV芯片及解决方案**。
- 2017年，国内IC设计规模达到**2073.5亿元**，年增26.1%。华为海思半导体以**361亿**的销售额排在第一。
- 2017年约有7000万台手机搭载海思芯片，以去年全球发货量达到1亿5300万台而言，搭载海思芯片的手机占了45%。

紫光展锐

- 紫光集团于2013年收购展讯通信，2014年收购锐迪科，并于2016年将两者整合为紫光展锐。整合后的紫光展锐致力于移动通信和物联网领域的2G / 3G / 4G移动**通信基带芯片、射频芯片、物联网芯片、电视芯片、图像传感器芯片**等核心技术的自主研发。目前在全球设有16个技术研发中心及7个客户支持中心。**2017年收入110亿元，仅次于华为海思半导体**。
- 紫光展锐在今年完成两个品牌的整合后，加速向中、高端产品线布局，针对移动通信提出全新的芯片品牌“虎贲”，物联网芯片新品牌名称为“春藤”，颇有与高通的“骁龙”系列互别苗头之意。

三、晶圆生产



图23 常见的二极管，三极管



图24 贝尔实点接触型的锗晶体管实验室



图25 PN结型晶体管（三极管）电路图

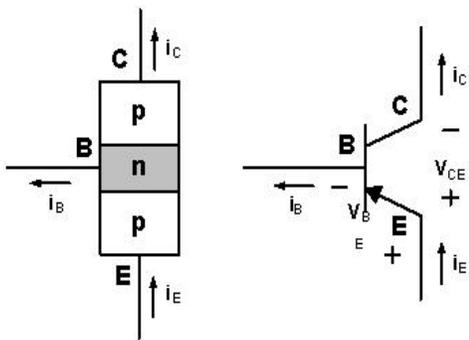
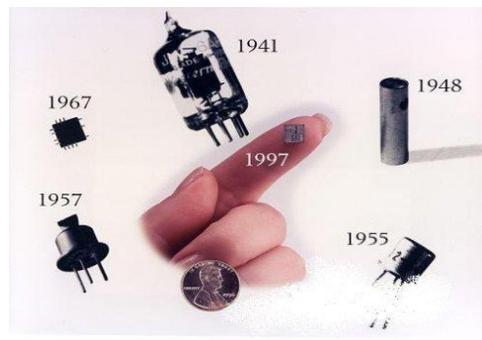


图26 晶体管各阶段的产品形态



晶体管的历史沿革

- 晶体管的发展侧面反应了整个芯片技术与工艺发展的历史。芯片的技术归集到晶体管的工艺上来。即晶体管、导线及其它器件高效连接，里面包括电路设计、光刻以及高纯硅工艺。
- 1929年：工程师利莲费尔德取得一种晶体管的专利。限于当时的技术水平，制造这种器件的材料达不到足够的纯度，而使这种晶体管无法制造出来。
 - 1947年12月：美国贝尔实验室研制出一种点接触型的锗晶体管，可以实现微弱电流少量的变化，会对另外的电流产生很大的影响，这就是“放大”作用。最初制成的固体器件的放大倍数为50左右。在首次试验时，它能把音频信号放大100倍，外形如同火柴棍。工作原理是从低电阻输入”到“高电阻输出”的转移电流来工作的，于是取名为trans-resistor(转换电阻)，后来缩写为transistor，中文译名就是晶体管。
 - 1950年：第一只“PN结型晶体管”问世了，今天的晶体管，大部分仍是这种PN结型晶体管。(所谓PN结就是P型和N型的结合处。P型多空穴。N型多电子)。
 - 1961年：MOS管的诞生，通过扩散与热氧化在Si基板上形成的导电带、高阻沟道区以及氧化层绝缘层来构筑晶体管,即MOS管，从而实现把晶体管、导线及其它器件高效地连接起来。
 - 1971年：英特尔公司在创立之初，Hoff把中央处理器的全部功能集成在一块芯片上，再加上存储器；这就是世界上的第一片微处理器—4004。

图27 BJT电路原理图

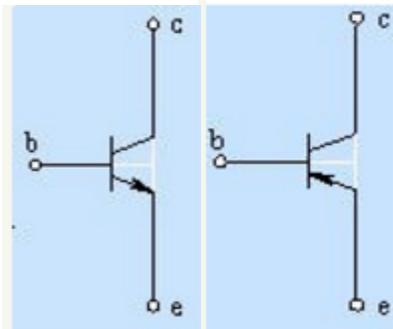


图28 MOSFET电路原理图

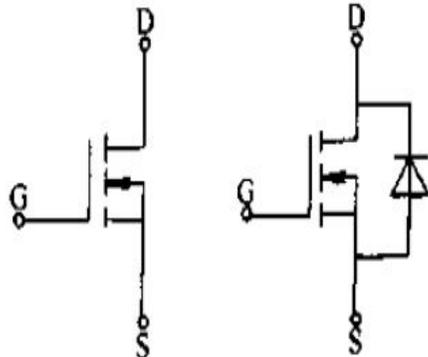


图29 BJT应用的晶体管模拟图

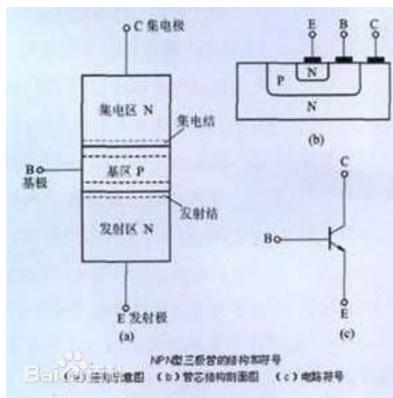
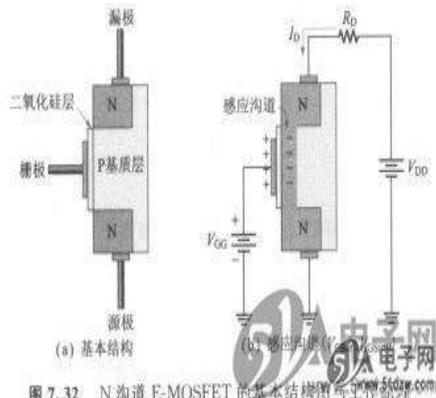


图30 MOSFET应用的晶体管模拟图



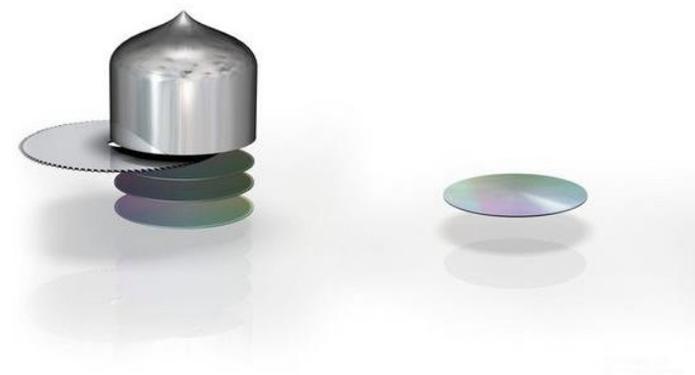
晶体管发展类别经历了BJT和MOSFET两种

- 1. 双极性晶体管 (BJT) :** 早期应用比较多，俗称三极管。它连上电阻、电源、电容，本身就具有放大信号的作用。像积木一样，可以用它构成各种各样的电路，比如开关、电压/电流源电路、上面提到的逻辑门电路、滤波器、比较器、加法器甚至积分器等等。由BJT构建的电路我们称为TTL (Transistor-TransistorLogic) 电路。
- 2. 金属-氧化物半导体场效应晶体管 (MOSFET) :** 除了模拟电路中BJT还有身影外，基本上现在的集成电路都是由MOS管组成的了。特点是优良的电学特性、超低的功耗。由它也可以搭起来成千上万种电路。而且它**本身也可以经过适当连接用来作电阻、电容等基本电路元件。**

图31 硅柱形成图



图32 晶圆片



晶圆片生产

- 1. 晶元生产：**包含了从晶圆片生产，光罩光刻，晶元处理和测试几个环节，其中光罩光刻环节难度最高。
- 2. 硅材料：**所需为高纯(10亿个原子中至多有一个其它原子，也就是99.99999%以上)。硅从沙子中提取，为多晶硅，在熔融状态被抽取出来后凝固，形成单晶硅锭。（晶圆级直径大约300毫米，重约100千克。）市场说的单晶硅就是说整块硅就一个晶体。
- 3. 晶圆片工艺：**从单晶硅锭进行切割，并将晶圆抛光，直到无瑕，形成晶圆片（厚度大约1毫米）。
目前主流的硅片为300mm（12英寸）、200mm（8英寸）和150mm（6英寸），其中12英寸硅片份额在65-70%左右，8寸硅片占25-27%左右，6寸占6-7%左右。硅片尺寸越大，单个硅片上可制造的芯片数量则越多，同时技术要求水平也越高。对于300mm硅片来说，其面积大约比200mm硅片多2.25倍，200mm硅片大概能生产出88块芯片，而300mm硅片则能生产出232块芯片。
 - 更大直径的硅片可以减少边缘芯片，提高生产成品率；同时，在同一工艺过程中能一次性处理更多的芯片，设备的重复利用率提升了。

主要制程一：光罩光刻

- 1. 金属溅镀：**使用一种称为光刻胶（金属材料）的液体均匀的浇注到旋转的晶圆上，形成一薄膜（光刻胶）。光刻胶硬化后，用一定频率紫外线照射后变得可溶。
- 2. 涂布光阻：**将光阻材料放在晶圆片上，透过光罩，将光束打在不要的部分上，破坏光阻材料结构。接着，再以化学药剂将被破坏的材料洗去。曝光过程需要用到膜片，膜片起到印模的作用，如此一来，只有曝光部分的光刻胶可溶。**膜片的图像(电路)印到了晶圆上。电路图像要经过透镜缩小，曝光设备在晶圆上来回移动多次，也就是说曝光多次后电路图才能彻底印上去。**

图33 金属溅镀

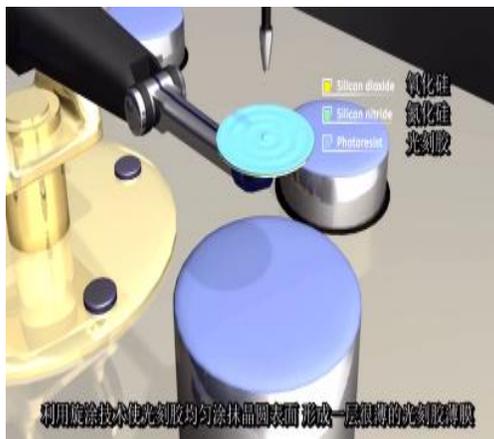


图34 涂布光阻

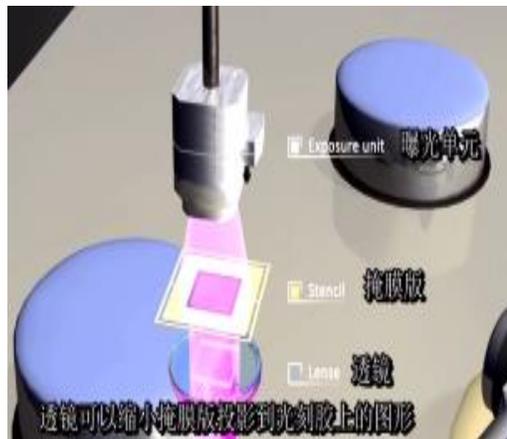


图35 曝光后的电路模拟图

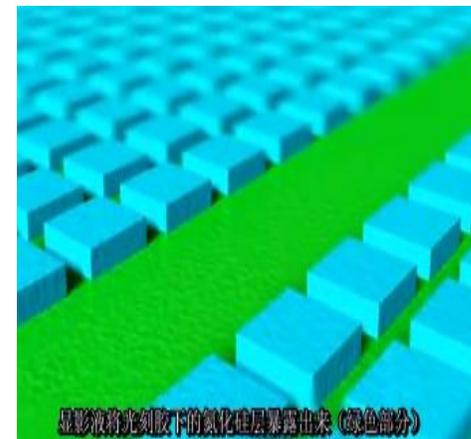


图36 离子轰击



图37 掺杂硅

图38 刻蚀

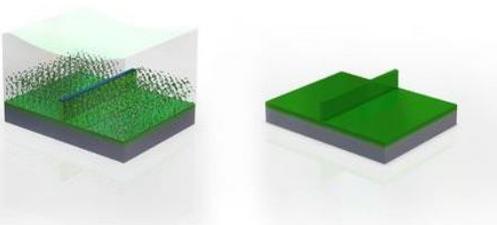
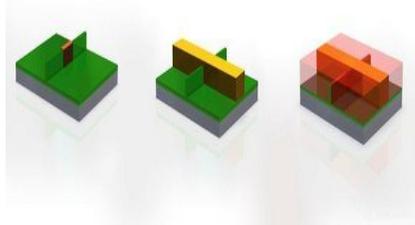


图39 光阻去除与临时门形成



主要制程二：刻蚀与离子注束

- 1. 蚀刻技术：**将没有受光阻保护的硅晶圆，以离子束蚀刻。覆盖着光刻胶的晶圆经过离子束(带正电荷或负电荷的原子)轰击后，未被光刻胶覆盖的部分嵌入了杂质(高速离子冲进未被光刻胶覆盖的硅的表面)，该过程称为掺杂。由于硅里进入了杂质，这会改变某些区域硅的导电性(导电或绝缘，这依赖于使用的离子)。这些掺杂区域将会形成晶体管。
- 2. 光阻去除：**使用去光阻液将剩下的光阻溶解掉，如此便完成一次流程。过程中使用一种称为**硬膜片**的图像材料，使用化学物质刻蚀掉不想要的硅，留下覆盖着**硬膜片**的鳍片。在光刻阶段，制造一层**多晶硅(黄色)**，这就造就了一个**临时门电极**。由于部分晶体管用光刻胶覆盖，把晶圆插入到充满氧的管状熔炉中，产生一**薄层二氧化硅(红色)**，这就造就了一个**临时门电介质**。

主要制程三：沉积与抛光

1. **金属沉积**：晶体管也就是通俗意义上的三极管，需要3个引线脚，在其绝缘层上得刻蚀出3个小洞，填充上铜或其它材质，以便跟别的晶体管导通。

晶圆浸在硫酸铜溶液里，作为阴极，铜离子从阳极出发到达阴极，最后铜离子会沉积在晶体管表面。

2. **金属层抛光**：经过电镀，铜离子在晶圆表面沉积下来形成薄薄的一层铜，多余的材质会被机械抛光，直到露出光亮的铜为止。如此一个环节形成一个晶体管级（若干个晶体管），最后，多次光刻后，构造成多重金属层以一种特殊的结构来导通晶体管，形成芯片。

图40 金属沉积

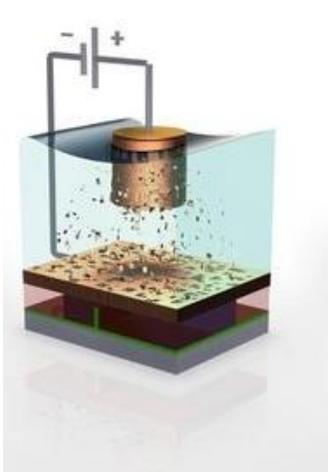


图41 金属抛光

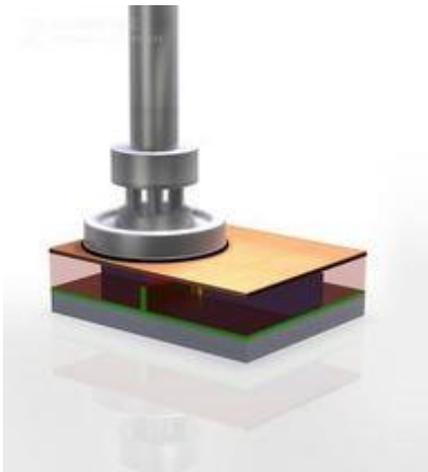


图42 单个晶体管 (PN结)

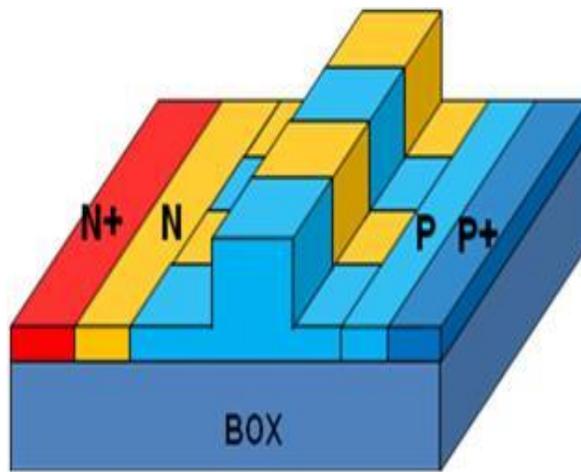


图43 多层金属导线

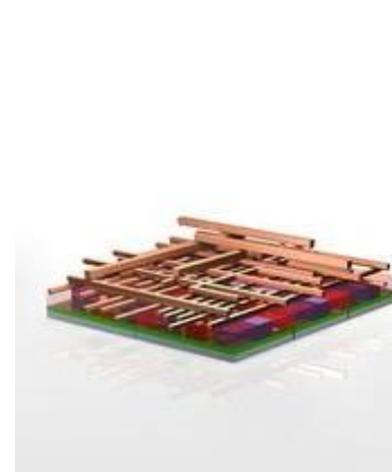
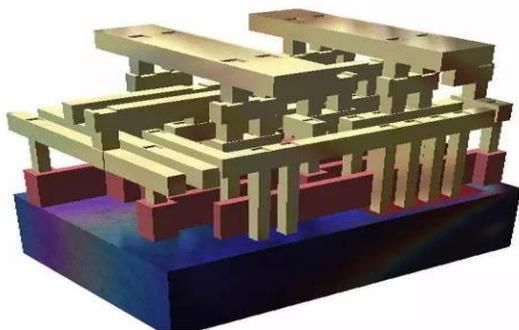


图44 芯片逻辑门



逻辑门、纳米工艺极限与光刻成本

- 逻辑门概念：**多个逻辑门级构成基本电路从而形成芯片内部的功能模块红色的部分比拟成高楼中的一楼大厅，在 IC 电路中，这个大厅就是逻辑层，它是整颗 IC 中最重要的部分。不同区域的逻辑门由多个门级晶体管组合而成，结合上层的电路区完成功能齐全的 IC 芯片。
- 纳米工艺极限：**常说的22纳米工艺就是指铜“导线”宽度，后面工艺上就极力的减少W的宽度。原因是20纳米以下，电晶体有漏电的现象，抵消缩小L所获得收益。后导入 **FinFET (Tri-Gate) 技术，即缩小W**。但在10nm和7nm，还会碰到其他问题。主因是 1 颗原子的大小大约为 0.1 纳米，在 10 纳米的情况下，一条线只有不到 100 颗原子，只要有一个原子的缺陷，就会产生不知名的现象，影响产品的良率。
- 光刻成本：**光罩层增加，刻蚀成本递增。在45nm和40nm的时候，设计的时候需要用到40层光罩，随着芯片越来越小，到了22nm/20nm，通常会需要两次光刻和刻蚀步骤去确定一个单层。而到了14nm和10nm，光罩的需求量则上升到60层，刻蚀成本越来越高。

图45 纳米概念

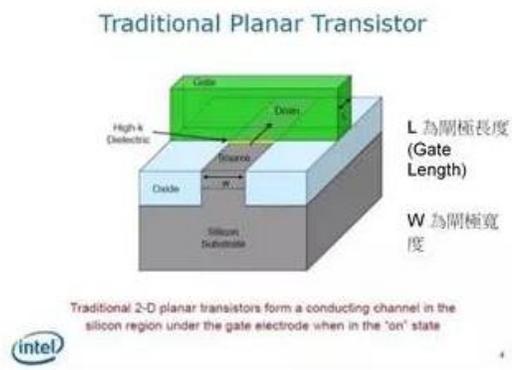


图46 FinFET (Tri-Gate)

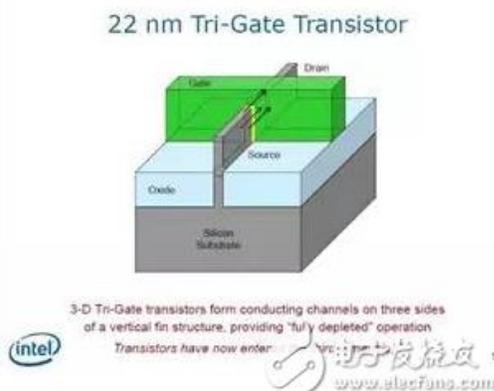
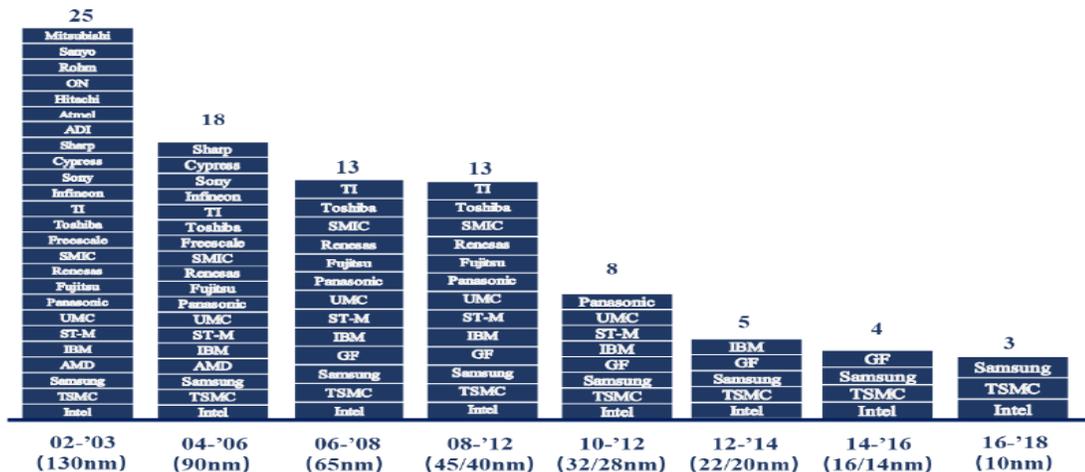


图47 制程发展过程



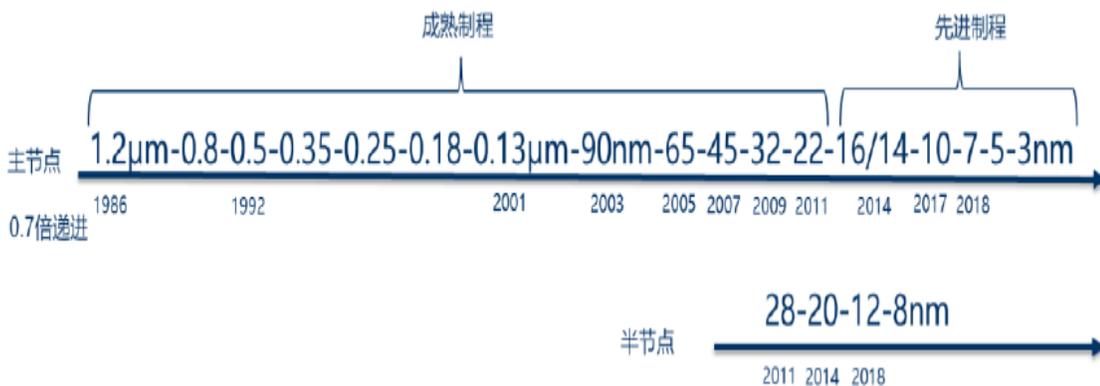
制程发展影响

- 芯片产业链中游为IC制造,目前阶段IC制造更多考虑到工艺和几何设计。在规模量产下,越新的工艺能够带来越低的芯片价格,从而带来越强的市场竞争力。该链条是技术和资金密集型,依赖物化材料和尖端设备。

1. IC尺寸减小的影响

- 指标改善:** 单位成本和开关功率消耗下降,速度提高。
- 电源泄露:** 集成纳米级别设备的IC泄露电源成为主要问题。因此,对于最终用户的速度和功率消耗增加非常明显,制造商面临使用更好几何学的尖锐挑战。
- 行业集中:** 制程越来越小,投资额越来越高。一条16nm先进制程的半导体代工厂投资额高达120-150亿美元,全球将只有Intel、台积电、三星这三家企业可以承担如此巨大的资本开支,其他企业已无力跟进,先进制造产能将快速集中。

图48 先进制程发展



资料来源: wind、中信证券、华辰资本整理

图49 半导体制程趋势

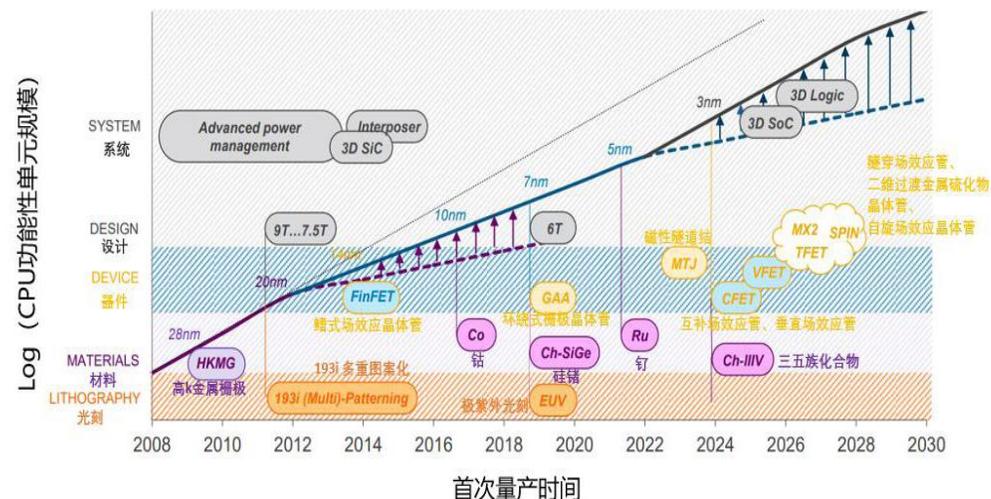


图50 FinFET 到Gate All-Around

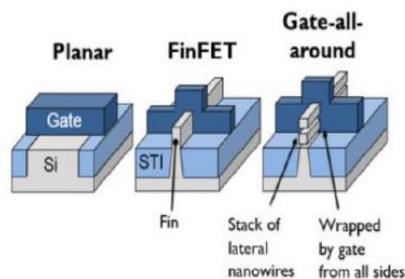
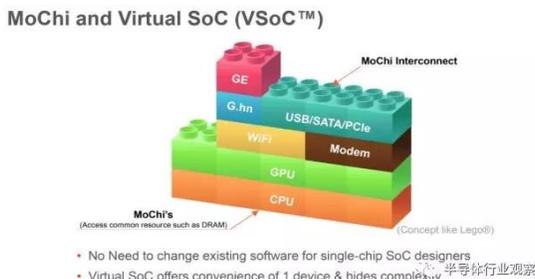


图51 Marvell提出的Mochi架构



制程发展影响

1. 现有技术

- 65nm 引入 Ge strained 沟道。
- 45nm 引入 high-k 值绝缘层/金属栅极 (HKMG)。
- 32nm 第二代 high-k 绝缘层/金属栅工艺等。
- 22nm 开始采用 FinFET (鳍式场效应晶体管)。

2. 未来新技术导入

- 方向1:** 延续摩尔定律继续缩小特征尺寸 (即 More Moore)，引入新的光刻技术，引入新的器件等等，例如三星就发布了用于 3nm 的 Gate All-Around FET 路线图，如 7nm 节点开始 EUV 全面取代 DUV 光刻。
- 方向2:** 使用不同半导体工艺的芯片粒分别实现 CPU、GPU、Modem、WiFi 等不同模组，不同芯片粒之间使用标准的高速接口进行通信，并封装在同一封装内。如引入立体结构封装设计的 Mochi 架构等新变化，随着芯片内晶体管进一步缩小，材料应用也将提出新的需求。

资料来源: 中信证券、华辰资本整理

表3 全球IC设计前七大厂商规模排名（单位：百万美元）

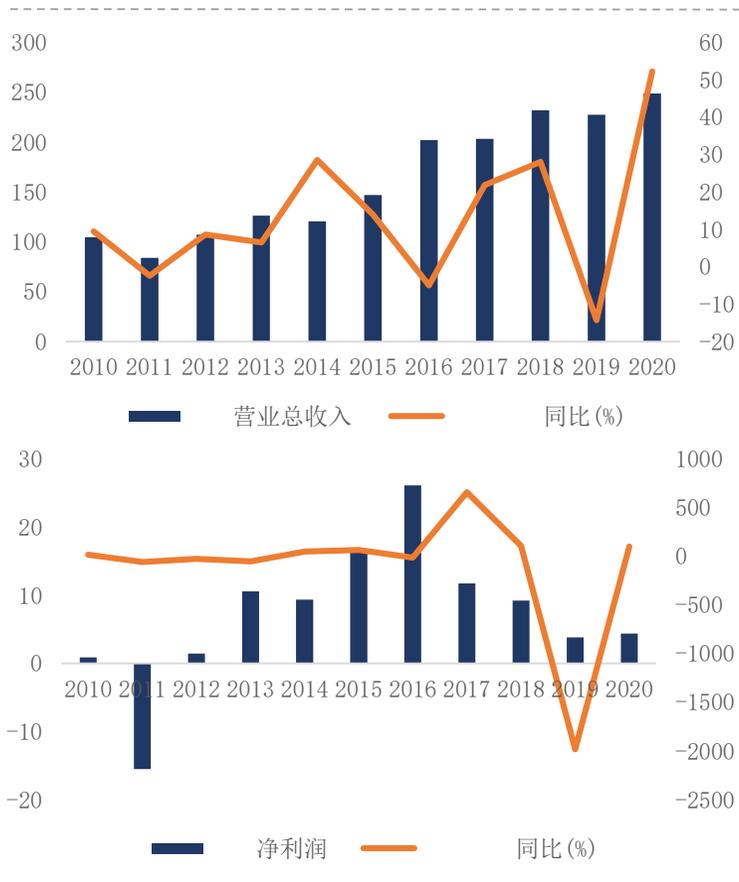
2017年排名	厂商	2017H1营收	2018H1营收	环比(%)	2018H1市占率
1	台积电	14567	16308	12.0%	56.1%
2	格芯	2585	2605	0.8%	9%
3	联电	440	2597	6.4%	8.9%
4	三星	2213	2164	-2.2%	7.4%
5	中芯国际	1544	1728	11.9%	5.9%
6	高塔半导体	675	648	-4.0%	2.2%
7	力晶	492	625	27.1%	2.2%

资料来源：wind、华辰资本整理

竞争格局

- 高端智能手机需求不如预期：智能手机厂商推出的新功能并未如预期刺激消费者换机需求，间接压抑智能手机厂商对高性能处理器的需求不如已往。
- 晶圆代工业者面临先进制程发展驱动力道减缓，使得今年上半年全球晶圆代工总产值年增率将低于去年同期，预估产值达290.6亿美元，年增长率为7.7%，市占率前三名业者分别为台积电、格芯、联电。
- 其中中芯国际排名第五，市占率5.9%。台积电一家独占半壁江山。

图52 中芯国际财务情况 (2019年为预测, 单位: 亿美元)



资料来源: wind、华辰资本整理

中芯国际

- 中芯国际目前是国内规模最大，制造工艺最先进的晶圆制造厂。2017年10月，中芯国际连续宣布新厂投资计划，在上海和深圳分别新建一条12英寸生产线，天津的8英寸生产线产能预计将从4.5万片/月扩大至15万片/月，**成为全球单体最大的8英寸生产线。**
- 截止2018年12月22日，公司市值345亿美元，2018年Q3营收26.12亿美元，净利润1.02亿美元，毛利率23.89%，净利率2.54%。**

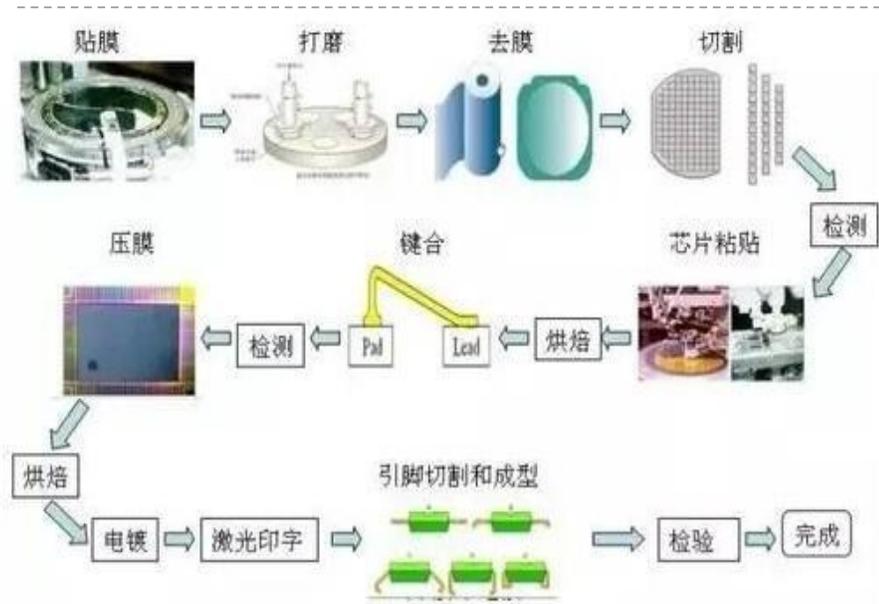
武汉新芯

- 武汉新芯集成电路制造有限公司成立于2006年，2008年开始量产。目前，武汉新芯在上海、深圳、香港等地均设有办事处，为全球客户提供专业的12英寸晶圆代工服务，**专注于NOR Flash和CMOS图像传感器芯片的研发和制造。**
- 武汉新芯是中国乃至世界领先的NOR Flash供应商之一，产品覆盖全球工商业市场。武汉新芯生产的CMOS图像传感器芯片集高性能、低功耗的优点于一体，成功应用于中国智能手机市场。

四、封装测试



图53 封装流程

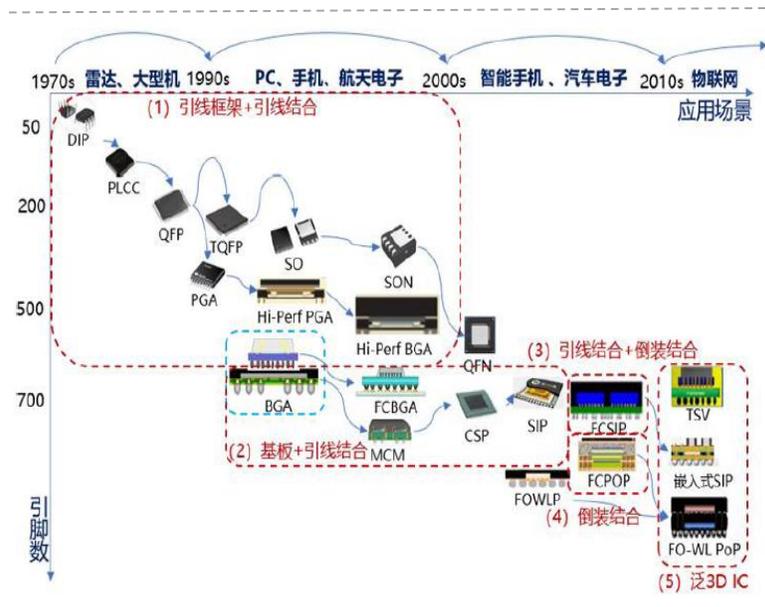


资料来源：公开信息、华辰资本整理

基本概况

- 狭义的封装：**利用膜技术及细微加工技术，将芯片及其他要素在框架或基板上布局、粘贴、固定及连接，引出接线端子并通过可塑性绝缘介质灌封固定，构成整体立体结构的工艺。
- 广义的封装：**是指封装工程，将封装体与基板连接固定，装配成完整的系统或电子设备，并确保整个系统综合性能的工程。
- 封装包括从贴膜，切割、键合、引脚、检验等近20个环节。**
- 封装的目的：**
 - 保护：**芯片的生产车间都有非常严格的生产条件控制，如恒定的温度（ $230 \pm 3^{\circ}\text{C}$ ）、恒定的湿度（ $50 \pm 10\%$ ）、严格的空气尘埃颗粒度控制（一般介于1K到10K）及严格的静电保护措施，裸露的装芯片只有在这种严格的环境控制下才不会失效。外部环境复杂，需要保护芯片才能使用。
 - 支撑：**一是支撑芯片，将芯片固定好便于电路的连接，二是封装完成以后，形成一定的外形以支撑整个器件、使得整个器件不易损坏。
 - 连接：**将芯片的电极和外界的电路连通。引脚用于和外界电路连通，金线则将引脚和芯片的电路连接起来。载片台用于承载芯片，环氧树脂粘合剂用于将芯片粘贴在载片台上，引脚用于支撑整个器件，而塑封体则起到固定及保护作用。
 - 可靠性：**任何封装都需要形成一定的可靠性，这是整个封装工艺中最重要衡量指标。

图54 封装技术发展



资料来源：公开信息、华辰资本整理

封装结构发展

- 从封装发展历程看，封装结构主要沿着DIP→QFP→BGA→CSP→SIP→3D-SIP方向演进。
- 依据麦姆斯咨询，先进封装有两种发展路径：
 - a. 尺寸减小，使其接近芯片大小，包括FC(倒装、Bumping)和晶圆级封装(WLCSP、Fanout)。
 - b. 功能性发展，即强调异构集成，在系统微型化中提供多功能，包括SiP、3D封装、TSV。

图55 封装演进

科目	演进路径
应用场景	大型机→PC→手机、汽车电子→物联网
封装结构	DIP→QFP→BGA→CSP→SIP→3D-SIP
封装材料	金属、陶瓷→陶瓷-塑料→塑料
引脚形状	长引线直插→短引线→无引线贴装→球状凸点
装配方式	通孔插装→表面组装→直接安装
键合方式	引线连接→焊锡球连接→倒装连接→TSV硅通孔连接
发展趋势	引脚数增加与尺寸减小→多功能与性能提升→异质融合

资料来源：公开信息、华辰资本整理

应用场景带动封装演进

- 封装结构演进过程中**封装材料、引脚形状、装备方式以及键合方式**也相应发生变化。
- 封装材料：**金属封装材料精确度高、可以量产。陶瓷材料电气性能优良，适用高密度封装。陶瓷-金属材料兼具金属封装与陶瓷封装性能。而过渡到塑料材料后成本进一步降低，而且工艺简单、可塑性强。
 - 引脚形状：**引脚形式的改变同步提升芯片运算能力和交互能力，并使得尺寸得以减小。
 - 装配方式：**通孔插装的缺陷是密度频率难以满足自动化生产要求。表面贴装改进通孔插装的缺陷，不足之处在于封装密度、频率难以满足ASIC、微处理器发展的需要。直接安装启用焊球连接，从而使得芯片性能提升。
 - 键合方式：**键合技术的革新是装配方式演进的基础，是封装流程的关键。尤其是TSV技术使得3D芯片封装实现异质融合，即复杂多片全硅系统集成。
 - 发展趋势：**应用场景需求驱动半导体封装技术的革新。正是应用场景由大型机→PC→手机、汽车电子→物联网的切换，要求封测厂商持续提供**微型化、更强功能、复杂度以及定制性的服务**。

图56 DIP封装和BGA封装

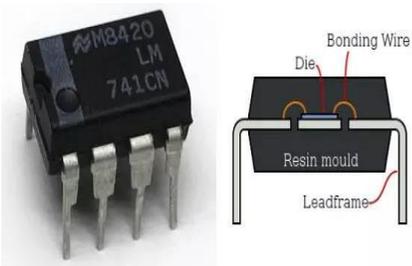


图57 SOC封装

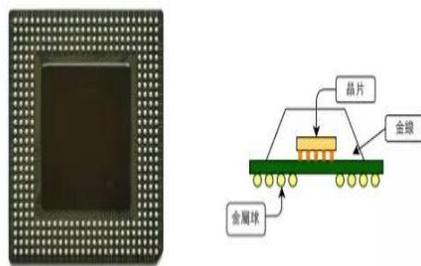
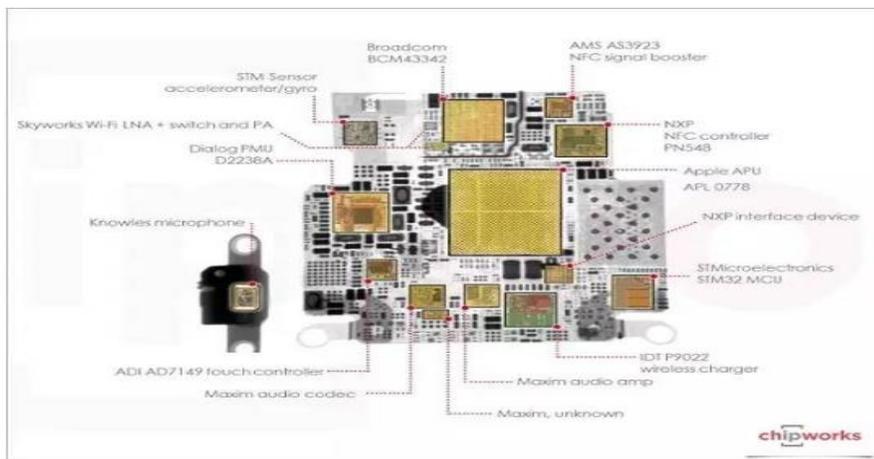


图58 SIP封装 (apple watch)



几种代表性封装方式

1. 传统封装-占用较大的体积

- a. 双排直立式封装 (Dual Inline Package, DIP) : 传统便宜的封装法。
- b. 球格阵列封装 (Ball Grid Array, BGA) : 适合需要较多接点的芯片, 成本较高且连接的方法较复杂, 用在高单价的产品上。

2. 便携式设备采用的封装技术-占用空间小

- a. SoC (System On Chip) : 在 IC 设计阶段时, 将各个不同的 IC 放在一起, 再透过先前介绍的设计流程, 制作成一张光罩, 整合在一颗芯片中。体积小、功耗低, 计算速度提高, 但要求IC设计了解并整合各个功能的IC, SoC 的设计成本提高。芯片距离接近也会影响各自信号传输, 同时面临其他芯片专利及IP授权。
- b. SiP (System In Packet) : 它是购买各家的 IC, 在最后一次封装这些 IC, 无 IP 授权这一步, 大幅减少设计成本。此外, 因为它们是各自独立的 IC, 彼此的干扰程度大幅下降。应用: 采用 SiP 技术的产品, 如 Apple Watch。

几种代表性封装方式

2. 便携式设备采用的封装技术-占用空间小

- a. **3D封装**: 指芯片在Z方向（垂直方向）上的垂直互连结构。3D封装可以大幅度缩小尺寸、减轻40~50倍重量，提升一倍硅片效率，同时缩短延迟，降低功耗。目前3D封装可以通过引线键合、倒装（Flip Chip, FC）凸点、POP(堆叠封装)、TSV（硅通孔）技术实现。
- b. **TSV（硅通孔）技术**: TSV 是通过在芯片和芯片之间，晶圆和晶圆之间制造垂直通孔，通过Z方向通孔实现互联，极大程度地缩短了芯片互联的长度，实现芯片间互联的最新技术。它能够在三维方向使得堆叠密度最大，而外形尺寸最小，大大改善了芯片速度和低功耗性能。但由于技术原因目前成本较高，主要应用于**图像传感器、转接板、存储器、逻辑处理器+存储器、RF 模组、MEMS晶圆级3D 封装等高端封装**。未来若在成本控制方面有所突破，预计TSV 技术将会取代引线键合互联。TSV（硅通孔）技术或成未来3D 封装主要手段。

图59 3D封装

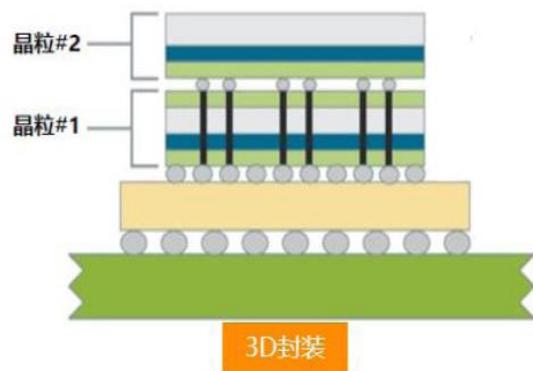


图60 TSV（硅通孔）

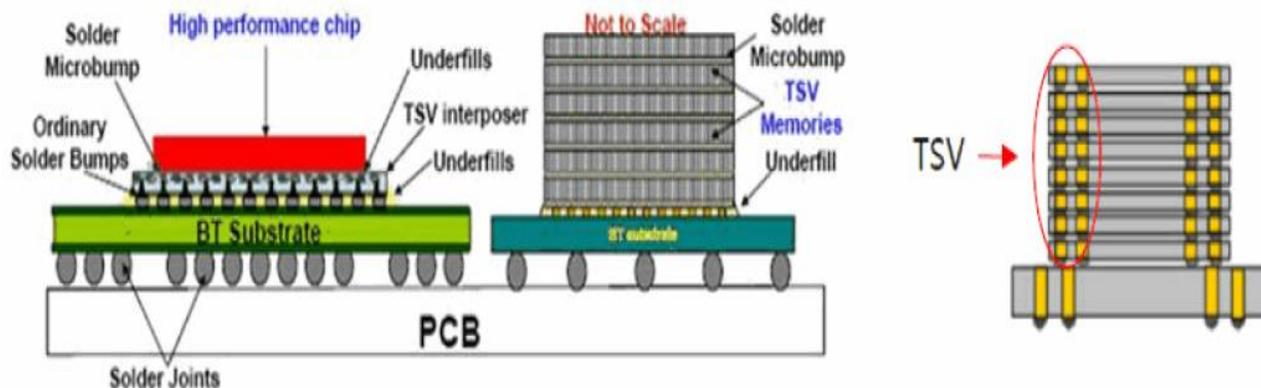


表4 全球封装测试前七大厂商规模排名（单位：百万美元）

2017年排名	厂商	2017H1营收	2018H1营收	环比(%)	2018H1市占率 (%)
1	日月光	2521	2605	3.4	10.4
2	艾克尔	1903	2055	8	8
3	江苏长电	1502	1782	18.7	7.2
4	矽品	1302	1338	2.8	5.3
5	力成	866	1139	31	4.5
6	天水华天	482	679	40.9	2.7
7	通富微电	455	533	17.2	2.1

资料来源：wind、华辰资本整理

竞争格局

- 增速下滑：**TrendForce旗下拓璞产业研究院预估，前十大封测代工厂2018年上半年营收估达111.2亿美元，年增10.5%，低于去年同期16.4%。
- 国内厂商营收占比创新高：**长电科技、天水华天、通富微电营收皆有双位数成长，这三家厂商占前十大封测代工厂**总营收比重达26.9%，创历年新高。**
- 竞争排名未变动：**今年上半年排名未见变动，依序为日月光投控旗下日月光、艾克尔、江苏长电，日月光投控旗下矽品、力成、天水华天、通富微电、联测、京元电及南茂。
- 根据中国晶圆厂产能规划，**估计2018年底前中国12英寸晶圆每月产能实际上新增约16.2万片，届时中国总月产能为原产能20万片的1.8倍，这些产能的提升将进一步成为中国封测业2018年成长的重要驱动力。

图61 营业收入与净利润概况（2019年为预测，单位：亿元）



资料来源: wind、华辰资本整理

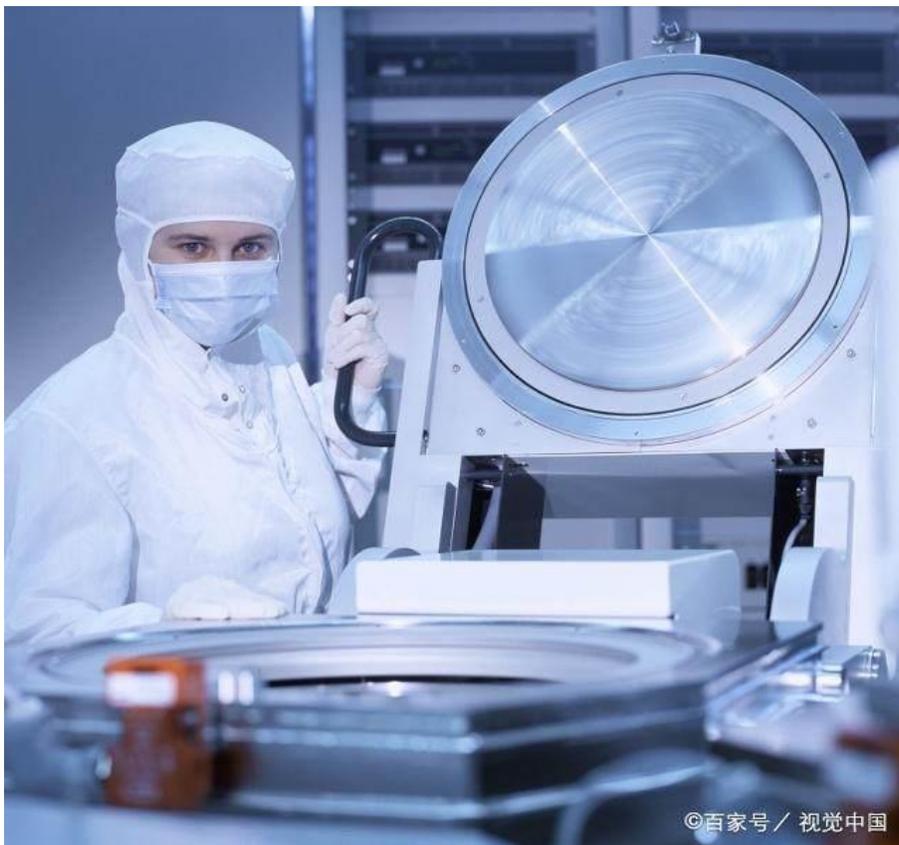
长电科技

- 公司是中国著名的半导体封装测试企业，集成电路封测产业链技术创新战略联盟理事长单位。主营业务为集成电路、分立器件的封装与测试以及分立器件的芯片设计、制造；为海内外客户提供涵盖**封装设计、焊锡凸块、针探、组装、测试、配送**等一整套半导体封装测试解决方案。
- 2015年公司成功并购同行业的新加坡星科金朋公司，在业务规模上一跃进入国际半导体封测行业的第一梯队，**拥有位于中国、新加坡、韩国的八处生产基地**，研发、生产和销售网络覆盖全球主要半导体市场。拥有国内唯一的高密度集成电路国家工程实验室、国家级企业技术中心、博士后科研工作站等。
- **截止2019年5月24日，公司的市值为210亿元，2018年实现营收239亿元，净利润亏损9.27亿元，系公司计提商誉减值准备及坏账准备导致资产减值损失较大。毛利率11.43%。**

五、材料设备



图63 晶元生产支撑设备



资料来源：中国产业信息网、视觉中国、华辰资本整理

原材料

- 1. 材料种类：**有19种主要材料，包括硅晶圆片，光罩、光刻胶、药业、溅射靶材、保护涂膜、研磨液、引线架、陶瓷板、塑料板、TAB（软质卷带封装）、COF（覆晶薄膜，指未封装芯片的软质附加电路板）、焊线、封装等材料。其中硅晶圆片占总材料需求的30%以上，占比最大。
- 2. 市场格局：**日本均占有50%及以上的份额，日本半导体材料行业在全球范围内长期保持着绝对优势。其中，日本信越化学提供全球70%的半导体硅材料。
- 3. 国产化：**国产化方面，基本是单点突破，未形成生态循环。

图64 晶圆片价格与涨幅

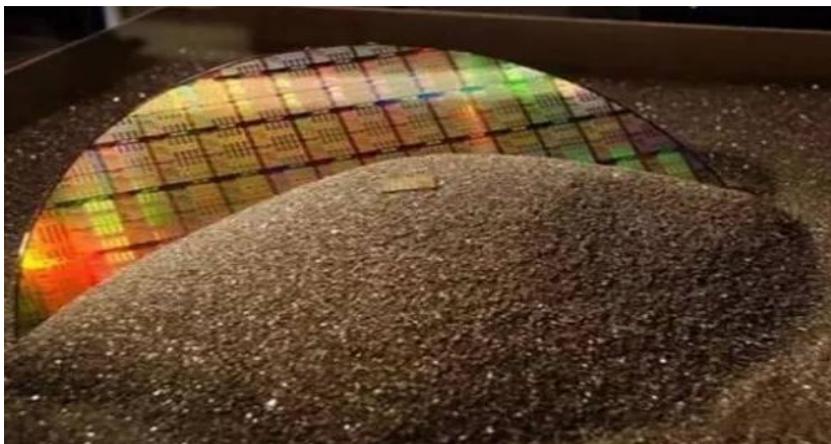
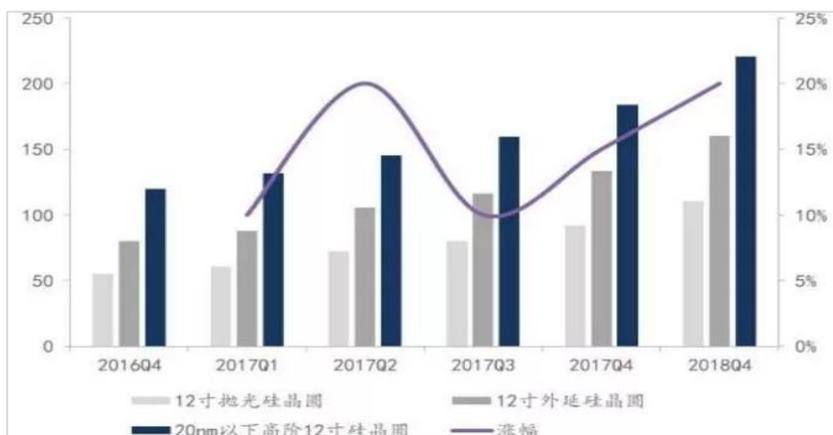


图65 晶圆片价格与涨幅

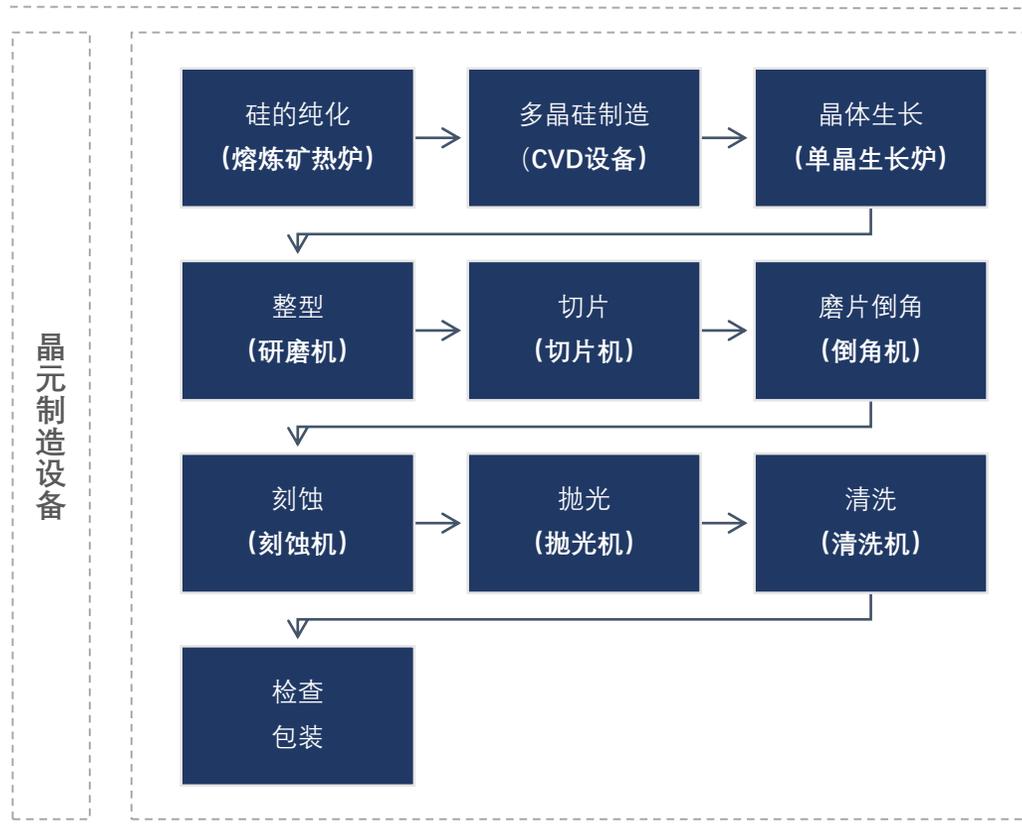


资料来源: 中国产业信息网、华辰资本整理

硅晶圆片

- 硅晶圆片是芯片的基础材料。目前90%以上的芯片和传感器是基于半导体单晶硅片制造而成。且硅片在晶圆制造材料中的需求占比近30%，是份额最大的材料。
- 从2017年初开始，硅片的价格便不断上涨。全球硅片市场Q1合约价平均涨幅约达10%，Q2硅片价格继续上涨，累计涨幅已超过20%，自Q3合约价再调涨10%左右，且涨价趋势正快速从12英寸硅片向8英寸与6英寸蔓延。
- 我国硅晶圆几乎是空白，8英寸国产率不足10%，12英寸基本依赖进口。

图66 晶圆生产支撑设备



资料来源：国海证券、华辰资本整理

制造设备

- 晶元生产的应用设备属于前端设备。IC制造设备又包括晶圆制造设备和晶圆加工设备。
- **晶圆制造设备**是通过硅进行加工从而制造出硅片的设备（如**CVD设备，切片机，抛光机**等如右图）。主要由硅片厂（如SUMCO、金瑞泓、上海新昇）进行采购，最终产品为硅片；
- 典型的半导体公司都不会自己制造硅片，硅材料和硅片制备是由高度专业化工厂完成，生产出来的硅片提供给半导体制造商以制造各种各样的芯片。

表5 晶圆生产支撑设备

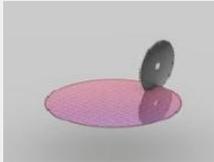
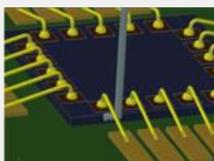
生成环节	生成区域	所需设备	厂商 (国内)
前端工序	扩散区	单片退火设备	北方华创
		氧化设备	北方华创
晶圆加工	光刻区	光刻机	上海微电子
	刻蚀	金属刻蚀机	中微半导体
		硅胶刻蚀机	北方华创
	离子注入	离子注入机	北京中科信
	薄膜沉积生长	PVD物理气相沉积	北方华创
		CVD化学气相沉积	北方华创
		PECVD等离子增强化学的气相沉积法	沈阳拓荆
	检测	光罩检测	
		图案晶圆检测	上海睿励
		裸圆片检测设备	上海睿励
		膜厚检测	上海睿励
		关键尺寸检测	上海睿励
	抛光	化学机械抛光机	华海清科 上海盛美
金属化	清洗设备	北方华创	

资料来源：国海证券、华辰资本整理

制造设备

- 晶元生产的应用设备属于前端设备。IC制造设备又包括晶圆制造设备和晶圆加工设备。
- **晶圆加工设备**主要由代工厂（Foundry，如台积电、中芯国际、上海长虹）或IDM企业（如Intel、Samsung）进行采购，设备包括氧化炉、匀胶机、光刻机、显影机、刻蚀机、离子注入机、CVD/pvd设备，测试机等。
- 典型的集成电路硅片制造工艺要**花费6-8周时间**，包括**几百甚至上千道步骤**来完成制造工艺。
- 根据VLSIResearch2017年公布的数据，晶圆制造设备中，扩散设备、**光刻设备、刻蚀设备**、离子注入设备、**薄膜沉积设备**、外观检测设备、抛光设备、清洗设备投资额占生产设备比例为1%、**23%、30%**、2%、**25%**、13%、4%、2%。

图67 封装测试设备

步骤	示例图	设备名称	设备用途
晶圆减薄		晶圆减薄机	通过研磨晶圆背面，减小厚度
晶圆切割		晶圆划片机	把晶圆切割为一个一个小的芯片核心
引线键合		引线键合机	用金属线连接芯片核心和封装的引脚
测试		分选机	把芯片放到测试机上
		测试机	对芯片进行测试，保证良率

资料来源：国海证券、华辰资本整理

封测设备

- 主要环节：**通常由专门的封测厂（如日月光、Amkor、长电科技）进行采购，包括拣选、测试、贴片、键合等多个环节。在这些环节中应用到的设备主要有划片机、贴片机、键合机、测试机等。
- 键合环节：**其中封装阶段焊接线路是难度较高的一个环节，主要设备为键合机，主要方法包括三种：
 - 打线键合（WB）：**将细金属线或金属带按顺序打在芯片与引脚架或封装基板的焊垫上形成电路互连。打线键合技术有超声波键合、热压键合、热超声波键合。
 - 载带自动键合（TAB）：**将芯片焊区与电子封装外壳的I/O或基板上的金属布线焊区用具有引线图形金属箔丝连接的技术工艺。
 - 倒装芯片键合（FCB）：**芯片面朝下，芯片焊区与基板焊区直接互连的一种方法。

图68 全球晶圆厂设备支出与国内半导体设备需求 (单位: 亿美元)

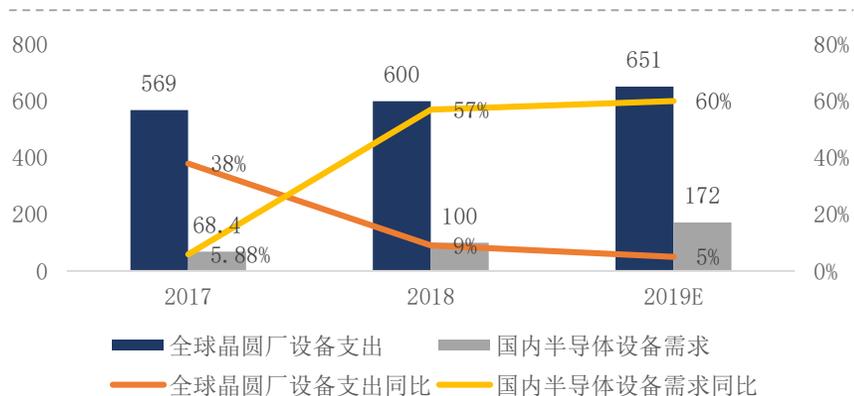
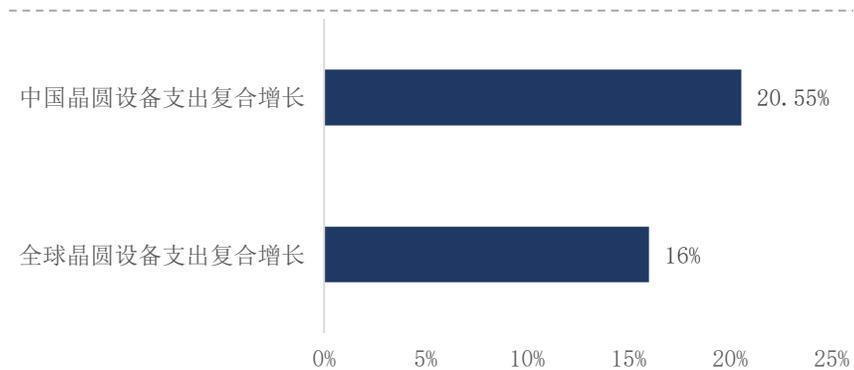


图69 全球与中国晶圆设备支出 (2016-2019) 复合增长预测



市场规模

- 市场规模:** 2017年全球晶圆制造设备销售额达**450亿美元**，同比+53.43%，增长率远超封测设备及其他设备。晶圆厂设备支出持续上升，预计**2019年达到651亿美元**，但是增长幅度下降。
- 资本支出:** 2016年-2019年晶圆设备支出连续四年同比增幅为正，**复合增长率为16%**，是自1990年代中期以来首次连续四年正增长。需求主要来源于我国国内大举兴建晶圆厂引发的设备投资潮。我国晶圆制造设备资本支出2015-2019年复合增长率20.55%。2018-2019年预计合计达166.24亿美元，占**中国半导体资本支出的60%**，预计于2019年成为全球支出最高的地区。
- 国内情况:** 2017年中国本土厂商的半导体设备只占全球市场份额的**1~2%**，而中国大陆占**全球半导体设备销售量的15%**，排在全球第3。**国内出货量严重不足，高端设备方面严重依赖进口。**国产设备商想要超越，还有很长的一段路要走。但是国产半导体设备市占率不断提升。根据中国电子专用设备协会(CEPEA)的统计，2016年国产半导体设备在中国大陆市场占有率约11%，其中**IC设备占全部半导体设备销售的49%**。

资料来源: SEMI2018、华辰资本整理

图70 ASLM光刻机



资料来源：公开信息、华辰资本整理

光刻机商（阿斯麦：ASML）

- 1. 光刻机：**光刻是用光来制作一个图形，在芯片制造过程中，通过光刻机硅片表面匀胶，然后将掩模版上的图形转移光刻胶上的过程将器件或电路结构临时“复制”到硅片。光刻机是晶圆厂最大的产能瓶颈，也就是微缩工艺的核心设备。
- 2. ASML：**高端光刻机号称世界上最精密的仪器。全世界只有荷兰ASML，日本Nikon(intel曾经购买过Nikon的高端光刻机)和日本Canon三大品牌为主。最高端市场(例如沉浸式光刻机)，ASML大约目前**占据80%的市场份额**，几乎一家独大。
- 3. 经营情况：**目前ASML总市值将近**900 亿元**，在全球半导体设备商中排名第一。2017 年公司业绩实现了大幅增长，营业收入达到90.53 亿欧元，同比增长33%，净利润达到21.19 亿欧元，同比增长53%，净利率高达23.4%。

六、芯片应用



集成电路分类

1. 根据处理信号的不同，可以分为模拟集成电路、数字集成电路、和兼具模拟与数字的混合信号集成电路。

- a. **模拟集成电路**：处理模拟信号，种类细且繁，不要求先进工艺，目前仍使用0.18um/0.13um。应用于图像，声音，触感，温度，湿度，微波，电信号处理等方面。
- b. **数字集成电路**：进行逻辑运算，按照摩尔定律发展，使用最先进的制程工艺，现阶段是16/14nm，设计上：数字前段，多重验证与综合测试。应用于计算机、电子通信、存储器以及显示等系统领域。

2. 从技术复杂度和应用广度来看，集成电路主要可以分为高端通用和专用集成电路两大类。

- a. **高端通用集成电路**的技术复杂度高、标准统一、通用性强，具有量大面广的特征。它主要包括处理器、存储器，以及FPGA(现场可编程门阵列)、AD/DA(模数/数模转换)等。
- b. **专用集成电路**是针对特定系统需求设计的集成电路，通用性不强。每种专用集成电路都属于一类细分市场，例如，通信设备需要高频大容量数据交换芯片等专用芯片；汽车电子需要辅助驾驶系统芯片、视觉传感和图像处理芯片，以及未来的无人驾驶芯片等。

图71 集成电路类别

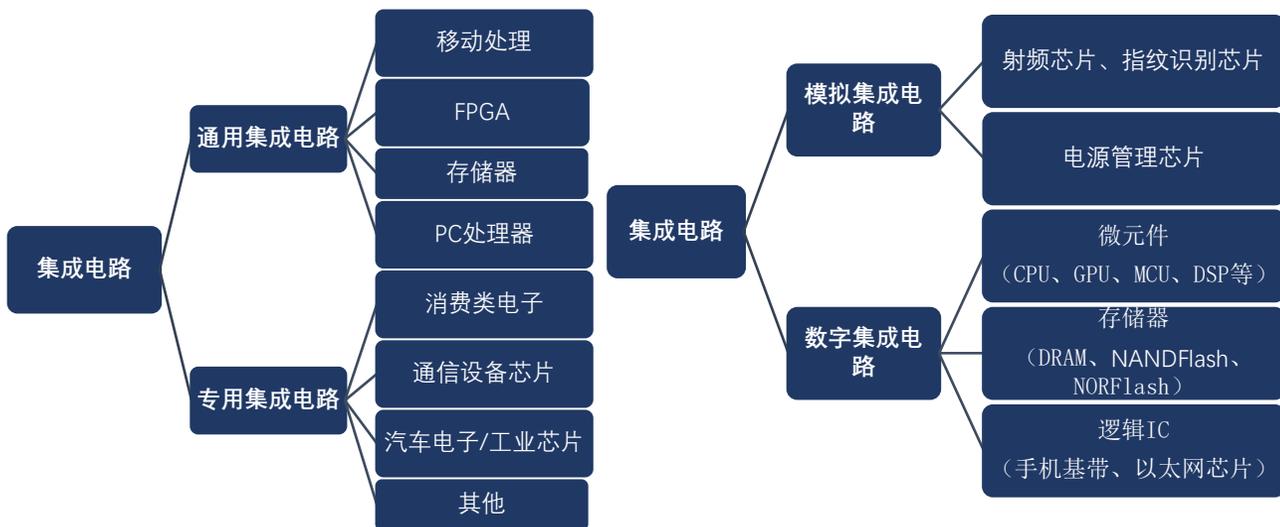


表6 集成电路应用领域

系统	设备	核心IC
计算机系统	服务器	MPU
	个人电脑	MPU
通用电子系统	工业应用	MCU
	可编程逻辑设备	FPGA/EPLD
通信设备	数字信号处理设备	DSP
	移动通信终端	AP/CP Embedded MPU/Embedded DSP
内存设备	核心网络设备	NPU
	半导体存储器	DRAM/NAND FLASH/NOR FLASH Image Processor
显示及视频系统	高清电视/智能电视	Display Processor
		Display Driver

资料来源：公开材料、光大证券、华辰资本整理

图72 英特尔高性能芯片组



图73 CPU内部结构

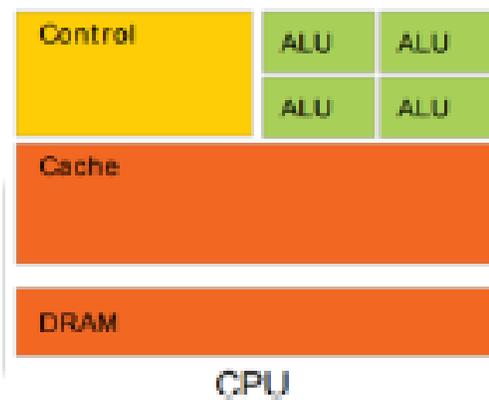
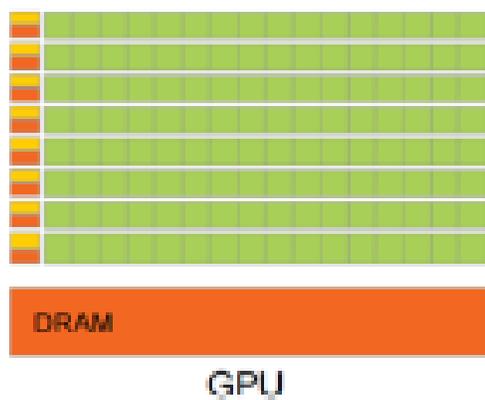


图74 GPU内部结构



CPU (Central Processing Unit)

- 工作逻辑：**存储器中读取数据，根据指令对数据进行操作；数据运算需执行存储读取、指令分析、分支跳转。
- 特点：**因可以对数据调取和存储，可以独立工作；频率、内存的带宽等无法无限提高，**无法处理海量数据。**
- 代表公司：**英特尔和ARM。

GPU (Graphics Processing Unit)

- 工作逻辑：**晶体管可以组成各类专用电路、多条流水线。
- 特点：**强大的浮点运算能力，处理海量数据进行深度学习；无法单独工作，必须由 **CPU** 进行控制调用，功耗比较高。
- 代表公司：**NAVIDA和AMD。

资料来源：清华大学人工智能芯片研究报告、英特尔官网、英伟达官网、华辰资本整理

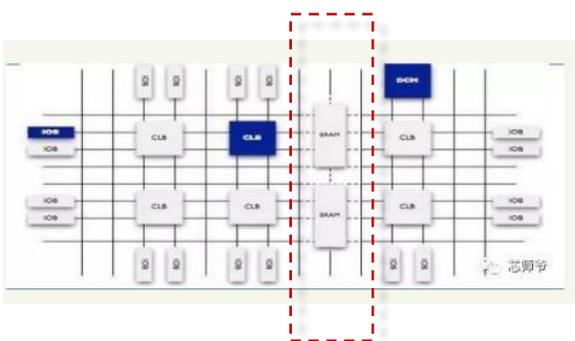
图75 深鉴科技安防领域加速模块



图76 深鉴科技辅助驾驶领域加速模块

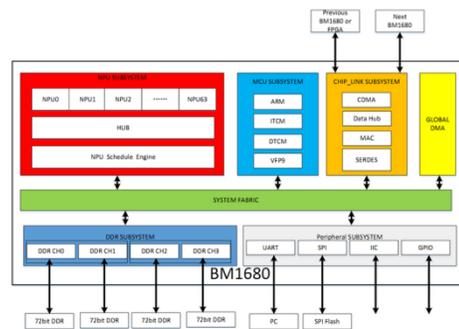


图77 FPAG内部结果



可调整模块

图78 BM680芯片内部结果



FPGA (Field Programmable Gate Array)

- 工作逻辑：**集成大量的基本门电路以及存储器，可变换基本门电路以及存储器之间的连线。拥有硬件流水线并行和数据并行处理能力，适用于以硬件流水线方式处理一条数据。
- 特点：**没有内存和控制所带来的存储和读取部分，速度更快没有读取指令操作，功耗更低,且整数运算性能更高常用于深度学习算法中的推断阶段价格比较高、编程复杂、实现复杂算法方面有一定难度。
- 代表企业：**XILINX/ALTERA/深鉴科技。

ASIC (Application-Specific Integrated Circuit)

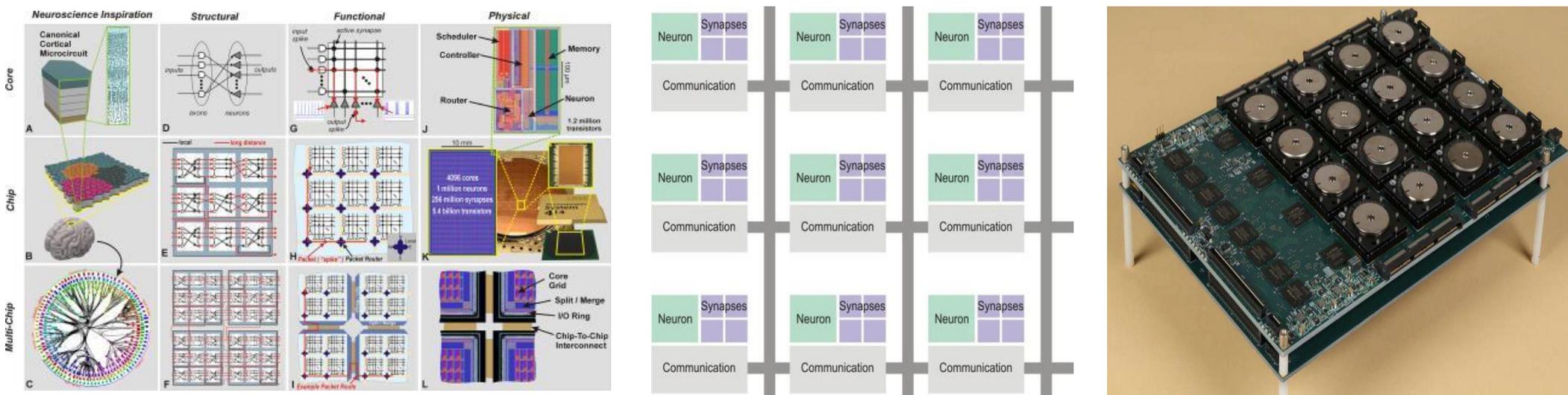
- 工作逻辑：**专用集成电路，是专用定制芯片，即为实现特定要求而定制的芯片。
- 特点：**在功耗、可靠性、集成度等方面都有优势，在高性能、低功耗的移动应用端体现明显。但是电路设计需要定制，相对开发周期长，功能难以扩展。
- 代表公司：**谷歌TPU/寒武纪GPU/地平线的BPU/Intel VPU比特大陆BM1680。

资料来源：清华大学人工智能芯片研究报告、华辰资本整理

神经元芯片

- 工作逻辑：**从结构层面去逼近大脑；把定制化的数字处理内核当作神经元，把内存作为突触。
- 特点：**内存、CPU 和通信部件完全集成在一起，信息处理在本地进行，信息处理速度更高。接收到其他神经元发过来的脉冲(动作电位)，神经元就会同时做动作，信息传播速度快。
- 代表企业：**IBM的TrueNorth芯片，IBM苏黎世研究中心，人造纳米尺度随机相变神经元。

图79 IBM的TrueNorth芯片结构图



资料来源：清华大学人工智能芯片研究报告、华辰资本整理

图82 生物芯片外观

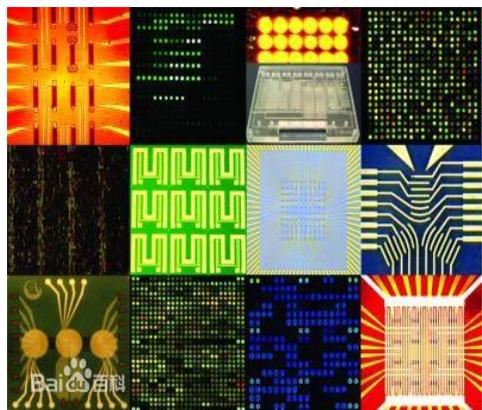
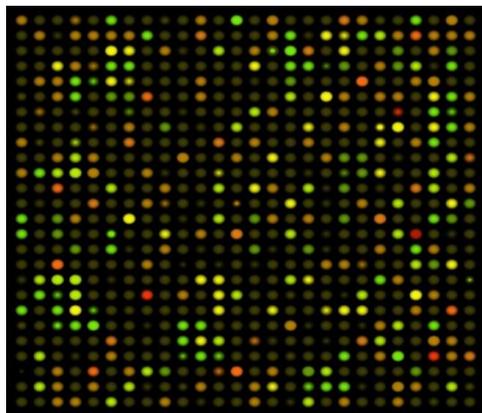


图83 糖基化分析的凝集素芯片



生物芯片

- 生物芯片 (biochip或bioarray) , 又称蛋白芯片或基因芯片, 它们起源于DNA杂交探针技术与半导体工业技术相结合的结晶。
- 该技术系指将大量探针分子固定于支持物上后与带荧光标记的DNA或其他样品分子 (例如蛋白, 因子或小分子) 进行杂交, 通过检测每个探针分子的杂交信号强度进而获取样品分子的数量和序列信息。它根据生物分子间特异相互作用的原理, 将生化分析过程集成于芯片表面, 从而实现**对DNA、RNA、多肽、蛋白质以及其他生物成分的高通量快速检测。**
- 狭义的生物芯片概念是指通过不同方法将生物分子 (寡核苷酸、cDNA、genomic DNA、多肽、抗体、抗原等) 固着于硅片、玻璃片 (珠)、塑料片 (珠)、凝胶、尼龙膜等固相递质上形成的生物分子点阵。因此生物芯片技术又称微陈列 (microarray) 技术, 含有大量生物信息的固相基质称为微阵列。
- 生物芯片在此类芯片的基础上又发展出微流体芯片 (microfluidics chip) , 亦称微电子芯片 (microelectronic chip) , 也就是缩微实验室芯片。

总结

研究总结

1. 从芯片的制程来看，几何工艺越来越到极限，依赖于刻蚀技术的不断突破，新材料也将临近突破的节点，芯片的成本向中间归集，芯片领域的进入门槛越来越高
2. 芯片产业受到终端需求影响很大，带动产业链具有较强的周期波动，包括支撑产业的设备出货和硅片出货等
3. 商业格局上，价值链上游，包括设计、制造、设备和材料等由欧美发达国家公司占据，并且形成巨大的垄断效应，国内龙头公司依然价值获取空间不足
4. 芯片应用端：应用的延伸度不断扩大

投资建议

1. 全产业链的价值高端被控制，国产替代化存在机会
2. 随着中美贸易战的升级，国产化替代将大概率加速进行

華辰資本

CELESTIALCAPITAL

专注中国产业结构升级与创新，聚焦新一代信息技术产业发展。

联系人：王开华

电话/微信：18801621351

邮箱：kaihua.wang@celestiacapital.cn

网址：www.celestiacapital.cn

©2019華辰資本
版权所有。

本刊物所载资料以概要方式呈现，旨在用做一般性指引，不能替代详细研究或做出专业判断。华辰资本概不对任何人士根据本刊物的任何资料采取或不采取行动而引致的损失承担任何责任。阅下应向顾问查询任何具体事宜。