

计算机

2021 年 8 月 11 日

EDA 行业乘风启航，国内龙头拾级而上

——行业深度报告

投资评级：看好（维持）

陈宝健（分析师）

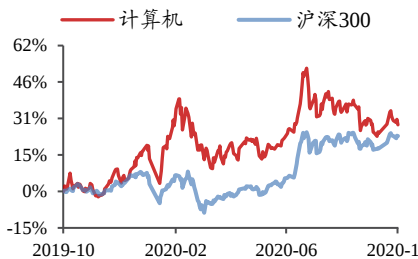
应璘（分析师）

chenbaojian@kysec.cn

yingying@kysec.cn

证书编号：S0790520080001 证书编号：S0790521020001

行业走势图



数据来源：贝格数据

相关研究报告

《行业深度报告-隐私计算，千亿蓝海市场加速开启》-2021.8.9

《公司深度报告-中望软件：CAX 领域稀缺龙头，深度受益国产替代红利》-2021.8.9

《公司深度报告-佳发教育：拐点已至，有望开启新一轮高成长》-2021.8.8

● 受益行业高景气及国产化机遇，国内 EDA 龙头乘风而上

EDA 作为集成电路产业上游关键支撑，在芯片设计过程中发挥降本提效的重要效用。据赛迪智库，2020 年 EDA 行业以 70 亿美元产值支撑起全球 4000 亿美元集成电路市场。受益于集成电路持续高景气和 EDA 工具占比提升，EDA 行业迎来发展春天。其中，伴随中国集成电路产业崛起，国内 EDA 厂商核心技术不断突破，积极拥抱国产替代战略浪潮。我们认为国内 EDA、CAX 等研发设计类工业软件龙头将迎来快速发展期，推荐中望软件，受益标的华大九天（拟上市）、概伦电子（拟上市）、广立微（拟上市）等。

● 大水养大鱼，国内百亿级 EDA 行业乘风而起

（1）半导体行业开启新一轮上升周期，EDA 下游客户景气高企。继个人电脑、智能手机后，5G 和汽车电子驱动全球半导体行业开启第三轮上行周期。中国在全球半导体市场规模中占比超过 50%，得益于中国在 5G、自动驾驶等领域的先发布局，中国占全球半导体产业比重呈持续扩大趋势。（2）芯片设计对半导体行业的重要性凸显，EDA 软件市场需求持续释放。全球芯片设计项目数与中国占比共同提升，28nm 以上成熟工艺占据主要份额。（3）中国 EDA 占集成电路产业比重仍有较大提升空间。横向对标，2020 年中国 EDA 占集成电路产业规模比重仅 0.75%，低于全球平均 2%；纵观未来，芯片复杂度持续提升为 EDA 带来新需求。伴随中国芯片设计行业深入发展、芯片设计对 EDA 工具需求有望持续释放。（4）产业共振+政策加码，EDA 工具国产替代大势所趋。最高层政策持续加码，中国集成电路产业向上崛起，全产业链迎来战略机遇。我们认为，国内 EDA 厂商在成熟工艺领域已具备较强竞争力，下游需求高景气利好长期业绩释放。

● 国内厂商向上突破，积极拥抱国产替代机遇

（1）国内厂商加码资金投入、人才积累。代表厂商华大九天研发投入占收入比重在 45%以上，研发投入增速在 40%以上，远超两家巨头；2020 年本土 EDA 从业人员达到 2000 人，与巨头差距不断缩小。（2）实现成熟工艺、部分领域全流程产品布局。华大九天在模拟电路设计、平板显示电路设计领域实现了全流程工具的覆盖；在数字电路设计和晶圆制造领域的部分工具具有独特优势；公司计划募集 25.51 亿元加速弥补数字和定制设计领域差距。我们认为，资本助力有望进一步缩小公司与国际先进水平差距。（3）逐渐获得优质客户订单，与产业伙伴共同成长。国内厂商已逐渐与主要集成电路设计与晶圆制造企业建立稳定合作关系。我们认为，与国内优质客户深度绑定将助力公司理解芯片工艺，夯实加深公司技术护城河，最终与产业伙伴共同助推国内集成电路全产业链向上升级。

● 风险提示：EDA 技术研发不及预期风险、半导体行业国产化不及预期风险。

目 录

1、 EDA 为集成电路产业的上游关键支撑	1
1.1、 EDA 为集成电路产业的上游基础工具，“降本增效”作用突出	1
1.2、 EDA 软件迭代助力全球集成电路升级	2
2、 大水养大鱼，国产 EDA 龙头乘风而上	3
2.1、 EDA 以 70 亿美元产值支撑起全球 4000 亿美元的集成电路市场	3
2.2、 中国厂商受益集成电路行业高景气、EDA 占比提升及国产化机遇	5
2.2.1、 半导体行业开启新一轮上行周期，EDA 软件下游需求高景气	5
2.2.2、 EDA 占集成电路产业比重提升空间大，EDA 软件需求蓄势待发	7
2.2.3、 中国集成电路产业崛起，国内厂商深度受益国产化机遇	8
3、 国内厂商产品和客户布局向上突破，看好国产替代机遇	10
3.1、 格局：国际三巨头合计占 80%份额，国内玩家加速追赶	10
3.2、 壁垒：国内厂商持续加码人才、资金投入，产品布局和客户拓展显著进步	12
3.3、 受益标的	15
4、 风险提示	16

图表目录

图 1： EDA 为集成电路产业的上游基础工具	1
图 2： EDA 让芯片设计成本降低约 200 倍（2011 年）	1
图 3： EDA 技术进步驱动芯片设计效率不断提升	1
图 4： EDA 技术演变的背后是芯片描述抽象层级的提高	2
图 5： 人工智能技术将在 EDA 领域扮演更重要的角色	3
图 6： 2020 年 EDA 以 70 亿美元产值支撑起 4000 亿美元的集成电路市场	3
图 7： 2020 年全球集成电路市场规模约 3600 亿美元	4
图 8： 2014 年来中国集成电路市场规模保持快速增长	4
图 9： 全球集成电路设计市场需求旺盛（亿美元）	4
图 10： 中国集成电路设计市场需求旺盛（亿元）	4
图 11： 2020 年全球 EDA 市场规模约 72 亿美元	5
图 12： 2020 年中国 EDA 市场规模约 66 亿元	5
图 13： 中国带动亚太 EDA 销售额领跑全球（亿美元）	5
图 14： 亚太地区成为 EDA 工具的最大市场（%）	5
图 15： 下游需求驱动全球半导体市场高增长（十亿美元）	6
图 16： 中国半导体市场占全球比重超 50% 预计持续扩大	6
图 17： 全球芯片设计项目持续增长，28nm 以上的成熟工艺占主要份额（个）	6
图 18： 2015 年来中国芯片设计企业数量显著增加	7
图 19： 中国公司规划的设计项目数量增加，占比提升	7
图 20： 中国 EDA 占集成电路市场比重仍有提升空间（%）	7
图 21： 后摩尔时代集成电路技术演进驱动 EDA 行业技术变革	8
图 22： 2018 年来 EDA 国产化率逐年提高	9
图 23： 全球半导体产业迎来第三次转移	9
图 24： 中国本土 EDA 公司不断涌现（个）	10
图 25： 本土企业人员逐渐成为国内 EDA 行业从业主体	10

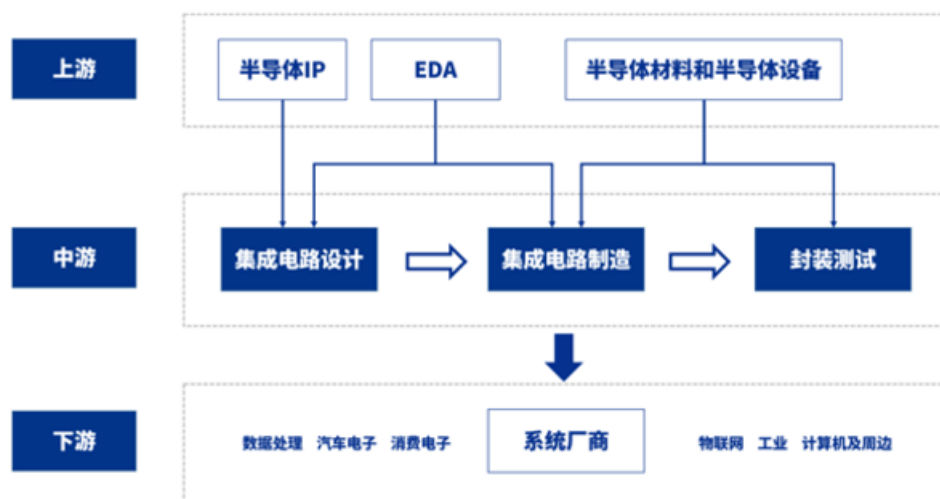
图 26: 国际三巨头占据一线梯队	11
图 27: 三巨头垄断全球 EDA 市场 80%份额 (2020)	11
图 28: 2018 年来国内玩家份额持续提升 (%)	12
图 29: EDA 行业具有飞轮效应	12
图 30: 华大九天研发投入占收入比高于国外巨头 (%)	13
图 31: 中国厂商研发投入增速远高于国外巨头 (%)	13
图 32: 华大九天实现模拟领域全流程覆盖	14
图 33: 国内玩家在细分领域有特色优势	15
表 1: EDA 发展历程: CAD-CAE-ESDA-现代 EDA	2
表 2: 芯片集成度和复杂度持续提升将为 EDA 工具发展带来新需求	8
表 3: 政策持续加码集成电路国产化建设	9
表 4: EDA 软件国产替代趋势明确	10
表 5: 国际巨头具有全流程 EDA 工具库	13
表 6: 华大九天募集资金加码 EDA 工具研发	14
表 7: 华大九天积累大量各领域优质客户资源, 从平板领域扩展至芯片设计和制造领域	15
表 8: 华大九天业绩居于国内第一	16

1、EDA 为集成电路产业的上游关键支撑

1.1、EDA 为集成电路产业的上游基础工具，“降本增效”作用突出

EDA 为集成电路产业的上游关键支撑。EDA（Electronic Design Automation，电子设计自动化）是指利用计算机平台完成大规模集成电路设计、仿真、验证等流程的软件工具，具有降低设计成本、提高设计效率、加速技术革新等重要作用。随着集成电路晶体管规模扩大、复杂程度提升，EDA 已成为推动集成电路产业发展关键支撑。

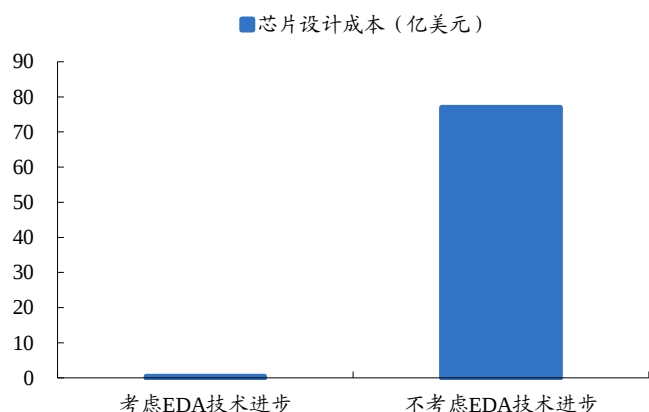
图1：EDA 为集成电路产业的上游基础工具



资料来源：概伦电子招股书

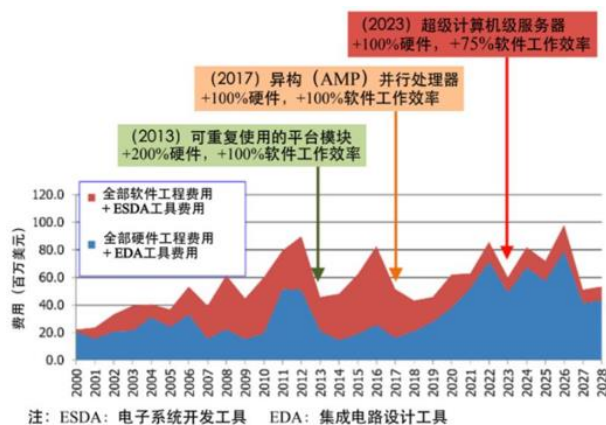
EDA 工具的发展创新平抑芯片设计成本，提高芯片设计效率。EDA 工具的技术进步和应用推广推动芯片设计成本保持在合理范围。据 UCSD 教授 Andrew 的推测，2011 年一款消费级应用处理器芯片的设计成本约 4000 万美元，如果不考虑 1993-2009 年 EDA 技术进步，相关设计成本可能高达 77 亿美元，EDA 让设计成本降低近 200 倍。同时，可重复使用的平台模块、异构并行处理器的应用、基于先进封装集成技术的芯粒技术等驱动设计效率不断提升，缩短设计周期，减少设计偏差，提高流片成功率。

图2：EDA 让芯片设计成本降低约 200 倍（2011 年）



数据来源：华大九天招股书、开源证券研究所

图3：EDA 技术进步驱动芯片设计效率不断提升



资料来源：华大九天招股书

1.2、EDA 软件迭代助力全球集成电路升级

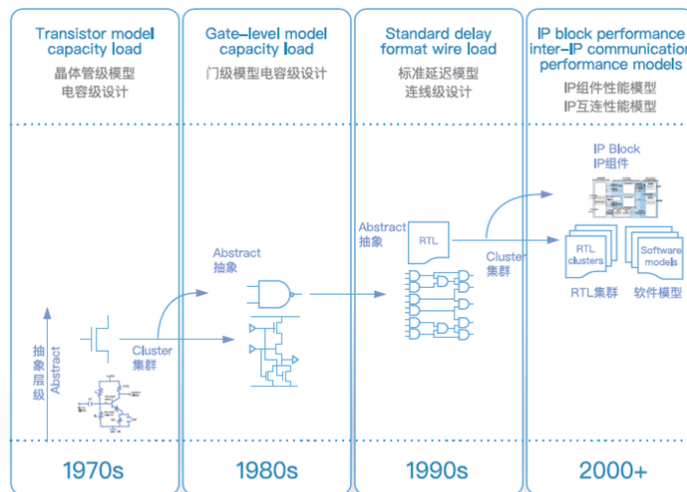
芯片集成度的不断提高和可编程逻辑器件的广泛应用给 EDA 提出更高要求,也促进了 EDA 设计工具的普及和发展。伴随集成电路规模逐步扩大和电子系统日趋复杂,EDA 先后经历 CAD(Computer-Aided Design)、CAE(Computer-Aided Engineering)、ESDA (Electronic System Design Automatic)、EDA (Electronic Design Automation) 四个发展阶段,芯片设计的描述层级和系统级仿真水平不断提高。

表1: EDA 发展历程: CAD-CAE-ESDA-现代 EDA

时间	阶段	主要特征	问题挑战
1970 年代	CAD 计算机辅助设计	借助计算机完成电路模拟与预测、PCB 布局布线、IC 版图绘制等繁杂、机械的工作,取代人工操作	功能单一,相互独立:(1) 不同软件兼容性差,人工转换复杂,影响设计速度;(2) 不能提供系统级仿真和综合,只能在产品开发后期才能发现错误,此时修改困难
1980 年代	CAE 计算机辅助工程	《超大规模集成电路系统导论》提出了通过编程语言来进行芯片设计的新思想,硬件描述语言 VHDL 产生,各设计工具库基本齐全,工具之间的兼容性得到改善	大部分 CAE 工具仍不能适应复杂电子系统的要求。具体化的原件图形制约着优化设计
1990 年代	ESDA 电子系统设计自动化	随着硬件语言的标准化和集成电路设计方法发展,呈现出高级语言描述、系统级仿真和综合技术的特征	在仿真、时序分析、集成电路自动测试、高速印刷电路板设计及操作平台的扩展等方面仍面临挑战
2000 至今	现代 EDA	在仿真验证和设计层面支持标准硬件语言的 EDA 软件功能更加强大,更大规模的可编程逻辑器件不断推出,系统级、行为级硬件描述语言趋于更加高效和简单	应用需求分化、验证工作复杂、IP 复用价值没有完全发挥

资料来源: 芯华章、开源证券研究所

图4: EDA 技术演变的背后是芯片描述抽象层级的提高

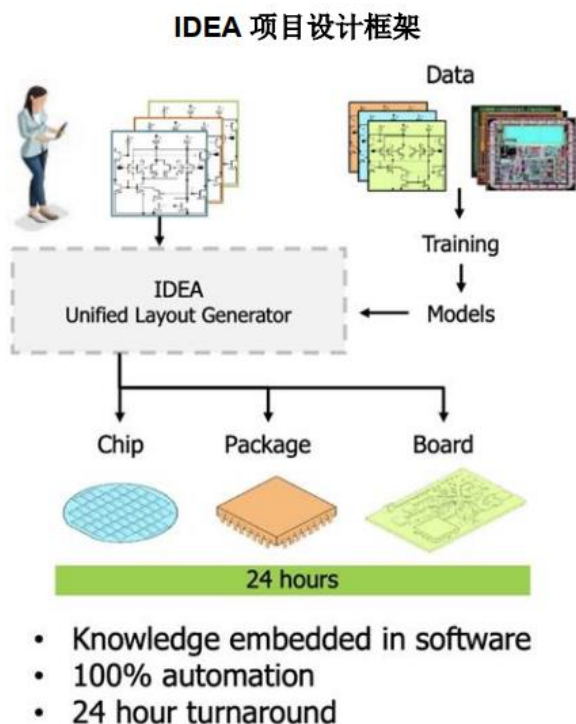


芯片描述抽象层级的提高

资料来源: 芯华章

展望未来,人工智能技术将在 EDA 领域扮演更重要的角色。芯片复杂度的提升以及设计效率需求的提高要求人工智能技术赋能 EDA 工具的升级,辅助降低芯片设计门槛、提升芯片设计效率。美国国防部高级研究计划局 2017 年推出电子设备智能设计 (IDEA) 项目,提出 AI 赋能 EDA 工具的发展目标是实现“设计工具在版图设计中无人干预的能力”,即通过人工智能和机器学习的方法将设计经验固化,进而形成统一的版图生成器,以期实现通过版图生成器在 24 小时之内完成 SoC (系统级芯片)、SiP (系统级封装) 和印刷电路板 (PCB) 的版图设计。

图5：人工智能技术将在 EDA 领域扮演更重要的角色



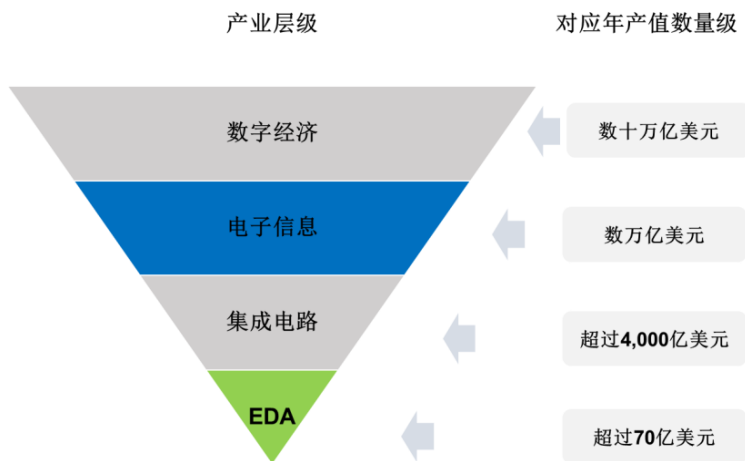
资料来源：华大九天招股书

2、大水养大鱼，国产 EDA 龙头乘风而上

2.1、EDA 以 70 亿美元产值支撑起全球 4000 亿美元的集成电路市场

EDA 是集成电路产业甚至是数字经济的上游关键技术支持。据赛迪智库，2020 年全球 EDA 市场规模虽仅超过 70 亿美元，却支撑起 4000 亿美元的集成电路产业，支撑着数十万亿规模的数字经济。一旦 EDA 出现问题，包括集成电路设计在内的全球集成电路产业必将受到重大影响，由 EDA 工具、集成电路、电子系统、数字经济等构成的倒金字塔产业链结构稳定将面临严峻挑战。

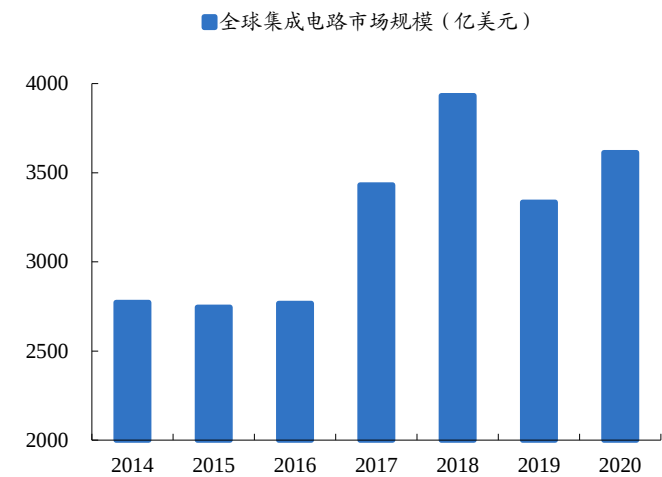
图6：2020 年 EDA 以 70 亿美元产值支撑起 4000 亿美元的集成电路市场



资料来源：华大九天招股书

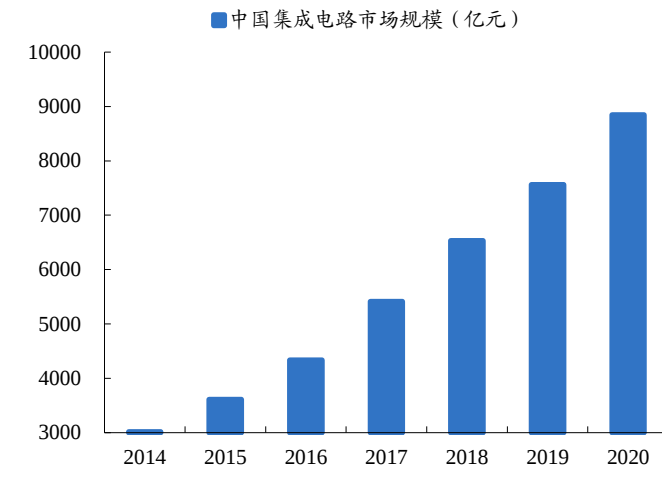
集成电路市场规模平稳较快增长。2014-2020 年，全球集成电路市场保持平稳增长，从 2773 提升至 3612 亿美元，年均复合增长率达 4.50%；中国集成电路市场增长领跑全球，规模从 3015 提升至 8848 亿元，年均复合增长率达 19.65%。

图7：2020 年全球集成电路市场规模约 3600 亿美元



数据来源：WSTS、开源证券研究所

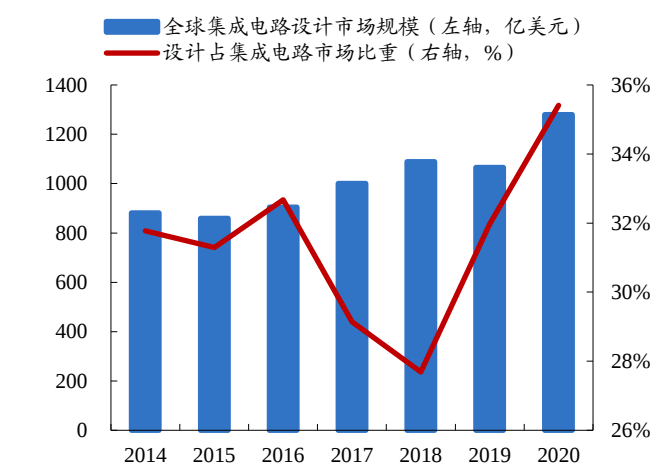
图8：2014 年来中国集成电路市场规模保持快速增长



数据来源：中国半导体行业协会、开源证券研究所

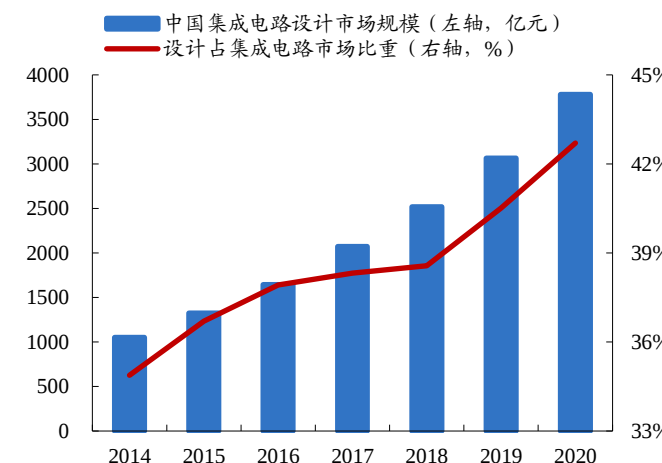
集成电路设计环节规模占比提升，重要性不断凸显。专业分工模式已逐步成为集成电路市场主流，集成电路设计领域成为重要环节。2014-2020 年，全球集成电路设计市场规模从 881 增至 1279 亿美元，CAGR 为 6.41%，占集成电路市场比重从 31.77%提升至 35.41%；中国集成电路设计市场发展尤为迅速，规模从 1052 增至 3778 亿元，CAGR 高达 23.76%，占集成电路市场比重 34.88%升至 42.7%，自 2016 年起中国集成电路芯片设计环节规模超过封测环节，成为三大环节中占比最高的子行业。

图9：全球集成电路设计市场需求旺盛（亿美元）



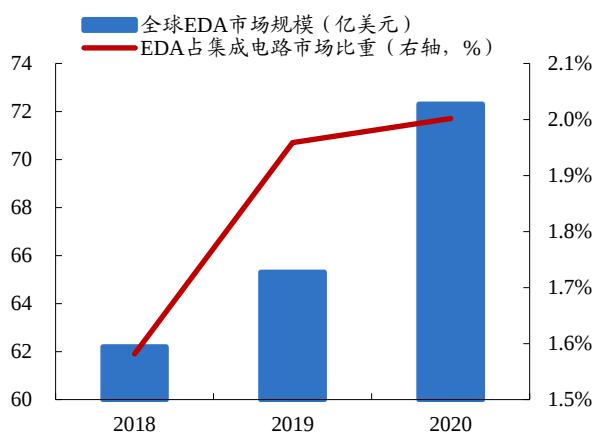
数据来源：WSTS、开源证券研究所

图10：中国集成电路设计市场需求旺盛（亿元）

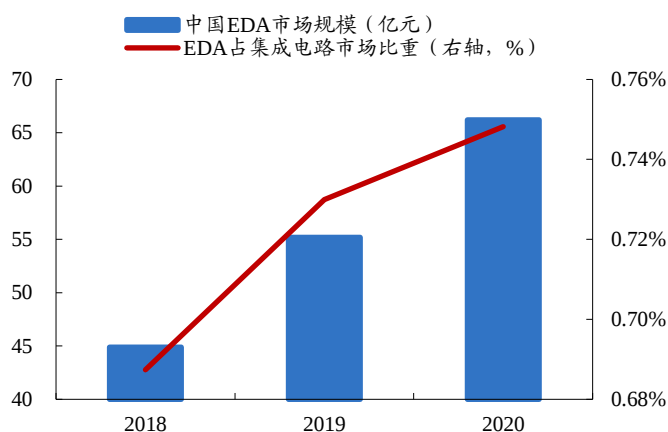


数据来源：中国半导体行业协会、开源证券研究所

受益于集成电路行业景气 and EDA 地位提升，EDA 行业销售额保持较快增长。在集成电路产业稳定向好、设计环节较快增长的发展态势下；叠加 EDA 软件重要性凸显，占集成电路规模比重提升；EDA 工具销售额保持稳定上涨趋势。2020 年 EDA 行业全球销售额实现 72.3 亿美元，同比增长 10.7%；中国销售额 66.2 亿元，同比增长 19.9%。

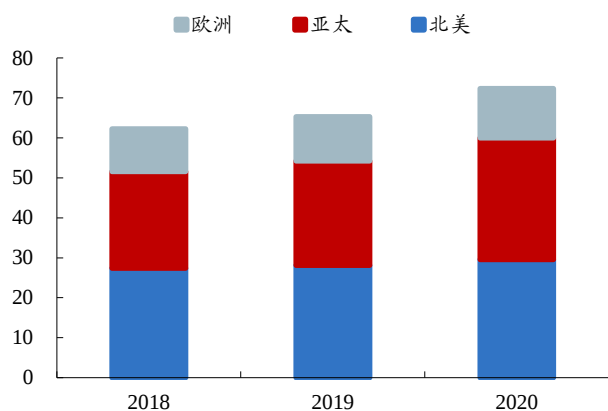
图11: 2020 年全球 EDA 市场规模约 72 亿美元


数据来源: WSTS、华大九天招股书、开源证券研究所

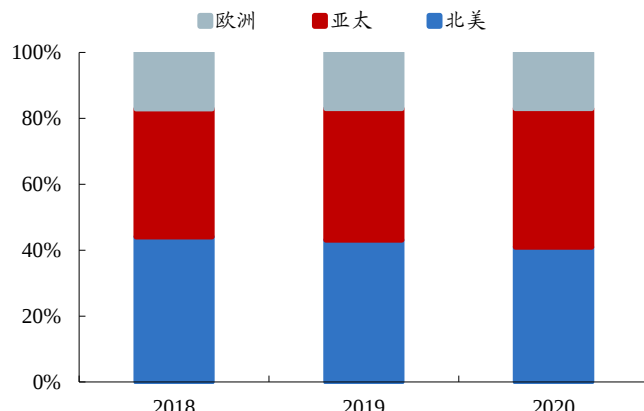
图12: 2020 年中国 EDA 市场规模约 66 亿元


数据来源: CSIA、华大九天招股书、开源证券研究所

中国集成电路产业崛起带动亚太地区成为全球 EDA 第一大市场。北美作为 EDA 技术最为发达的地区，历史上长期是 EDA 最大市场。中国大陆地区集成电路设计业的快速发展带动了亚太地区 EDA 工具销售额的增长，根据赛迪智库数据统计，2020 年亚太地区实现 EDA 销售额 30.4 亿美元，占全球比重约 42.05%，首次成为全球第一大市场。我们认为，中国集成电路设计产业的崛起，激发对 EDA 的旺盛需求，大水养大鱼，为国产 EDA 厂商提供广阔发展空间。

图13: 中国带动亚太 EDA 销售额领跑全球（亿美元）


数据来源: WSTS、华大九天招股书、开源证券研究所

图14: 亚太地区成为 EDA 工具的最大市场（%）


数据来源: WSTS、华大九天招股书、开源证券研究所

2.2、中国厂商受益集成电路行业高景气、EDA 占比提升及国产化机遇

2.2.1、半导体行业开启新一轮上行周期，EDA 软件下游需求高景气

驱动 1: 半导体行业开启新一轮上行周期。

全球半导体行业步入新一轮创新周期，带动芯片设计和 EDA 软件需求。继个人电脑、智能手机后，全球半导体行业开启第三轮上行周期，其最主要的变革力量源自于 5G 通信、物联网、汽车电子等。据 IBS，全球半导体市场有望从 2020 的 4677 亿增至 2030 的 10527 亿美元，CAGR 为 9.17%。细分来看，无线通信为最大市场，其中智能手机是关键；包括电视、视听设备和虚拟家庭助理在内的消费类应用，为智能家居物联网提供新机遇；智能网联、自动驾驶为汽车电子市场带来可观增量。

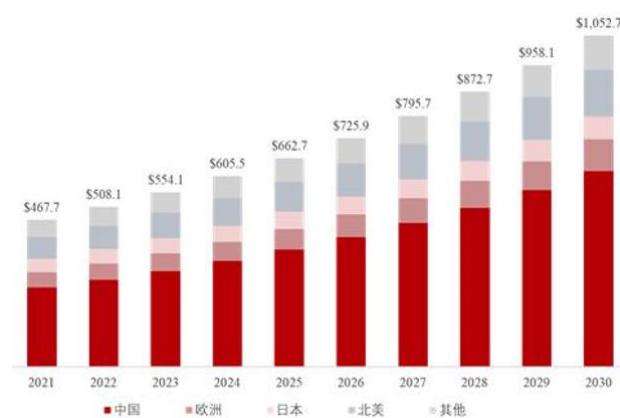
中国在全球半导体市场规模中占比超过 50%，并呈持续扩大趋势。据 IBS，2019 年中国半导体市场规模约 2121 亿美元，占全球 52.93%。得益于中国在 5G、自动驾驶、人工智能和智慧物联网等领域的先发布局，IBS 预计未来十年中国半导体行业将保持 10.26% 的 CAGR 领跑全球，2030 年规模将达 6212 亿美元，占比将达 59.01%。

图15：下游需求驱动全球半导体市场高增长(十亿美元)



资料来源：芯原股份招股书、IBS

图16：中国半导体市场占全球比重超 50% 预计持续扩大

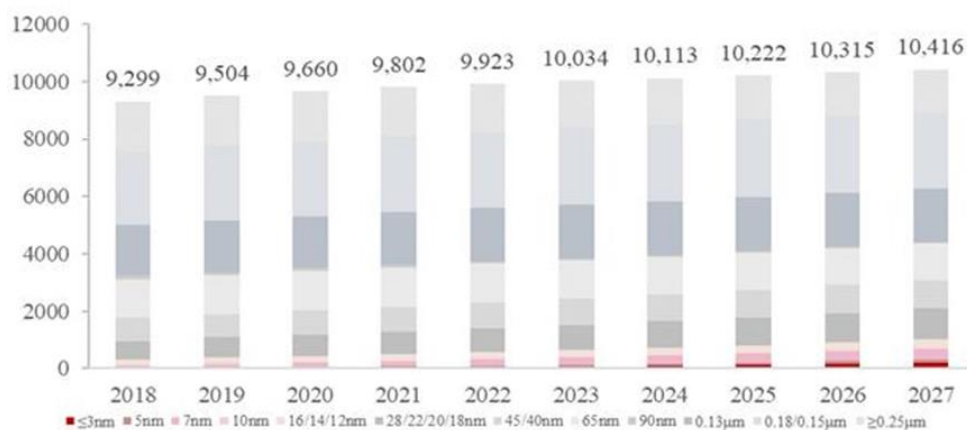


资料来源：芯原股份招股书、IBS

驱动 2：芯片设计对半导体行业的重要性凸显。

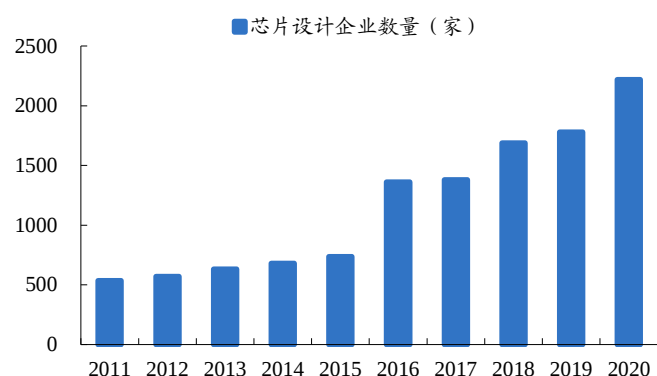
全球芯片设计项目稳步增长，EDA 软件市场需求持续释放。据 IBS 统计，全球规划中的芯片设计项目有望从 2018 年的 9299 持续增至 2027 年的 10416 个，涵盖 250nm 以上到 5nm 以下的各个工艺节点，其中 28nm 以上的成熟工艺占据设计项目的主要份额。我们认为，国内 EDA 厂商在成熟工艺领域已具备较强竞争力，下游需求高景气利好业绩持续释放，有望实现弯道超车。

图17：全球芯片设计项目持续增长，28nm 以上的成熟工艺占主要份额（个）

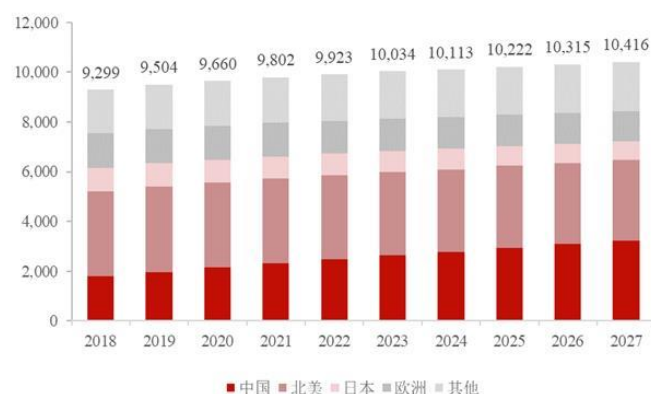


资料来源：芯原股份招股书、IBS

中国芯片设计公司崛起，本土设计项目数量大幅提升利好国内厂商。受益于本土产业链完善、政策支持力度加大及人才回流等因素，中国芯片设计公司数量快速增长，从 2011 年的 534 增长至 2020 年的 2218 家，CAGR 为 17.14%。中国大陆芯片设计公司的不断崛起，带动本土设计项目占全球比重提升。据 IBS，2018-2027 年，中国公司规划中的设计项目数有望从 1797 增至 3232 项，占全球比重从 19.32% 提升至 31.03%。

图18: 2015 年来中国芯片设计企业数量显著增加


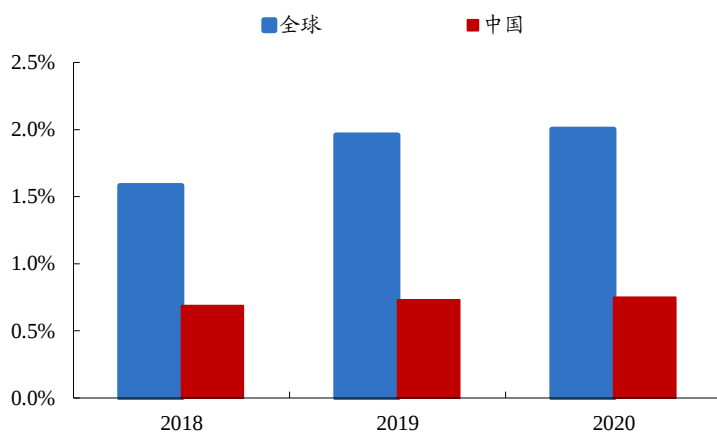
数据来源: 芯原股份招股书、开源证券研究所

图19: 中国公司规划的设计项目数量增加, 占比提升


资料来源: 芯原股份招股书、IBS

2.2.2、EDA 占集成电路产业比重提升空间大, EDA 软件需求蓄势待发

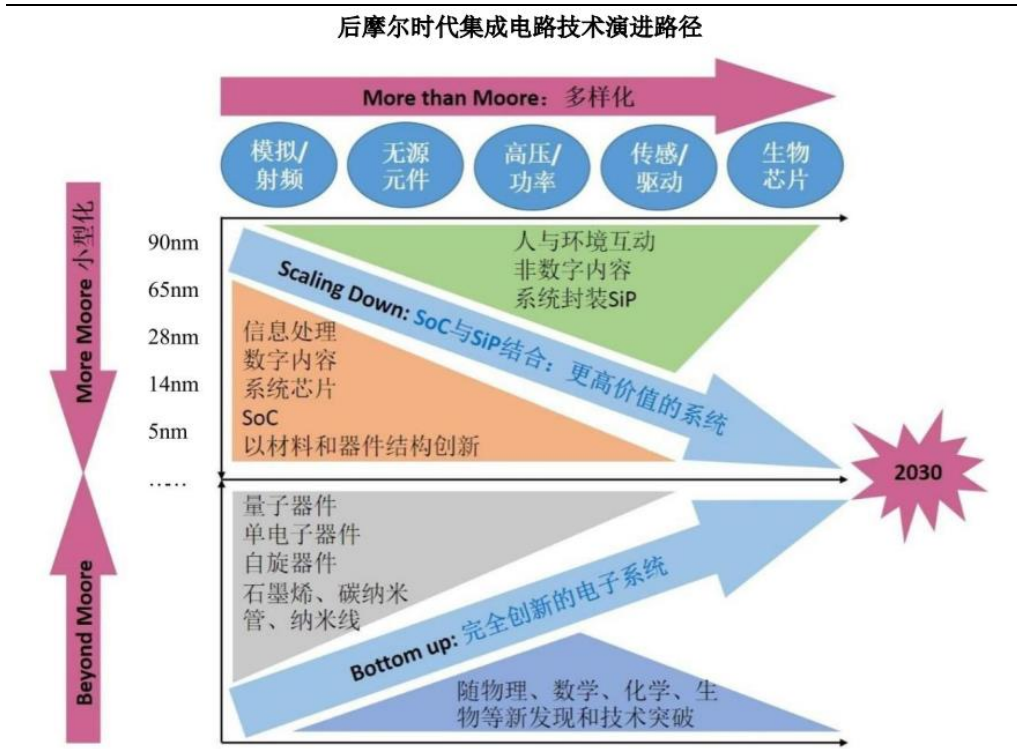
驱动 1: 横向对标全球, 中国 EDA 占集成电路市场比重仍有提升空间。据中国半导体行业协会, 中国 EDA 占集成电路行业总体规模的比例略有上升, 从 2018 年的 0.69% 提升至 2020 年的 0.75%, 但仍低于全球平均水平 2%。EDA 是集成电路行业的关键技术支撑, 我们认为, 伴随中国芯片设计行业深入发展、芯片设计对 EDA 软件工具需求持续释放, 中国 EDA 占集成电路市场比重仍有较大提升空间。

图20: 中国 EDA 占集成电路市场比重仍有提升空间 (%)


数据来源: WSTS、中国半导体行业协会、开源证券研究所

驱动 2: 展望未来, 后摩尔时代集成电路技术演进驱动芯片级集成度提升。后摩尔时代的集成电路技术演进方向包括延续摩尔定律、扩展摩尔定律以及超越摩尔定律三类, 发展目标涵盖生产工艺特征尺寸的进一步微缩、芯片功能多样化发展以及器件功能的融合和产品的多样化。

图21: 后摩尔时代集成电路技术演进驱动 EDA 行业技术变革



资料来源：赛迪智库

芯片集成度和复杂度持续提升将为 EDA 工具发展带来新需求。后摩尔时代芯片集成规模、功能集成、工艺、材料等方面的技术演进不断驱动 EDA 技术进步和应用延伸。在设计方法学层面，EDA 工具的发展方向主要来自系统级或行为级的软硬件协同设计、跨层级芯片协同验证、面向设计制造与封测相融合的设计和芯片敏捷设计等四个方面的需求。在材料和集成方面，芯粒（Chiplet）技术已成为重要的发展方向，促进 EDA 技术应用的延伸拓展。

表2: 芯片集成度和复杂度持续提升将为 EDA 工具发展带来新需求

时间	阶段	问题挑战
设计方法学	系统级或行为级的软硬件协同设计	设计师在完成芯片行为设计的基础上能自动完成后续的芯片硬件的具体实现，同时支持同步开展应用软件的开发，以提升设计效率
	跨层级芯片协同验证	强调验证工作实现芯片设计与封装、印制电路板甚至整个应用系统相组合的跨层级协同验证，以确保设计的正确性
	设计制造与封测相融合的设计	追求在芯片设计的各个阶段实现与制造工艺的融合，以期提升芯片最终生产良率
	芯片敏捷设计	通过算法和软件需求定义芯片架构实现快速设计和快速迭代
材料和集成	芯粒（Chiplet）技术	将不同工艺节点和不同材质的芯片通过先进的集成技术（如 3D 集成技术）封装集成在一起，形成一个系统芯片，实现了一种新形式的 IP 复用。

资料来源：华大九天招股书、开源证券研究所

2.2.3、中国集成电路产业崛起，国内厂商深度受益国产化机遇

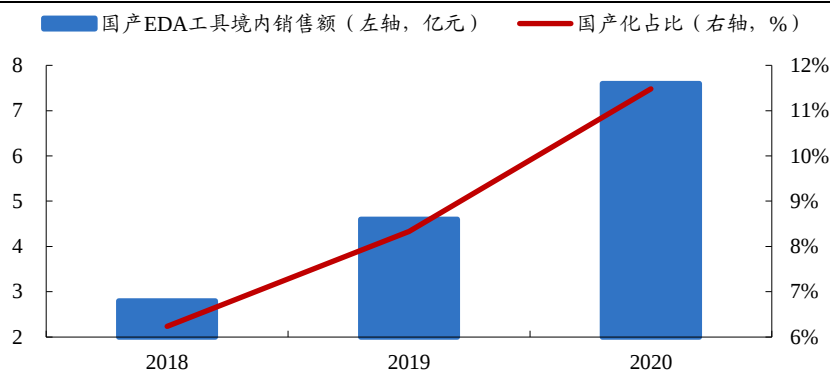
国家政策持续加码发展集成电路产业，EDA 国产化进程加速。近年来，国务院及各地方政府陆续出台了大批鼓励性、支持性政策法规，为集成电路产业的升级和发展营造了良好的政策和制度环境。在政策加持下，国内集成电路产业国产化进程明显提速，EDA 国产化率从 2018 年的 6.24%提升至 2020 年的 11.48%。

表3: 政策持续加码集成电路国产化建设

时间	部门	政策文件	主要内容
2014.6	国务院	《国家集成电路产业发展推进纲要》	提出集成电路产业发展目标: 到 2020 年, 全行业销售收入年均增速超过 20%; 到 2030 年, 产业链主要环节达到国际先进水平。提出推进集成电路产业发展的八项保障措施, 包括成立国家集成电路产业发展领导小组、设立国家产业投资基金等。
2015.5	国务院	《中国制造 2025》	要求“着力提升集成电路设计水平, 不断丰富知识产权 (IP) 和设计工具, 突破关系国家信息与网络安全及电子整机产业发展的核心通用芯片, 提升国产芯片的应用适配能力。”
2019.5	深圳市政府	《关于加快集成电路产业发展的若干措施》	推出国内首个明确支持 EDA 研发的政策: 对从事集成电路 EDA 设计工具研发的企业, 每年给予 EDA 研发费用最高 30% 资助, 总额不超过 3000 万元; 对集成电路设计企业购买 EDA 设计工具软件的, 按照实际发生费用 20% 资助, 每个企业年度总额不超过 300 万元。
2020.8	国务院	《新时期促进集成电路产业和软件产业高质量发展的若干政策》	提出 8 方面 40 条的集成电路产业支持政策, 涵盖财税、投融资、研究开发、进出口、人才、知识产权、市场应用、国际合作等领域。

资料来源: 中国政府网、深圳市政府官网、开源证券研究所

图22: 2018 年来 EDA 国产化率逐年提高



数据来源: 赛迪智库、开源证券研究所

需求侧, 中国集成电路产业崛起, 有望带动 EDA 国产化率提高。21 世纪以来, 全球半导体产业开始从韩国、中国台湾向中国大陆的第三次产业转移。中国大陆的半导体产业经历长期的低端组装和制造承接、技术引进和消化吸收、高端人才培养, 已逐步完成原始积累, 在国家意志及政策驱动下, 全产业链迎来高速发展。

图23: 全球半导体产业迎来第三次转移



资料来源: 芯原股份招股书

供给侧，国内厂商历经多年积淀，逐渐具备国产替代的技术实力。早在上世纪 90 年代初国内就成功研发了中国首款具有自主知识产权的 EDA 工具“熊猫 ICCAD 系统”。新世纪以来，在政策鼓励下国内 EDA 行业开始突围。

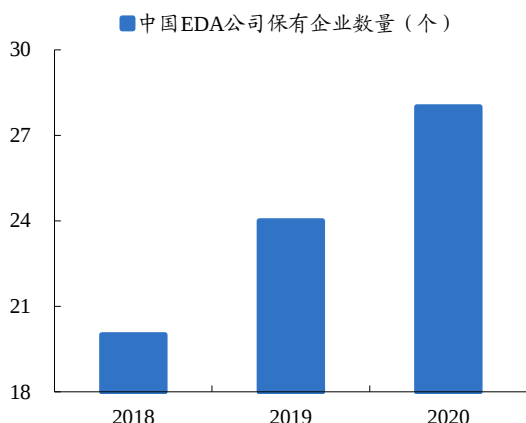
表4: EDA 软件国产替代趋势明确

时间	阶段	问题挑战
1980s	自主研发	由于巴黎统筹委员会对中国实施 EDA 工具的禁运管制，国内 1988 年启动国产 EDA 工具“熊猫系统”的研发工作，并于 90 年代初研发成功了中国历史上第一款具有自主知识产权的 EDA 工具“熊猫 ICCAD 系统”
1990s-2010s	进口采购	国外解除对 EDA 工具的封锁，国外 EDA 工具大量进入中国，在起步早、技术积累更丰厚、商业化更成熟的国外产品面前，缺少政策和市场支持的国内 EDA 工具研发和应用陷入低谷，国内集成电路产业对国外 EDA 工具严重依赖
2008 至今	国产替代	2008 年 4 月，国家科技重大专项“核心电子器件、高端通用芯片及基础软件产品”实施方案经国务院审议通过，EDA 行业重新获得政策鼓励和扶持。国内 EDA 领域逐渐涌现了华大九天、概伦电子、广立微电子、国微集团和芯和半导体等公司，中国本土 EDA 企业开始进入市场的主流视野。

资料来源：华大九天招股书、开源证券研究所

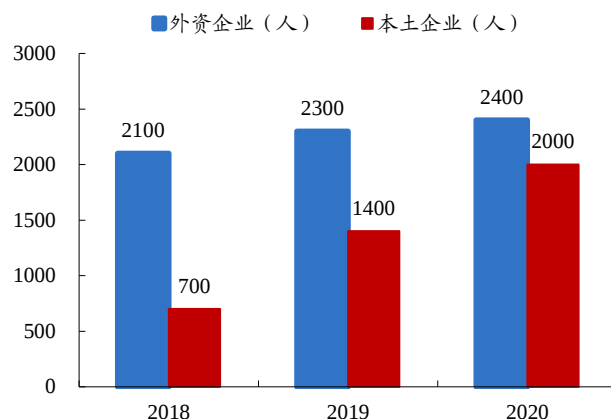
本土厂商不断涌现，2020 年增至 28 家；从业人员数量大幅增加，2020 年达 2000 人，占比 45.45%；技术取得明显突破，在模拟电路设计、平板显示电路设计、晶圆制造以及特定细分领域的点工具方面逐渐具备国产替代实力。

图24: 中国本土 EDA 公司不断涌现（个）



数据来源：芯思想研究院、开源证券研究所

图25: 本土企业人员逐渐成为国内 EDA 行业从业主体



数据来源：华大九天招股书、开源证券研究所

3、国内厂商产品和客户布局向上突破，看好国产替代机遇

3.1、格局：国际三巨头合计占 80%份额，国内玩家加速追赶

国际三大巨头占据第一梯队，国内玩家发展迅速。EDA 从产品技术和收入体量上可分为三个梯队。新思科技、楷登电子和西门子 EDA 稳居第一梯队，拥有全领域、全流程的产品且总体优势明显，EDA 领域年收入体量超过 10 亿美元。华大九天已跃居第二梯队，拥有部分领域的全流程工具产品在局部领域具有优势，年收入在 5000 万至 4 亿美元之间。国内其他玩家尚处在第三梯队，产品以点工具为主，年收入小于 3000 万美元，在市场驱动与资本加持的助推下，未来有望进入行业第二梯队。

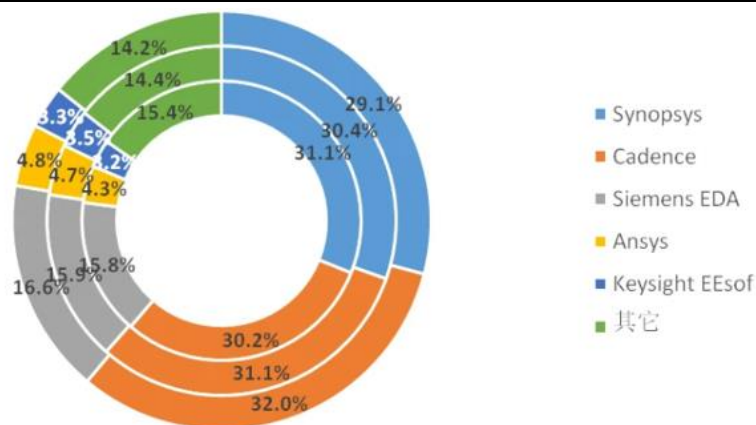
图26: 国际三巨头占据一线梯队



资料来源：赛迪智库

全球市场：寡头垄断，CR3 合计约 80%，CR5 合计约 85%。据赛迪智库，2020 年，新思科技 (Synopsys)、楷登电子 (Cadence) 与西门子 EDA (原 Mentor Graphics) 作为目前仅有的拥有设计全流程 EDA 工具解决方案的企业，集中了全球超 77% 的 EDA 工具市场。其他企业缺少布局设计全流程工具技术的综合实力，在各自擅长的领域开发面向特定流程或个别环节的工具瓜分剩余市场份额，Ansys 凭借热分析、压电分析等优势点工具，Keysight EEsof 凭借电磁仿真、射频综合等优势点工具，获得市场第四、第五的位置。

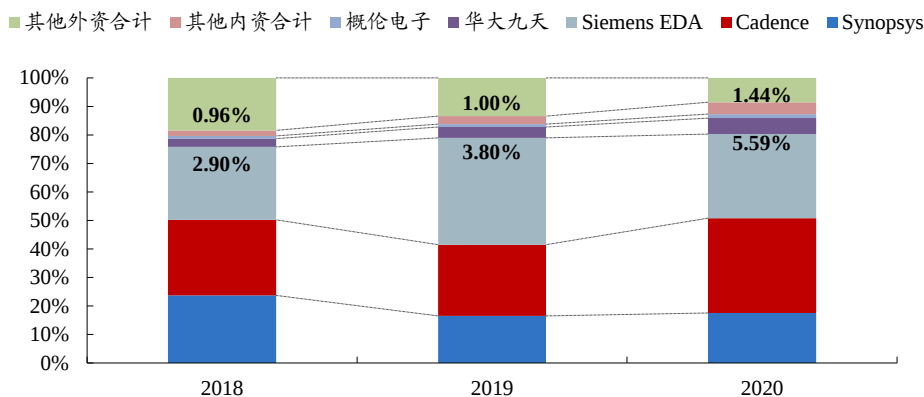
图27: 三巨头垄断全球 EDA 市场 80%份额（2020）



资料来源：赛迪智库

国内市场：三巨头优势明显，国内厂商持续实现市场突破。据赛迪智库，由于单一市场大客户周期性订单影响，前三大供应商的市场份额波动较大，但整体看均具有明显市场优势，CR3 合计约 75%；国内玩家市场份额不断提升，华大九天 2020 年国内市场销售额首次超过 Ansys 跃升为国内第四大 EDA 工具企业，概伦电子市占率持续提升，2020 年达到 1.44%。我们认为，在政策加持和企业技术进步浪潮下，国内厂商将深度受益国产化进程。

图28: 2018 年来国内玩家份额持续提升 (%)

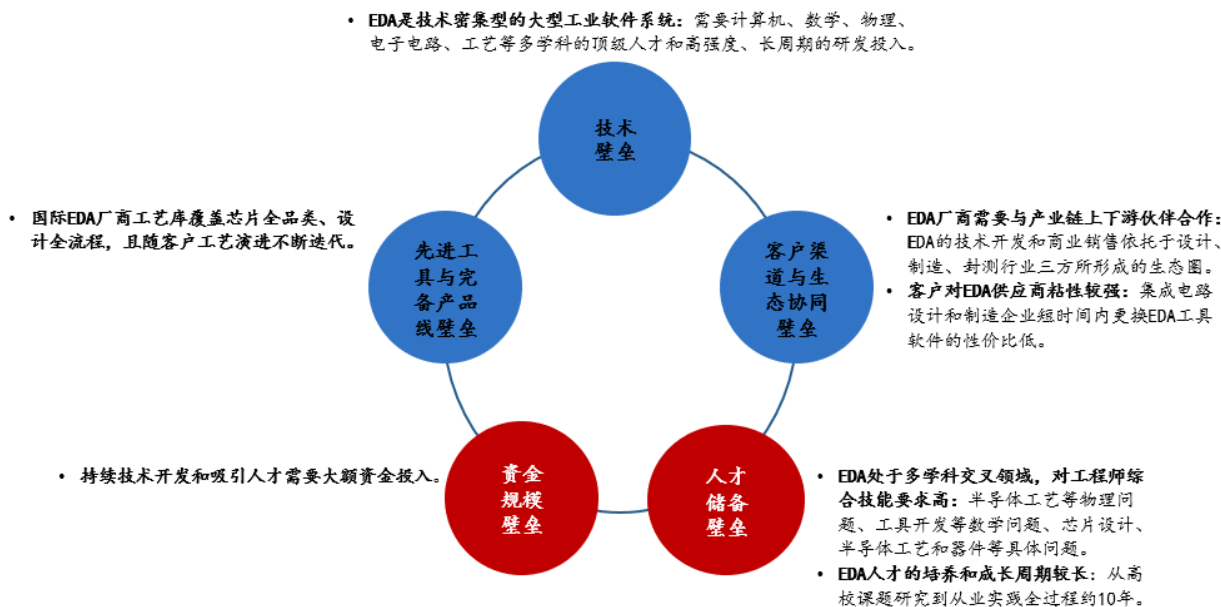


数据来源: 赛迪智库、华大九天、概伦电子招股书、开源证券研究所

3.2、壁垒: 国内厂商持续加码人才、资金投入, 产品布局和客户拓展显著进步

人才、资金是维持领先优势的基础, 技术与客户双轮驱动。EDA 行业具备较高的资金、人才门槛: 行业具有技术迭代快、投入周期长的特点, 需要高强度、长周期的研发投入; 由于专业人才培养周期长、综合技术要求高, 人才高度稀缺。具备完善先进工具库是获得优质客户的前提, 进入优质客户生态圈进一步助力厂商随先进工艺演进不断迭代技术, 形成加速发展的飞轮效应。

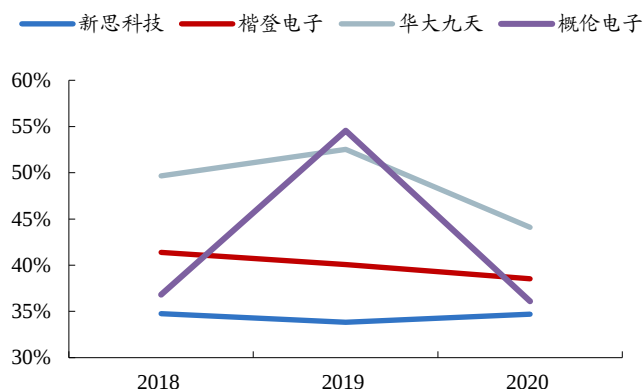
图29: EDA 行业具有飞轮效应



资料来源: 开源证券研究所

国内厂商持续加码人才、资金投入, 与国际巨头差距缩小。国内厂商 2018 年来投入力度不断加强, 代表厂商华大九天研发投入占收入比重在 45%以上, 超过国际巨头; 华大九天、概伦电子研发投入增速在 40%以上, 远超两家巨头。资金投入力度加大吸引人才流入, 据华大九天招股书, 2018-2020 年本土企业 EDA 从业人员从 500 增至 2000 人, 与国际巨头差距不断缩小。

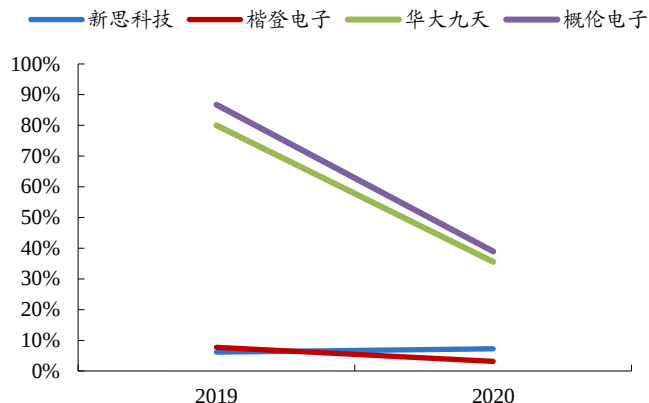
图30: 华大九天研发投入占收入比高于国外巨头 (%)



数据来源: Wind、开源证券研究所

注: 概伦电子为扣除股份支付后研发投入

图31: 中国厂商研发投入增速远高于国外巨头 (%)



数据来源: Wind、开源证券研究所

三大 EDA 供应商提供全套的芯片设计 EDA 解决方案。其中, Synopsys 的逻辑综合工具 DC(design compiler)和时序分析工具 PT(Prime Time)具有绝对优势, 在数字前端、数字后端具有全流程方案; Cadence 的强项在于模拟和混合信号的模拟仿真和版图设计; Mentor(2016 年被西门子收购)工具虽没有前两家全面, 但在物理验证领域优势较为突出, 在印制电路板方面也有一定特色。

表5: 国际巨头具有全流程 EDA 工具库

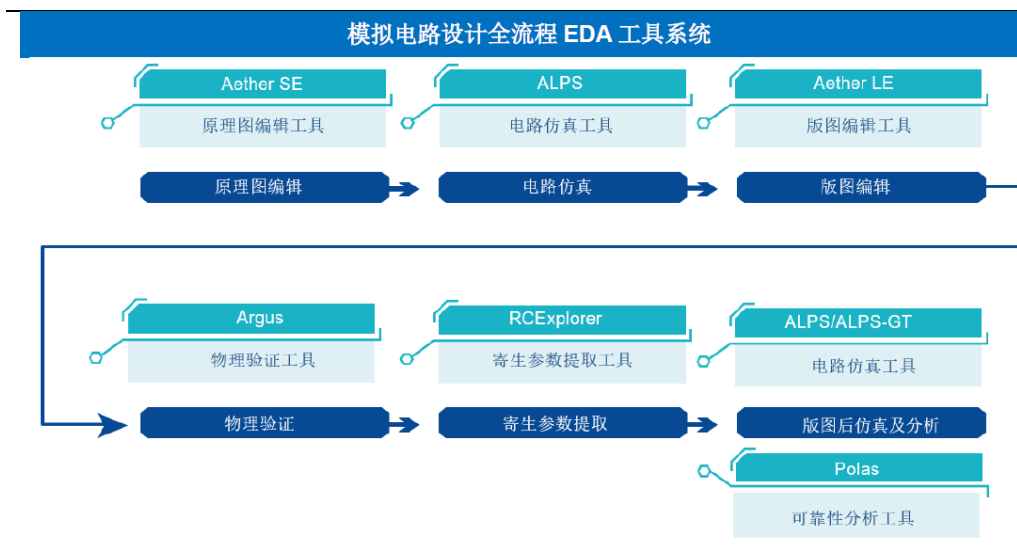
流程	对应工具	流程
规格制定	客户向 Fabless 提出性能等具体要求	
架构设计	按照客户要求设计解决方案和实现架构, 划分模块功能	Synopsys: CoCentric
硬件描述语言	HDL, 通过 HDL 描述模块功能, 形成 RTL (寄存器传输级)	Synopsys: LEDA
		Synopsys: VCS
仿真验证	初步验证设计是否满足规格要求, 反复修改、验证、迭代	Cadence: NC-Verilog、Verilog - XL
		Mentor: Modelsim
数字前端设计		Synopsys: Design Compiler
逻辑综合	Logic Synthesis, 将 RTL 网表翻译成门级网表 Gate netlist	Cadence: PKS、Encounter RTL Compiler
		Synplicity(Synopsys 2008 收购): Synplify
静态时序分析	STA (Static Timing Analysis), 时序验证, 检查电路的建立时间 (setup time) 和保持时间 (hold time) 是否违例	Synopsys: Prime Time
		Cadence: Encounter Timing
形式验证	Formal Verification, 功能验证, 常用等价性检查方法, 对比功能验证后的 HDL 设计、逻辑综合后的网表功能是否在功能上等价, 保证逻辑综合过程没有改变 HDL 描述的电路功能	Synopsys: Formality
		Cadence: Encounter Conformal
可测性设计	DFT (Design For Test), 为将来的测试做准备, 常见方法在设计中插入扫描链, 将非扫描单元变为扫描单元	Synopsys: DFT Compiler
数字后端设计		
布局规划	Floor Plan, 总体上确定各种功能电路的摆放位置, 如 IP 模块, RAM, I/O 引脚等等。布局规划能直接影响芯片最终面积	Synopsys: Astro
		Cadence: Encounter Silicon Ensemble
时钟树综合	CTS (Clock Tree Synthesis), 时钟布线, 时钟的分布应对称式, 从而同一个时钟源到达各个寄存器时的延迟差异最小。	Synopsys: Physical Compiler
布线	普通信号布线, 各种标准单元 (Place & Route) 之间的走线	Synopsys: Astro
寄生参数提取	若信号完整性问题严重会导致信号失真错误, 故有必要提取寄生参数, 再次分析验证信号完整性问题	Synopsys: Star-RCXT

流程	对应工具	流程
对完成布线的物理版图进行功能和时序验证，项目包括：LVS（Layout Vs Schematic），版图与逻辑综合后的门级电路图的对	Synopsys: Hercules	
版图物理验证	比验证；DRC（Design Rule Checking），设计规则检查，检查	Cadence: Assura
	连线间距，连线宽度等是否满足工艺要求；ERC（Electrical Rule	Mentor: Calibre
	Checking），电气规则检查，检查短路和开路等电气规则违例	

资料来源：半导体行业观察、开源证券研究所

华大九天在模拟电路领域实现全流程工具覆盖，加速弥补数字和定制设计领域差距。华大九天在模拟电路设计、平板显示电路设计领域实现了全流程工具的覆盖；在数字电路设计和晶圆制造领域的部分工具也具有独特的技术优势。公司计划募集25.51 亿元，用于升级电路仿真和数字优化、完善模拟电路设计全流程产品和技术、丰富全定制设计（射频、存储器等）领域和数字电路领域的产品种类。我们认为，资本助力有望进一步缩小公司与国际先进水平差距。

图32：华大九天实现模拟领域全流程覆盖



资料来源：华大九天招股书

表6：华大九天募集资金加码 EDA 工具研发

序号	项目名称	实施主体	项目投资金额（亿元）	拟投入募集资金（亿元）
1	电路仿真及数字分析优化 EDA 工具升级项目	北京华大	5.07	5.07
2	模拟设计及验证 EDA 工具升级项目	深圳华大	2.94	2.94
3	面向特定类型芯片设计的 EDA 工具开发项目	成都华大	4.33	4.33
4	数字设计综合及验证 EDA 工具开发项目	上海华大	5.67	5.67
5	补充流动资金		7.50	7.50
合计			25.51	25.51

资料来源：华大九天招股书、开源证券研究所

其他本土 EDA 企业在部分细分领域也具有一定特色。概伦电子在高端半导体器件建模、大规模高精度集成电路仿真和优化、低频噪声测试和一体化半导体参数测试等部分“点工具”达到国际一流水准。广立微较早进入芯片成品率与良率分析 EDA 工具领域，产品覆盖从测试图形生成、到芯片测试、数据提取与分析的多个封测阶段的 EDA 工具。

[illegible]

国内 EDA 厂商逐渐获得优质客户订单。 华大九天等国内厂商开始与国内外主要集成电路设计企业、晶圆制造企业、平板厂商建立了良好的业务合作关系，并通过持续的技术优化和产品迭代稳定与深化客户合作。与优质客户资源的深度绑定进一步助力公司理解芯片设计与制造工艺，能够随先进工艺演进不断迭代，巩固技术优势。

领域	客户
芯片设计	兆芯（2019 年收入 823.24 万元）、瑞萨电子、MPS（芯源）、中天微（平头哥）、理光微电子、华力微电子
芯片制造	上海华虹集团（2018-2020 年收入分别为 1320.26、1083.86、2471.62 万元）
	中芯国际、TowerJazz、O2Micro（凹凸科技）
平板	京东方（2018-2020 年收入分别为 2303.52、952.04、1699.65 万元）、TCL（2020 年收入 1228.04 万元）、惠科股份（2019 年收入 1485.41 万元）、成都中电熊猫（2018 年收入 931.03 万元）

3.3、受益标的

华大九天：成立于 2009 年，前身是成立于 1986 年的华大集成电路设计集团的 EDA 部门，是国产 EDA 公司中收入体量最大、从业人数最多、产品线最齐全、历史最悠久的本土公司。公司初始团队曾参与中国第一款具有自主知识产权的全流程 EDA 系统——“熊猫 ICCAD 系统”的研发工作。历经多年沉淀，华大九天已经在模拟和定制集成电路领域形成了相对完整的 EDA 工具链，虽然其整体性与国际主流技术还有差距，但是某些单点工具和平板显示器领域的解决方案已具有国际竞争力。

概伦电子：成立于 2010 年，是国内领先的大规模高精度集成电路仿真、高端半导体器件建模、半导体参数测试解决方案厂商。公司能够提供高端半导体器件建模、大规模高精度集成电路仿真和优化、低频噪声测试和一体化半导体参数测试解决方案，客户群体覆盖绝大多数国际知名的集成电路设计与制造公司。概伦电子致力于

提升先进半导体工艺下高端芯片设计工具的效能，属于在国产 EDA 公司中少数在“点工具”上达到国际一流水准的公司。

广立微：成立于 2003 年，是集成电路 EDA 工具软件与晶圆级电性测试设备供应商，专注于芯片成品率提升和电性测试快速监控技术。是大陆较早期进入芯片成品率与良率分析 EDA 工具领域的国产 EDA 公司，经过近 20 年的技术积累与产品开发，目前能够提供基于芯片测试所需要的软硬件产品和系统，为业界提供芯片测试解决方案，并且为测试数据提供分析和定位服务，对于提升芯片的成品率，减低芯片成本，提供芯片的市场竞争力，广立微目前的产品可以覆盖从测试图形生成、到芯片测试、数据提取与分析的多个封测阶段的 EDA 工具。

表8：华大九天业绩居于国内第一

公司简称	营业收入（亿元）			归母净利润（亿元）		
	2018	2019	2020	2018	2019	2020
华大九天	1.5	2.6	4.2	0.5	0.6	1.0
概伦电子	0.5	0.7	1.4	-0.1	0.0	0.2
广立微	0.3	0.7	1.2	-0.1	0.2	0.5
平均值	0.8	1.3	2.3	0.1	0.3	0.6

数据来源：Wind、开源证券研究所

4、风险提示

公司技术研发不及预期风险、下游需求不及预期风险、国产替代不及预期风险

特别声明

《证券期货投资者适当性管理办法》、《证券经营机构投资者适当性管理实施指引（试行）》已于2017年7月1日起正式实施。根据上述规定，开源证券评定此研报的风险等级为R4（中高风险），因此通过公共平台推送的研报其适用的投资者类别仅限定为专业投资者及风险承受能力为C4、C5的普通投资者。若您并非专业投资者及风险承受能力为C4、C5的普通投资者，请取消阅读，请勿收藏、接收或使用本研报中的任何信息。因此受限于访问权限的设置，若给您造成不便，烦请见谅！感谢您给予的理解与配合。

分析师承诺

负责准备本报告以及撰写本报告的所有研究分析师或工作人员在此保证，本研究报告中关于任何发行商或证券所发表的观点均如实反映分析人员的个人观点。负责准备本报告的分析师获取报酬的评判因素包括研究的质量和准确性、客户的反馈、竞争性因素以及开源证券股份有限公司的整体收益。所有研究分析师或工作人员保证他们报酬的任何一部分不曾与，不与，也将不会与本报告中的具体的推荐意见或观点有直接或间接的联系。

股票投资评级说明

	评级	说明
证券评级	买入（Buy）	预计相对强于市场表现 20%以上；
	增持（outperform）	预计相对强于市场表现 5%~20%；
	中性（Neutral）	预计相对市场表现在 -5%~+5%之间波动；
	减持	预计相对弱于市场表现 5%以下。
行业评级	看好（overweight）	预计行业超越整体市场表现；
	中性（Neutral）	预计行业与整体市场表现基本持平；
	看淡	预计行业弱于整体市场表现。

备注：评级标准为以报告日后的 6~12 个月内，证券相对于市场基准指数的涨跌幅表现，其中 A 股基准指数为沪深 300 指数、港股基准指数为恒生指数、新三板基准指数为三板成指（针对协议转让标的）或三板做市指数（针对做市转让标的）、美股基准指数为标普 500 或纳斯达克综合指数。我们在此提醒您，不同证券研究机构采用不同的评级术语及评级标准。我们采用的是相对评级体系，表示投资的相对比重建议；投资者买入或者卖出证券的决定取决于个人的实际情况，比如当前的持仓结构以及其他需要考虑的因素。投资者应阅读整篇报告，以获取比较完整的观点与信息，不应仅仅依靠投资评级来推断结论。

分析、估值方法的局限性说明

本报告所包含的分析基于各种假设，不同假设可能导致分析结果出现重大不同。本报告采用的各种估值方法及模型均有其局限性，估值结果不保证所涉及证券能够在该价格交易。

法律声明

开源证券股份有限公司是经中国证监会批准设立的证券经营机构，已具备证券投资咨询业务资格。

本报告仅供开源证券股份有限公司（以下简称“本公司”）的机构或个人客户（以下简称“客户”）使用。本公司不会因接收人收到本报告而视其为客户。本报告是发送给开源证券客户的，属于机密材料，只有开源证券客户才能参考或使用，如接收人并非开源证券客户，请及时退回并删除。

本报告是基于本公司认为可靠的已公开信息，但本公司不保证该等信息的准确性或完整性。本报告所载的资料、工具、意见及推测只提供给客户作参考之用，并非作为或被视为出售或购买证券或其他金融工具的邀请或向人做出邀请。本报告所载的资料、意见及推测仅反映本公司于发布本报告当日的判断，本报告所指的证券或投资标的的价格、价值及投资收入可能会波动。在不同时期，本公司可发出与本报告所载资料、意见及推测不一致的报告。客户应当考虑到本公司可能存在可能影响本报告客观性的利益冲突，不应视本报告为做出投资决策的唯一因素。本报告中所指的投资及服务可能不适合个别客户，不构成客户私人咨询建议。本公司未确保本报告充分考虑到个别客户特殊的投资目标、财务状况或需要。本公司建议客户应考虑本报告的任何意见或建议是否符合其特定状况，以及（若有必要）咨询独立投资顾问。在任何情况下，本报告中的信息或所表述的意见并不构成对任何人的投资建议。在任何情况下，本公司不对任何人因使用本报告中的任何内容所引致的任何损失负任何责任。若本报告的接收人非本公司的客户，应在基于本报告做出任何投资决定或就本报告要求任何解释前咨询独立投资顾问。

本报告可能附带其它网站的地址或超级链接，对于可能涉及的开源证券网站以外的地址或超级链接，开源证券不对其内容负责。本报告提供这些地址或超级链接的目的纯粹是为了客户使用方便，链接网站的内容不构成本报告的任何部分，客户需自行承担浏览这些网站的费用或风险。

开源证券在法律允许的情况下可参与、投资或持有本报告涉及的证券或进行证券交易，或向本报告涉及的公司提供或争取提供包括投资银行业务在内的服务或业务支持。开源证券可能与本报告涉及的公司之间存在业务关系，并无需事先或在获得业务关系后通知客户。

本报告的版权归本公司所有。本公司对本报告保留一切权利。除非另有书面显示，否则本报告中的所有材料的版权均属本公司。未经本公司事先书面授权，本报告的任何部分均不得以任何方式制作任何形式的拷贝、复印件或复制品，或再次分发给任何其他人，或以任何侵犯本公司版权的其他方式使用。所有本报告中使用的商标、服务标记及标记均为本公司的商标、服务标记及标记。

开源证券研究所

上海

地址：上海市浦东新区世纪大道1788号陆家嘴金控广场1号楼10层
邮编：200120
邮箱：research@kysec.cn

北京

地址：北京市西城区西直门外大街18号金贸大厦C2座16层
邮编：100044
邮箱：research@kysec.cn

深圳

地址：深圳市福田区金田路2030号卓越世纪中心1号楼45层
邮编：518000
邮箱：research@kysec.cn

西安

地址：西安市高新区锦业路1号都市之门B座5层
邮编：710065
邮箱：research@kysec.cn