

工业软件之 EDA 深度报告 (二): 后摩尔时代下 EDA 产业需关注的五大趋势

核心观点

起因: 2021 年 12 月 22 日-23 日, 中国集成电路设计业年会 (ICCAD 2021) 于江苏无锡召开, 众多国内外领先的集成电路设计企业在大会上就产业趋势、产品动态进行了深入交流, 而本报告旨在对 EDA 行业趋势及相关企业的最新产品进行梳理。

- **摩尔定律正逐步放缓, 集成电路产业开始注重从更多维度提升电子系统性能和功能复杂度。** 在过去, 主流芯片集成度与成本变化曲线基本遵循了摩尔定律的指引, 但随着晶圆制造工艺接近物理极限, 单靠微缩晶体管工艺尺寸, 已经难以满足芯片集成度和系统规模两年翻一倍的目标。尽管硅晶圆、晶体管、芯片、系统硬件和软件每一个环节本身在限定开发时间内的 PPA 提升幅度有限, 但不同环节衔接处的 PPA 提升空间巨大。于是集成电路厂商开始更多地关注系统层面的各个环节, 通过提高系统能效比使摩尔定律曲线重回指数型增长轨迹, 而这其中涉及多项技术和方法的运用。
- **芯粒、2.5D/3D 及异构封装技术推动芯片集成度进一步提升。** 芯粒的特点是将大尺寸的多核心设计分散到个别微裸芯片, 再用 3D 立体堆栈的方式, 以封装技术做成一颗芯片, 不仅可以带来更高的硅利用率和更高的产量, 并可实现集成异构化、集成异质化, 以实现最佳性能和最大灵活性。2.5D/3D 及异构封装技术可实现 Die-to-Die 的互连, 相较传统的封装方式可进一步缩小器件互连的距离, 但复杂度的提高也对设计方法、仿真方法提出了更大挑战, 而 EDA 对先进封装的支撑十分重要。
- **DTCO 能帮助集成电路相关企业实现快速的工艺开发和芯片设计过程的迭代。** DTCO 指的是设计-工艺协同优化。由于先进工艺节点的开发需要较长时间且难度较高, 晶圆厂为加快工艺节点的开发速度, 需要和集成电路设计企业更紧密地协同, 实现更快速的工艺开发和芯片设计过程的迭代; 集成电路设计企业需要更早地介入到工艺平台开发阶段中, 协助晶圆厂对器件设计和工艺平台开发进行有针对性的调整和优化。目前, 以 Synopsys、Cadence、概伦电子为代表的 EDA 公司各自推出了基于 DTCO 方法学的 EDA 流程和解决方案。
- **AI 与云计算赋能 IC 设计是大势所趋。** 随着 IC 设计复杂度的不断提升, AI 及云计算在 EDA 领域的应用将逐步深化。1> 借助 AI 算法, EDA 工具可以帮助客户实现最优化的 PPA 目标, 大幅提升芯片设计验证效率, 助力芯片设计企业提升产品研发效率。目前 Synopsys、Cadence 等海外 EDA 巨头均有相应的 AI 设计工具或解决方案。2> IC 设计上云能平滑多项目并行带来的资源抢夺问题, 降低 EDA 的购买成本, 进而提升研发整体的效率, 目前微软云、摩尔精英等厂商均为 IC 设计企业提供了多样的 IC 云设计解决方案。

投资建议与投资标的

- 目前, 海外 EDA 巨头已在 2.5D/3D 及芯粒异构封装、DTCO、AI、云等多个技术领域积极布局, 国内部分领先的 EDA 厂商也逐步开始探索相关方向, 并推出了相应的产品及解决方案。未来, EDA 工具有望在更多环节支撑集成电路产业, 拥有完整、强大产品矩阵并紧随产业发展趋势的 EDA 公司有望获得更大的机遇。建议关注概伦电子(688206, 未评级), 以及华大九天 (IPO 进程中)、广立微 (IPO 进程中)、芯愿景、芯华章、芯和半导体、国微思尔芯等。

风险提示

- 国产替代不及预期、研发进展不及预期、产业政策扶持不及预期。

行业评级	看好 (维持)
国家/地区	中国
行业	计算机行业
报告发布日期	2022 年 01 月 05 日



证券分析师

浦俊懿 021-63325888*6106
 pujunyi@orientsec.com.cn
 执业证书编号: S0860514050004
 香港证监会牌照: BRW771

联系人

谢忱 xiechen@orientsec.com.cn

相关报告

工业软件之 EDA 深度报告: 海外巨头的成功之路与国内厂商的破局之道 2021-12-07

目录

一、后摩尔时代下 EDA 产业需关注的五大趋势.....	5
二、相关 EDA 公司及产品介绍	11
风险提示.....	18

图表目录

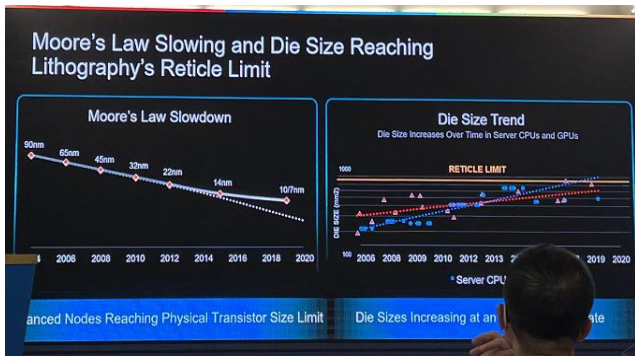
图 1：摩尔定律正逐渐放缓.....	5
图 2：市场需求的增长快于摩尔定律的演进.....	5
图 3：Synopsys 在 SysMoore 层面布局了完善产品线.....	5
图 4：SysMoore 通过多项技术的运用助力摩尔定律重回指数型增长曲线.....	6
图 5：异构的芯粒可以实现集成.....	6
图 6：高端 SoC 芯片往往采用 IP 拼图式设计.....	6
图 7：2.5/3D IC 技术对延续摩尔定律有重要意义.....	7
图 8：台积电 3DFabric 先进封装解决方案.....	7
图 9：Cadence Integrity 3D-IC 平台.....	7
图 10：芯和半导体 2.5D/3D IC 先进封装设计分析全流程 EDA 平台.....	7
图 11：DTCO 指设计与工艺协同优化.....	8
图 12：DTCO 可有效提高产业竞争力.....	9
图 13：概伦电子 DTCO 平台推动 EDA 流程创新.....	9
图 14：Cadence Cerebrus 可优化数字实现流程.....	9
图 15：Cadence Cerebrus 可提高多达 10 倍的回归效率.....	9
图 16：微软云 Azure 打造的 EDA 云生态.....	10
图 17：微软云可提供混合云和全云两种方案.....	10
图 18：华大九天四大 EDA 产品线.....	11
图 19：华大九天在不同行业构建了自主的 EDA 支撑平台.....	11
图 20：华大九天领先的 EDA 工具及技术.....	11
图 21：概伦电子主要产品及服务布局.....	12
图 22：概伦电子打造创新 DTCO 和存储器 EDA 解决方案.....	12
图 23：概伦电子致力于 EDA 工具全流程建设.....	12
图 24：广立微主要 EDA 产品.....	13
图 25：芯愿景 EDA 聚焦 IC 分析服务与 IC 设计服务领域.....	14
图 26：芯愿景集成电路分析验证系统.....	14
图 27：芯愿景集成电路设计优化系统.....	14
图 28：芯华章智 V 验证平台.....	15
图 29：芯华章四款验证 EDA 工具.....	15
图 30：芯和半导体 EDA 产品.....	15
图 31：芯和半导体 EDA 服务市场.....	15
图 32：芯和半导体联合 Synopsys 推出的 2.5D/3D IC 先进封装设计分析全流程 EDA 平台.....	16
图 33：芯和半导体 2.5D/3D IC 先进封装设计分析全流程 EDA 平台具有强大功能.....	16
图 34：国微思尔芯芯神瞳原型验证平台.....	17

图 35：国微思尔芯验证云服务	17
图 36：异构验证有助于缩短开发周期.....	17
图 37：国微思尔芯 EDA 异构验证平台.....	17

一、后摩尔时代下 EDA 产业需关注的五大趋势

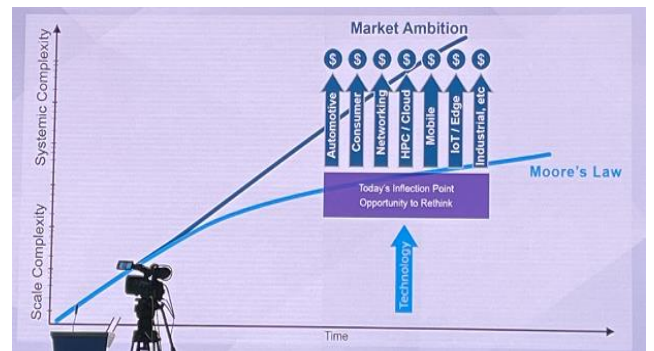
随着晶圆制造工艺接近物理极限，摩尔定律正逐渐放缓。在过去，主流芯片集成度与成本变化曲线基本遵循了摩尔定律的指引，即每两年集成度提高一倍，同样集成度产品价格下降一半。但随着晶圆制造工艺接近物理极限，单靠微缩晶体管工艺尺寸，已经难以满足芯片集成度和系统规模两年翻一倍的目标，同时由于先进工艺芯片产线投资及开发成本上升剧烈，晶体管工艺尺寸微缩带来的电子产品成本下降的红利也开始削弱。在如今 5G、云计算、智能汽车、物联网等技术快速发展的背景下，对芯片算力、效率的要求快速提升，而摩尔定律放缓无疑将影响到电子信息产业发展速度

图 1：摩尔定律正逐渐放缓



数据来源：ICCAD 2021，Cadence，东方证券研究所

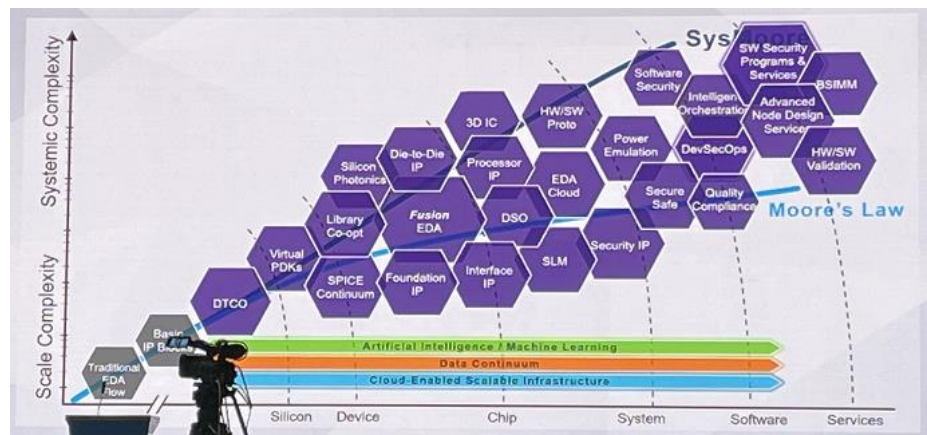
图 2：市场需求的增长快于摩尔定律的演进



数据来源：ICCAD 2021，Synopsys，东方证券研究所

在摩尔定律的基础上，SysMoore 注重从更多维度提升电子系统性能和功能复杂度。在 ICCAD 2021 上，Synopsys 总裁兼首席运营官 Sassine Ghazi 介绍了公司对 SysMoore 概念的理解。过去为了延续摩尔定律，产业界提出了诸如超越摩尔定律（More than Moore）或芯粒（Chiplet）等概念和方法，这些方法和概念是不够的。尽管单靠工艺和架构等少数几个维度去满足电子产品升级换代对 PPA 的要求是困难的，SysMoore 更多地关注系统层面的各个环节，虽然硅晶圆、晶体管、芯片、系统硬件和软件每一个环节本身在限定开发时间内的 PPA 提升幅度有限，但不同环节衔接处的 PPA 提升空间巨大，将不同环节的技术红利与环节衔接处的技术红利组合起来，可以打破当前摩尔定律遇到的瓶颈，使电子系统性能和功能复杂度增长曲线重回指数型增长轨迹。

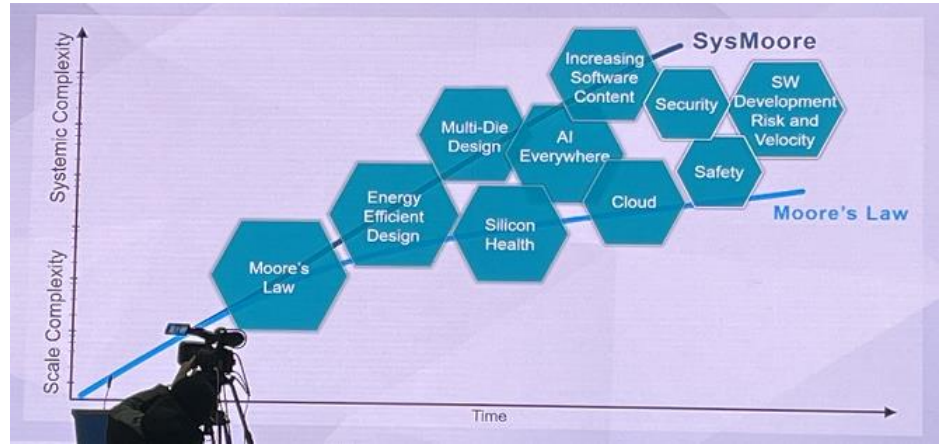
图 3：Synopsys 在 SysMoore 层面布局了完善产品线



数据来源：ICCAD 2021，Synopsys，东方证券研究所

SysMoore 不是对传统摩尔定律的颠覆，而是在其基础上引入更多方法使其持续演进。基于集成度去考核晶体管规模体量的摩尔定律是 SysMoore 的基础，仍是电子系统开发工作的重点和起点。但在 SysMoore 时代，系统能耗指标变得更重要，开发者需要在系统层面关注更多环节，以利用传统的方法之外的更多方式来提高能效比，其中包括芯粒、2.5D/3D 及异构封装、DTCO、AI、云计算等多项技术和方法的运用。

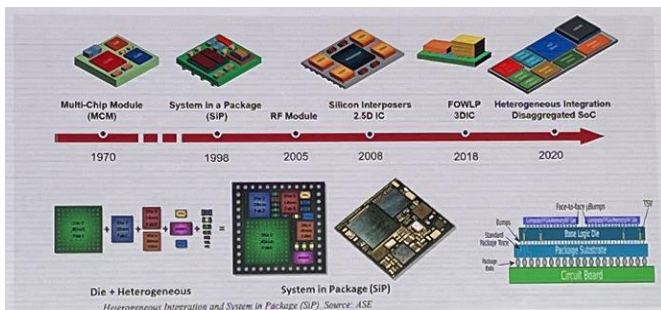
图 4：SysMoore 通过多项技术的运用助力摩尔定律重回指数型增长曲线



数据来源：ICCAD 2021, Synopsys, 东方证券研究所

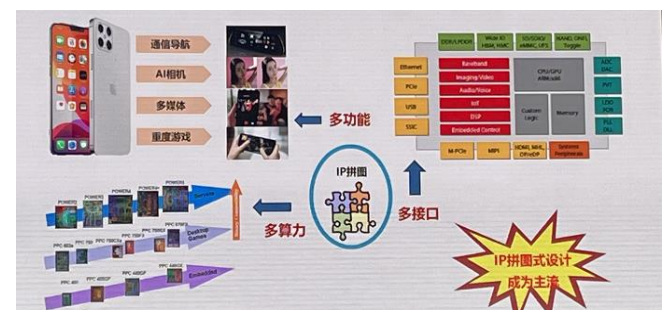
1> **芯粒的运用**：传统系统单芯片的做法是每一个组件放在单一裸晶（Die）上，造成功能越多，硅芯片尺寸越大。芯粒（Chiplet）的特点是将大尺寸的多核心设计分散到个别微小裸芯片，如处理器、模拟组件、储存器等，再用 3D 立体堆栈的方式，以封装技术做成一颗芯片，类似乐高积木。更小的裸片不仅可以带来更高的硅利用率和更高的产量，同时可以实现集成异构化（即将多个基于不同工艺节点、单独制造的小芯片封装到一颗芯片中）、集成异质化（即将基于 Si、GaN、SiC 等材料的小芯片通过异质集成技术封装到一起），以实现最佳性能和最大灵活性。同时对于半导体 IP 厂商来说，升级为 Chiplet 供应商，可提升 IP 的价值且有效降低芯片客户的设计成本，如芯原股份、芯动科技等国内厂商均有相关布局。

图 5：异构的芯粒可以实现集成



数据来源：ICCAD 2021, 芯动科技, 东方证券研究所

图 6：高端 SoC 芯片往往采用 IP 拼图式设计

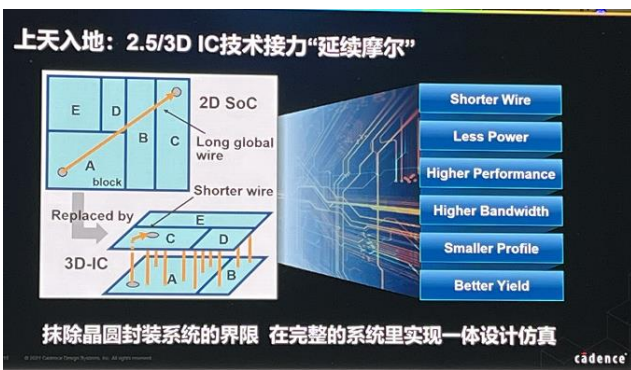


数据来源：ICCAD 2021, 芯动科技, 东方证券研究所

2> **2.5D/3D 及异构封装技术**：随着后摩尔时代的到来，半导体产品开始出现 2.5D/3D IC，通过先进封装（Interposer、TSV）的方案实现 Die-to-Die 的互连。2.5D 和 3D 封装之间的基本区别在于，2.5D 封装在 Interposer 上并排互连芯片，而 3D 互连层将芯片进行堆叠，即互连结构在彼此的顶部。先进封装的设计方案可以进一步缩小器件互连的距离，不仅电性能能够得到提高，同时还可实现多样化集成，包括通过异质集成的方法实现多种形式的微系统。但设计复杂度的提高也对设计方法，包括仿真方法也提出了很大的挑战，包括电磁、热、结构以及多物理场耦合分析。各大厂商开始积极布局相关技术：

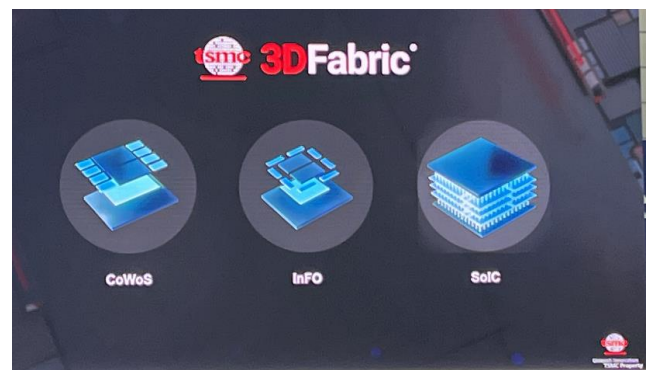
- （1）台积电是全球领先的晶圆代工厂，也是目前晶圆级先进封装技术的代表和推动者。TSMC 将先进的封装技术加以整合，于 2020 年推出了 3DFabric 平台，此平台提供的芯片互连解决方案可以满足用户在整合数字芯片、高带宽存储芯片及特殊工艺芯片方面的需求。
- （2）EDA 工具方面，为解决 3D 封装带来的痛点，Cadence 于 2021 年发布了 Integrity 3D-IC 平台，该平台集成 3D 设计规划与物理实现、早期 3D 电热、功耗和静态时序分析功能，简化了多种 EDA 工具的使用，可以实现从系统层面优化 PPA。
- （3）国内厂商方面，2021 年芯和半导体联合 Synopsys 发布了 2.5D/3D IC 先进封装设计分析全流程 EDA 平台；华大九天也具备提供 3D IC 解决方案的能力。

图 7：2.5/3D IC 技术对延续摩尔定律有重要意义



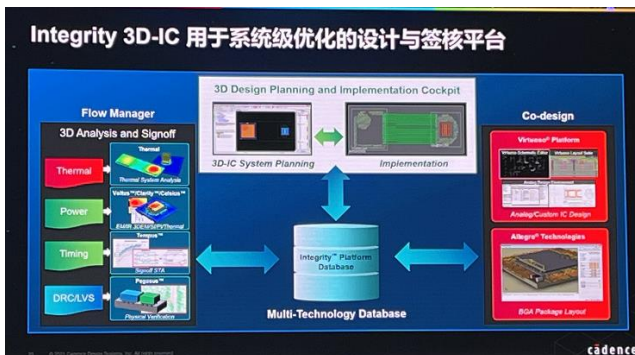
数据来源：ICCAD 2021，Cadence，东方证券研究所

图 8：台积电 3DFabric 先进封装解决方案



数据来源：ICCAD 2021，TSMC，东方证券研究所

图 9：Cadence Integrity 3D-IC 平台



数据来源：ICCAD 2021，Cadence，东方证券研究所

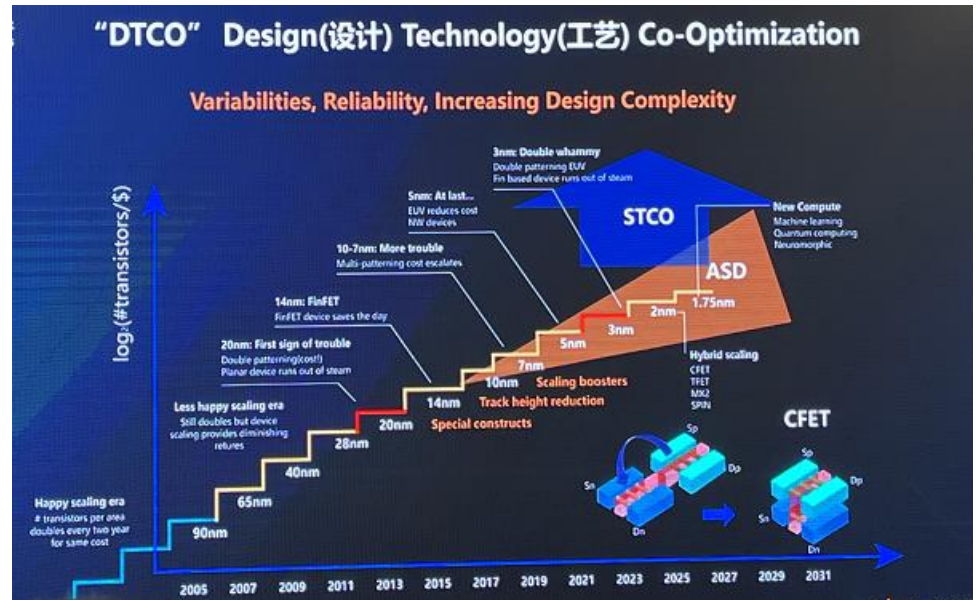
图 10：芯和半导体 2.5D/3D IC 先进封装设计分析全流程 EDA 平台



数据来源：ICCAD 2021，芯和半导体，东方证券研究所

- 3> **DTCO**：DTCO 指的是设计-工艺协同优化。由于先进工艺节点的开发需要较长时间且难度较高，晶圆厂为加快工艺节点的开发速度，需要和集成电路设计企业更紧密地协同，实现更快速的工艺开发和芯片设计过程的迭代；集成电路设计企业需要更早地介入到工艺平台开发阶段中，协助晶圆厂对器件设计和工艺平台开发进行有针对性的调整和优化。

图 11：DTCO 指设计与工艺协同优化



数据来源：ICCAD 2021，概伦电子，东方证券研究所

DTCO 对于集成电路产业中各个厂商而言均有重要意义：

- （1）IDM 厂商由于设计和制造环节在同一体系内完成，在工艺与设计协同优化的实践上有着天然的优势。经过多年的实践，DTCO 能够帮助其在相同工艺节点下达到更高的芯片性能和良率，从而极大地增强盈利能力，成为提高市场竞争力的核心因素；
- （2）国际领先的晶圆代工厂也已逐渐加强在先进工艺节点的开发早期与集成电路设计企业的深度联动，并通过国际 EDA 巨头的参与和支持，加速先进工艺节点的开发速度，降低设计和制造风险；
- （3）对于集成电路设计企业而言，在先进工艺节点演进缓慢或访问成本较高的情况下，需更好地利用现有工艺节点，挖掘工艺平台潜能，实现性能和良率在成熟工艺平台上的突破，提升净利润率。

目前，以 Synopsys、Cadence 为代表的 EDA 公司与其关键合作伙伴在部分应用领域进行了尝试，并且各自推出了基于 DTCO 方法学的 EDA 流程和解决方案。国内 EDA 厂商中，概伦电子在器件建模和电路仿真验证两大集成电路制造和设计的关键环节进行重点突破，并以此为锚，打造基于 DTCO 的 EDA 流程，可有效支撑 7nm/5nm/3nm 等先进工艺节点下的大规模复杂集成电路的设计和制造。

图 12: DTCO 可有效提高产业竞争力



数据来源: ICCAD 2021, 概伦电子, 东方证券研究所

图 13: 概伦电子 DTCO 平台推动 EDA 流程创新



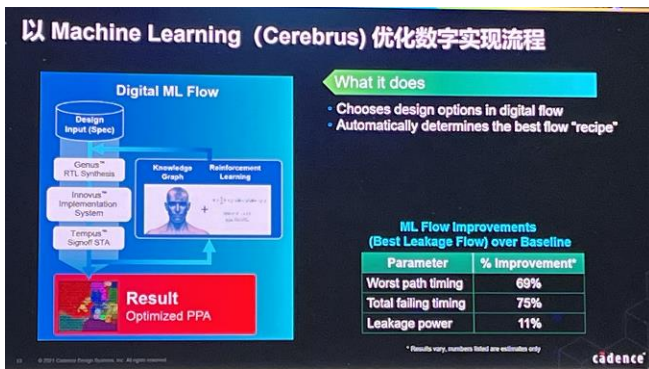
数据来源: ICCAD 2021, 概伦电子, 东方证券研究所

4> **AI**: 近年来, 伴随芯片设计基础数据量的不断增加、系统运算能力的阶跃式上升, 这让 AI 技术在 EDA 领域的应用的需求逐步上升。借助 AI 算法, EDA 工具可以帮助客户实现最优化的 PPA 目标, 大幅提升芯片设计验证效率, 助力芯片设计企业提升产品研发效率, 以开发性能更高的终端产品。海外巨头正积极布局 AI 技术:

(1) 2020 年 3 月, Synopsys 推出业界首个用于 AI 自主芯片设计解决方案——DSO.ai, 可以帮助设计团队优化决策流程, 让芯片设计团队接近专家级水平进行操作。DSO.ai 也被瑞萨电子引入到其先进的汽车芯片设计环境, 以实现更好的 PPA 解决方案;

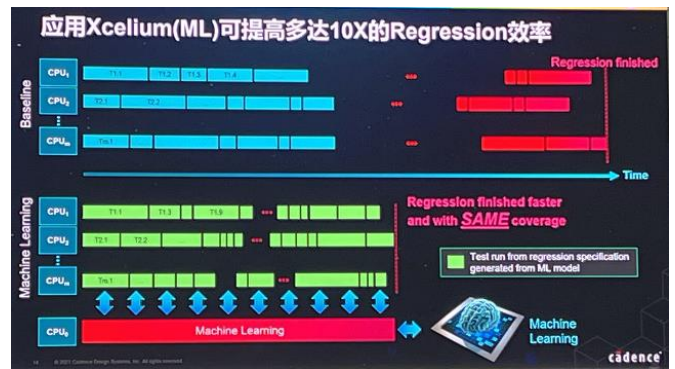
(2) 2021 年 7 月, Cadence 推出首款基于机器学习的设计工具——Cerebrus, 这款工具可以扩展数字芯片设计流程并使之自动化, 相较人工方法可将工程生产力提高多达 10 倍, 同时最多可将功耗、性能和面积 (PPA) 结果改善 20%, 以快速满足包括消费电子、超大规模计算、5G 通信、汽车和移动等广泛市场的设计要求。

图 14: Cadence Cerebrus 可优化数字实现流程



数据来源: ICCAD 2021, Cadence, 东方证券研究所

图 15: Cadence Cerebrus 可提高多达 10 倍的回归效率



数据来源: ICCAD 2021, Cadence, 东方证券研究所

5> **云计算**: 随着 IC 设计复杂度的不断提升, IC 设计公司都会面临计算资源需求激增、EDA 峰值性能需求难以被满足, 深工艺数据迁移的消耗成本, 多项目并行发生的资源抢夺以及办公地点限制带来的效率影响等, 这些问题都会直接影响芯片的研发周期以及研发成本。IC 设计上云能平滑多项目并行带来的资源抢夺问题, 降低 EDA 的购买成本, 进而提升研发整体的效率。过去安全隐患一直是限制 IC 设计上云的关键阻碍, 近年来, 伴随相关技术的逐渐成熟, 用户使用习惯的改善, “云计算+EDA”的模式开始逐渐得到认可。微软云一直以来积

极大地推动芯片设计上云的实现，为客户降本增效。过去，微软与 Mentor Graphics、台积电、AMD 多方合作，在微软云 Azure 上成功验证了 7nm 的芯片设计。此外，微软云为客户提供了混合云和全云两种方案：

（1）对于多数成熟、规模较大的企业，混合云是较好的选择。此类公司本地拥有一定的计算资源（机房等）以及专用于设计研发，当计算资源紧张的时候，就可以借助云上的资源来实现并行项目的完成。混合云模式的特点是布局灵活，可根据业务需求按需访问。

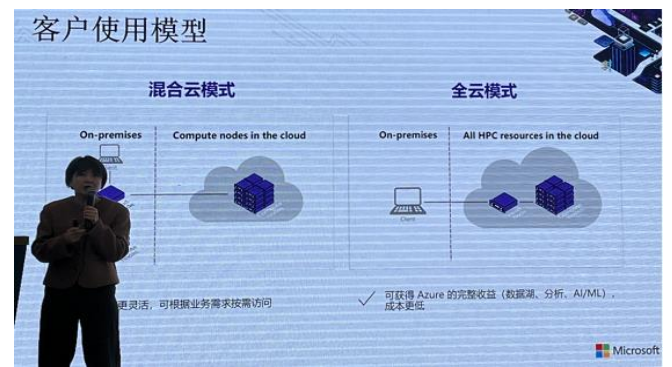
（2）对于创业公司或初创公司，全云的模式更具有吸引力。对于此类公司而言，建造和维护（管理、安全等方面）IT 设施需要投入大量的人力及财力，若全部使用云上的资源完成 IC 设计就可以让中小型的团队专注于设计研发工作，因此全云的模式对于他们更有性价比。全云模式的特点是可获得 Azure 的完整收益（数据湖、分析、AI/ML 等），成本更低。

图 16：微软云 Azure 打造的 EDA 云生态



数据来源：ICCAD 2021，微软云，东方证券研究所

图 17：微软云可提供混合云和全云两种方案



数据来源：ICCAD 2021，微软云，东方证券研究所

图 18：摩尔精英设计云（私有云部署）解决方案



数据来源：ICCAD 2021，摩尔精英，东方证券研究所

图 19：摩尔精英设计云（公有云、混合云部署）解决方案



数据来源：ICCAD 2021，摩尔精英，东方证券研究所

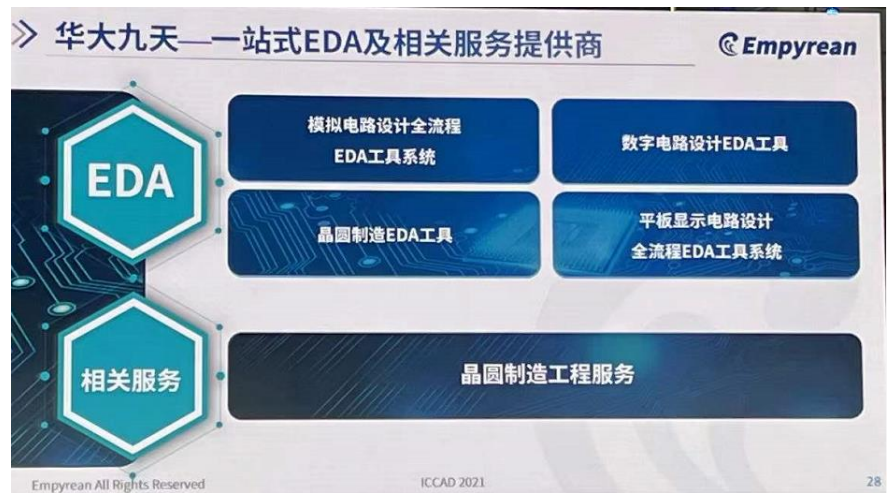
总结来看，以上五大技术与趋势在延续摩尔定律上发挥了关键的作用，同时也对 EDA 工具提出了更高的要求。目前，海外 EDA 巨头已在 2.5D/3D 及芯粒异构封装、DTCO、AI、云等多个技术领域积极布局，国内部分领先的 EDA 厂商也逐步开始探索相关方向，并推出了相应的产品及解决方案。未来，EDA 工具有望在更多环节支撑集成电路产业，拥有完整、强大产品矩阵并紧随产业发展趋势的 EDA 公司有望获得更大的机遇。

二、相关 EDA 公司及产品介绍

华大九天

公司是国内规模最大、产品线最完整的 EDA 供应商。公司成立于 2009 年 5 月，自成立以来一直聚焦于 EDA 工具的研发工作。公司过去承担了国家“核心电子器件、高端通用芯片及基础软件产品”重大科技专项中的“先进 EDA 工具平台开发”与“EDA 工具系统开发及应用”两项 EDA 相关课题。经过多年发展创新，公司已经成为国内规模最大、产品线最完整、综合技术实力最强的本土 EDA 企业，也是“大规模集成电路 CAD 国家工程研究中心”的依托单位。目前，公司主要从事 EDA 工具软件的开发、销售及相关服务，主要产品包括模拟电路设计全流程 EDA 工具系统、数字电路设计 EDA 工具、晶圆制造 EDA 工具、平板显示电路设计全流程 EDA 工具系统和晶圆制造工程服务等。

图 20：华大九天四大 EDA 产品线



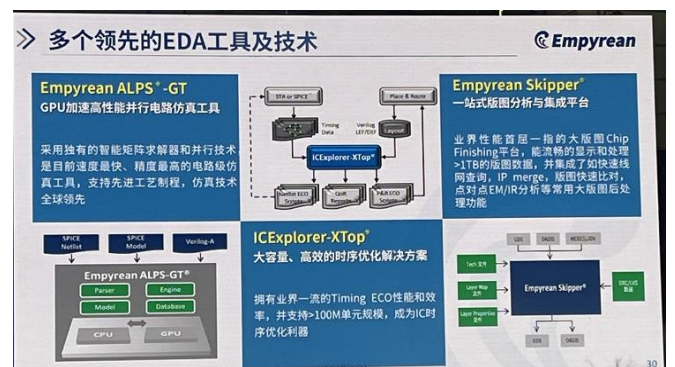
数据来源：ICCAD 2021，华大九天，东方证券研究所

图 21：华大九天在不同行业构建了自主的 EDA 支撑平台



数据来源：ICCAD 2021，华大九天，东方证券研究所

图 22：华大九天领先的 EDA 工具及技术



数据来源：ICCAD 2021，华大九天，东方证券研究所

概伦电子

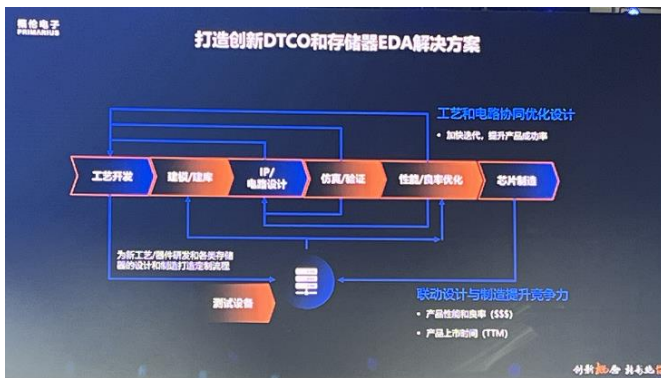
公司专注于器件建模与电路仿真两大环节，逐步在全球范围内取得较为稳固的市场地位。公司成立于2010年，次年推出器件建模平台BSIMProPlus。公司成立以来一直专注于EDA工具的自主设计和研发，在器件建模和电路仿真两大集成电路制造和设计的关键环节掌握了具备国际市场竞争力、自主可控的EDA核心技术，形成了核心关键工具，能够支持7nm/5nm/3nm等先进工艺节点和FinFET、FD-SOI等各类半导体工艺路线，构建了较高的技术壁垒。目前，公司器件建模及验证EDA工具已在全球形成较为稳固的市场地位，电路仿真及验证EDA工具已部分实现对全球领先企业的替代，得到全球领先存储器芯片厂商的广泛使用。公司的主要客户包括台积电、三星电子、SK海力士、美光科技、联电、中芯国际等全球领先的集成电路企业。

图 23：概伦电子主要产品及服务布局



数据来源：概伦电子招股说明书，东方证券研究所

图 24：概伦电子打造创新 DTCO 和存储器 EDA 解决方案



数据来源：ICCAD 2021，概伦电子，东方证券研究所

图 25：概伦电子致力于 EDA 工具全流程建设



数据来源：ICCAD 2021，概伦电子，东方证券研究所

有关分析师的申明，见本报告最后部分。其他重要信息披露见分析师申明之后部分，或请与您的投资代表联系。并请阅读本证券研究报告最后一页的免责申明。

广立微

公司是领先的集成电路 EDA 软件与晶圆级电性测试设备供应商，专注于芯片成品率提升和电性测试快速监控技术。公司成立于 2003 年，之后便在集成电路成品率提升领域深耕多年。公司依托软件工具授权、软件技术开发和测试机及配件三大主业，提供 EDA 软件、电路 IP、WAT 测试设备以及与芯片成品率提升技术相结合的全流程解决方案，在集成电路从设计到量产的整个产品周期内实现芯片性能、成品率、稳定性的提升。公司自主研发的整体解决方案已得到华虹集团、三星电子、粤芯半导体、合肥晶合、长鑫存储等亚洲主要大型集成电路制造企业的认可，实现了高质量的国产化替代，打破了集成电路成品率提升领域长期被国外产品垄断的局面。目前，公司先进的解决方案已成功应用于 180nm-4nm 工艺技术节点。

图 26：广立微主要 EDA 产品

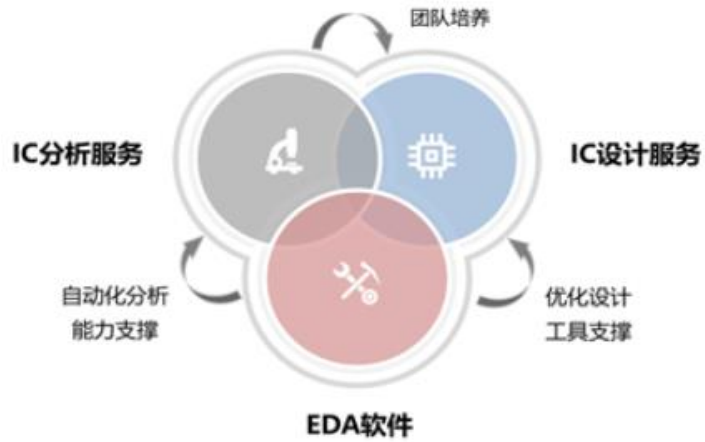


数据来源：广立微官网，东方证券研究所

芯愿景

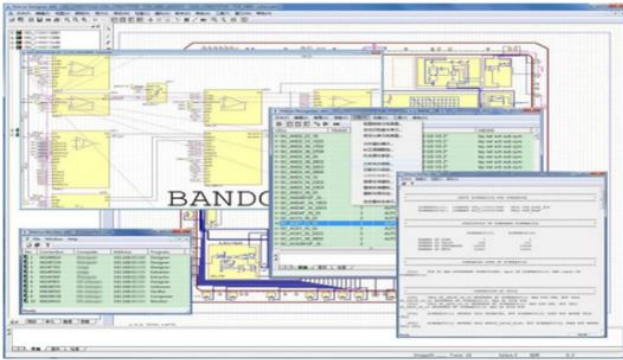
依托自主研发的 EDA 工具，公司主要向全球客户提供集成电路分析和集成电路设计服务。公司成立于 2002 年，自创立起就坚持 EDA 软件的自主研发，并将 EDA 的需求定位于 IC 分析服务和设计服务领域，已逐步形成 6 大软件产品线、38 个软件产品，覆盖了集成电路工艺分析、电路分析和知识产权分析鉴定、数字电路设计、模拟电路设计和设计验证等环节。公司 6 大软件包括显微图像采集和处理系统（Filmshop）、显微图像实时处理系统（Panovas Pro）、高性能图像自动算法系统（Catalysis Series）、集成电路分析再设计系统（ChipLogic Family）、集成电路分析验证系统（Hierux System）、集成电路设计优化系统（BoolSmart System）。依托于自主 IP 平台和自研 EDA 软件，公司成功实现了工业控制、汽车电子、安防监控、网络设备、物联网和智能硬件等领域多款芯片的一站式设计服务，客户覆盖了国内外芯片设计公司、研究所、高校和知识产权服务机构等。

图 27：芯愿景 EDA 聚焦 IC 分析服务与 IC 设计服务领域



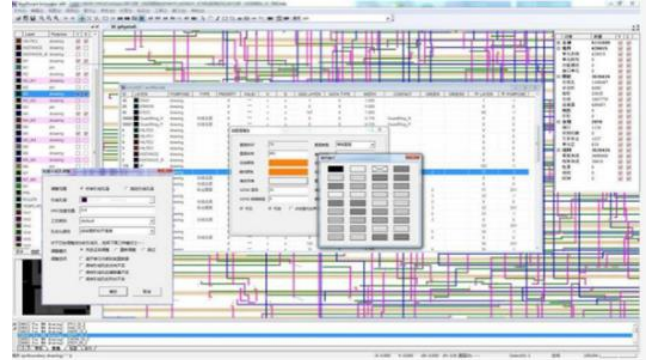
数据来源：芯愿景官网，东方证券研究所

图 28：芯愿景集成电路分析验证系统



数据来源：芯愿景官网，东方证券研究所

图 29：芯愿景集成电路设计优化系统

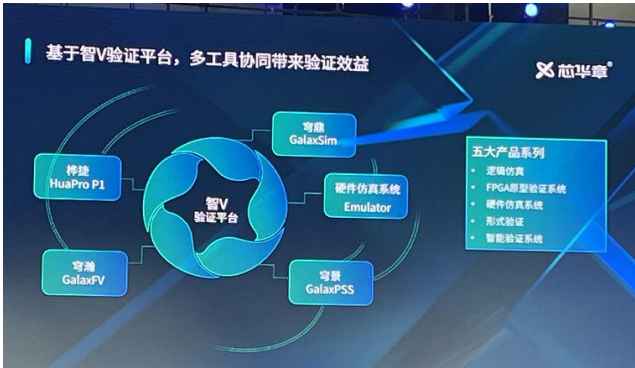


数据来源：芯愿景官网，东方证券研究所

芯华章

公司聚焦数字芯片验证及仿真环节，是国内 EDA 智能软件和系统的领先企业。公司成立于 2020 年 3 月，一直以来致力于面向未来的 EDA2.0 软件和智能化电子设计平台的研究与开发，以技术革新加速芯片创新效率，让芯片设计更简单、更普惠。公司将主要的产品和技术集成到智 V 验证平台（FusionVerify Platform）中，该平台由三大基座和五大产品线组成：三大基座分别为智能编译、智能调试以及智能验证座舱；五大产品线包括四款 EDA 工具以及硬件仿真工具，其中 EDA 工具分别为穹鼎（GalaxSim）仿真器、穹瀚（GalaxFV）形式验证工具、穹景（GalaxPSS）智能验证工具、桦捷（HuaPro）原型验证系统。智 V 验证平台具备多工具协同的功能，解决了数字电路验证中不同工具兼容性不足以及数据碎片化两大痛点，满足提高验证效率、易用性，以及点工具无法提供的额外验证功能等需要。

图 30：芯华章智 V 验证平台



数据来源：ICCAD 2021，芯华章，东方证券研究所

图 31：芯华章四款验证 EDA 工具

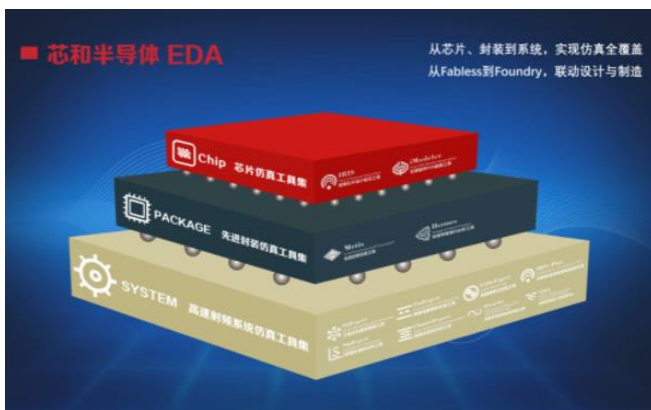


数据来源：ICCAD 2021，芯华章，东方证券研究所

芯和半导体

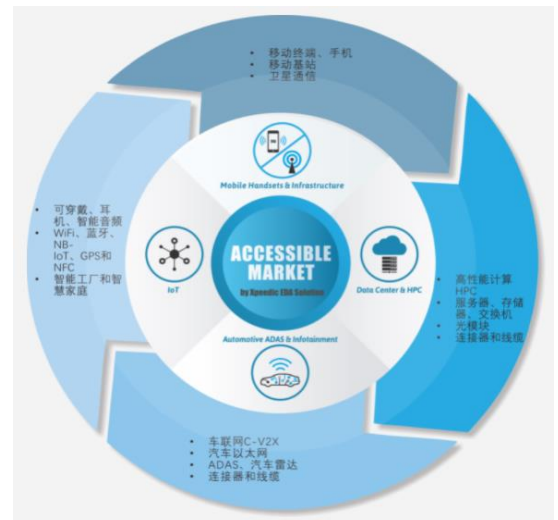
公司是国产 EDA 行业的领军企业，提供覆盖 IC、封装到系统的全产业链仿真 EDA 解决方案。芯和半导体科技（上海）有限公司创建于 2010 年，前身为芯禾科技，致力于赋能和加速新一代高速高频智能电子产品的设计。公司自主知识产权的 EDA 产品和方案在半导体先进工艺节点和先进封装上不断得到验证，并在 5G、智能手机、物联网、人工智能和数据中心等领域得到广泛应用，有效联结了各大 IC 设计与制造公司。此外，公司在全球 5G 射频前端供应链中扮演重要角色，其通过自主创新的滤波器和系统级封装设计平台为手机和物联网客户提供射频前端滤波器和模组，并被 Yole 评选为全球 IPD 滤波器领先供应商。目前，公司的 EDA/IP 解决方案，实现了从芯片、封装到系统的仿真全覆盖，其中 EDA 产品包括芯片仿真解决方案、高级封装仿真解决方案、高速仿真解决方案、云平台仿真四大解决方案。

图 32：芯和半导体 EDA 产品



数据来源：芯和半导体官网，东方证券研究所

图 33：芯和半导体 EDA 服务市场



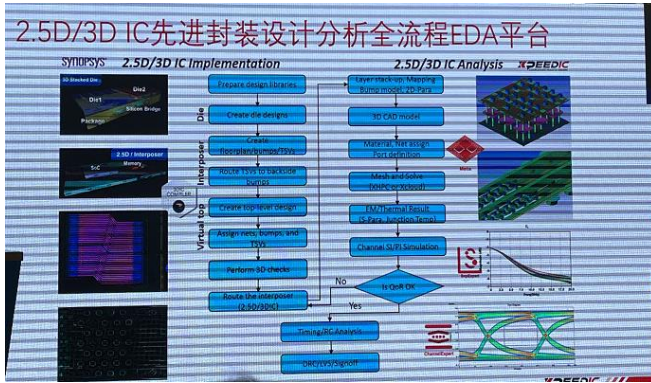
数据来源：芯和半导体官网，东方证券研究所

2021 年 8 月 26 日，在新思科技举办的“联合创新数字未来”研讨会上，国产 EDA 行业的领军企业芯和半导体携手新思科技发布了全球首款“3DIC 先进封装设计分析全流程”EDA 平台。该平台是芯和半导体联合全球 EDA 领域排名第一的新思科技，共同推出的业界首个用于 3DIC 多芯片

有关分析师的申明，见本报告最后部分。其他重要信息披露见分析师申明之后部分，或请与您的投资代表联系。并请阅读本证券研究报告最后一页的免责申明。

系统设计分析的统一平台，为客户构建了一个完全集成、性能卓越且易于使用的环境，提供了从开发、设计、验证、信号完整性仿真、电源完整性仿真到最终签核的 3DIC 全流程解决方案。

图 34：芯和半导体联合 Synopsys 推出的 2.5D/3D IC 先进封装设计分析全流程 EDA 平台



数据来源：ICCAD 2021，芯和半导体，东方证券研究所

图 35：芯和半导体 2.5D/3D IC 先进封装设计分析全流程 EDA 平台具有强大功能



数据来源：ICCAD 2021，芯和半导体，东方证券研究所

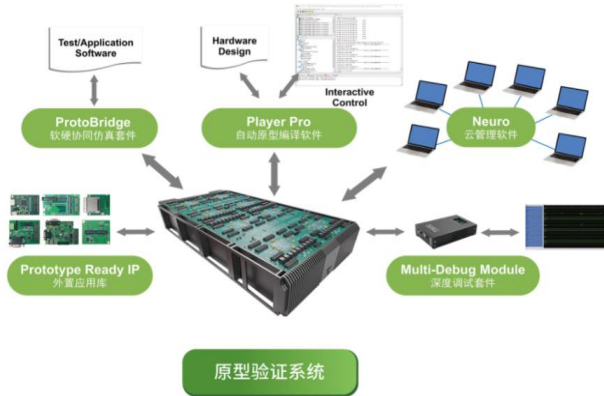
国微思尔芯

公司是业内知名的 EDA 解决方案提供商，业务主要聚焦于数字芯片的前端验证。思尔芯于 2004 年成立，2018 年思尔芯被国微集团收购，并更名为国微思尔芯，成立以来始终专注于集成电路 EDA 领域。公司业务主要聚焦于数字芯片的前端验证，目前已与超过 500 家国内外企业建立了良好的合作关系，服务于人工智能、超级计算、图像处理、数据存储、信号处理等数字电路设计功能的实现，广泛应用于物联网、云计算、5G 通信、智慧医疗、汽车电子等终端领域。

公司的产品服务主要分为原型验证、验证云服务以及其他产品三大类：

- 1> **原型验证**：公司的芯神瞳原型验证平台为用户提供了一个全面的解决方案，使其能够在任何设计阶段、不受任何地理位置约束地对任何容量的设计进行验证。该平台可以缩短设计映射到 FPGA 的时间；具备丰富的工具支持（分割和调试），以及 90 多种配套子卡库；具有灵活与可扩展的架构体系，以满足不同设计容量、应用程序和设计阶段的需求；
- 2> **验证云服务**：主要用于超大规模数字集成电路前端功能验证，包括架构探索、算法验证、IP/模块级验证、芯片级验证、固件验证、软件验证以及兼容性测试等。通过将原型验证算力资源的云端虚拟化，验证云服务可实现算力管理、集群管理、多用户管理、虚拟机/容器资源管理等一系列功能。
- 3> **其他工具**：Genesis Architect 是 S2C 的架构设计产品，涉及系统设备、应用软件、半导体芯片、人工智能、网络通信、信号处理和控制系统等领域都可用此产品进行架构开发和优化设计；除了基本模型之外，S2C Genesis 芯神匠还提供了 150 多个架构模型，可加快系统模型构建，实现从 IP 级、芯片级、到系统级架构开发，此架构可用于早期软件开发、硬件验证与系统检测等各种应用。

图 36：国微思尔芯神瞳原型验证平台



数据来源：国微思尔芯官网，东方证券研究所

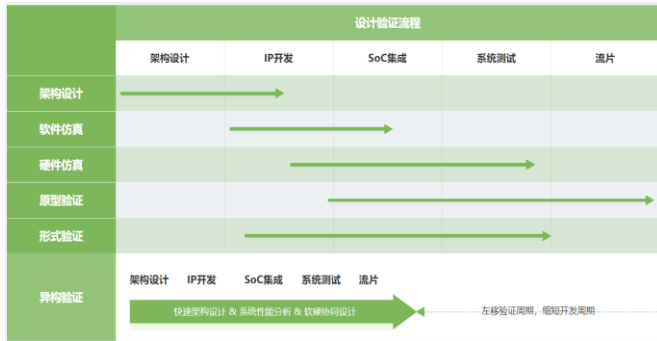
图 37：国微思尔芯验证云服务



数据来源：国微思尔芯官网，东方证券研究所

随着 SOC/ASIC 设计规模不断增大，且结构愈加复杂，导致验证的复杂度呈指数级增长。在先进工艺下，异构计算架构正逐渐成为设计芯片的主流，不同的运算单元有不同的架构设计，对信息流也有不同的处理方式，这些都需要针对其特性使用不同验证的方法学。公司的 EDA 异构验证平台可以利用多种验证手段有效的覆盖各种验证场景，缩短芯片验证周期，加速客户软件开发，确保设计出正确的芯片。芯片开发者可以在项目生命周期的不同阶段选择最适合的解决方案，并随着项目的开发进展平滑迁移到更优的解决方案，减少切换成本。

图 38：异构验证有助于缩短开发周期



数据来源：国微思尔芯官网，东方证券研究所

图 39：国微思尔芯 EDA 异构验证平台



数据来源：国微思尔芯官网，东方证券研究所

风险提示

国产替代不及预期

目前EDA海外巨头依然具有技术和产品方面的优势，并占据了海内外绝大多数的份额。国产EDA厂商面临较大的竞争压力，国产替代节奏可能不及预期。

研发进展不及预期

EDA是高壁垒行业，需要大量、长期的资金投入，同时需要顶尖人才的支撑。本土EDA企业在资金规模、人才储备以及与下游先进工艺结合等方面与海外厂商存在差距，研发进展可能不及预期。

产业政策扶持不及预期

EDA对于我国集成电路产业发展具有重大意义，近年来相关的产业政策也相继出台。若未来产业政策支持力度或落地节奏不及预期，将会对国内EDA产业发展造成不利影响。

分析师申明

每位负责撰写本研究报告全部或部分内容的研究分析师在此作以下声明：

分析师在本报告中对所提及的证券或发行人发表的任何建议和观点均准确地反映了其个人对该证券或发行人的看法和判断；分析师薪酬的任何组成部分无论是在过去、现在及将来，均与其在本研究报告中所表述的具体建议或观点无任何直接或间接的关系。

投资评级和相关定义

报告发布日后的 12 个月内的公司的涨跌幅相对同期的上证指数/深证成指的涨跌幅为基准；

公司投资评级的量化标准

- 买入：相对强于市场基准指数收益率 15%以上；
- 增持：相对强于市场基准指数收益率 5% ~ 15%；
- 中性：相对于市场基准指数收益率在-5% ~ +5%之间波动；
- 减持：相对弱于市场基准指数收益率在-5%以下。

未评级 —— 由于在报告发出之时该股票不在本公司研究覆盖范围内，分析师基于当时对该股票的研究状况，未给予投资评级相关信息。

暂停评级 —— 根据监管制度及本公司相关规定，研究报告发布之时该投资对象可能与本公司存在潜在的利益冲突情形；亦或是研究报告发布当时该股票的价值和价格分析存在重大不确定性，缺乏足够的研究依据支持分析师给出明确投资评级；分析师在上述情况下暂停对该股票给予投资评级等信息，投资者需要注意在此报告发布之前曾给予该股票的投资评级、盈利预测及目标价格等信息不再有效。

行业投资评级的量化标准：

- 看好：相对强于市场基准指数收益率 5%以上；
- 中性：相对于市场基准指数收益率在-5% ~ +5%之间波动；
- 看淡：相对于市场基准指数收益率在-5%以下。

未评级：由于在报告发出之时该行业不在本公司研究覆盖范围内，分析师基于当时对该行业的研究状况，未给予投资评级等相关信息。

暂停评级：由于研究报告发布当时该行业的投资价值分析存在重大不确定性，缺乏足够的研究依据支持分析师给出明确行业投资评级；分析师在上述情况下暂停对该行业给予投资评级信息，投资者需要注意在此报告发布之前曾给予该行业的投资评级信息不再有效。

免责声明

本证券研究报告（以下简称“本报告”）由东方证券股份有限公司（以下简称“本公司”）制作及发布。

。本公司不会因接收人收到本报告而视其为本公司的当然客户。本报告的全体接收人应当采取必要措施防止本报告被转发给他人。

本报告是基于本公司认为可靠的且目前已公开的信息撰写，本公司力求但不保证该信息的准确性和完整性，客户也不应该认为该信息是准确和完整的。同时，本公司不保证文中观点或陈述不会发生任何变更，在不同时期，本公司可发出与本报告所载资料、意见及推测不一致的证券研究报告。本公司会适时更新我们的研究，但可能会因某些规定而无法做到。除了一些定期出版的证券研究报告之外，绝大多数证券研究报告是在分析师认为适当的时候不定期地发布。

在任何情况下，本报告中的信息或所表述的意见并不构成对任何人的投资建议，也没有考虑到个别客户特殊的投资目标、财务状况或需求。客户应考虑本报告中的任何意见或建议是否符合其特定状况，若有必要应寻求专家意见。本报告所载的资料、工具、意见及推测只提供给客户作参考之用，并非作为或被视为出售或购买证券或其他投资标的的邀请或向人作出邀请。

本报告中提及的投资价格和价值以及这些投资带来的收入可能会波动。过去的表现并不代表未来的表现，未来的回报也无法保证，投资者可能会损失本金。外汇汇率波动有可能对某些投资的价值或价格或来自这一投资的收入产生不良影响。那些涉及期货、期权及其它衍生工具的交易，因其包括重大的市场风险，因此并不适合所有投资者。

在任何情况下，本公司不对任何人因使用本报告中的任何内容所引致的任何损失负任何责任，投资者自主作出投资决策并自行承担投资风险，任何形式的分享证券投资收益或者分担证券投资损失的书面或口头承诺均为无效。

本报告主要以电子版形式分发，间或也会辅以印刷品形式分发，所有报告版权均归本公司所有。未经本公司事先书面协议授权，任何机构或个人不得以任何形式复制、转发或公开传播本报告的全部或部分内容。不得将报告内容作为诉讼、仲裁、传媒所引用之证明或依据，不得用于营利或用于未经允许的其它用途。

经本公司事先书面协议授权刊载或转发的，被授权机构承担相关刊载或者转发责任。不得对本报告进行任何有悖原意的引用、删节和修改。

提示客户及公众投资者慎重使用未经授权刊载或者转发的本公司证券研究报告，慎重使用公众媒体刊载的证券研究报告。

东方证券研究所

地址：上海市中山南路 318 号东方国际金融广场 26 楼

电话：021-63325888

传真：021-63326786

网址：www.dfzq.com.cn