

电子行业深度报告

AI 算力驱动，硅电容乘势而起

增持（维持）

2026 年 08 月 01 日

证券分析师 陈海进

执业证书：S0600525020001

chenhj@dwzq.com.cn

证券分析师 解承尧

执业证书：S0600526070002

xiechy@dwzq.com.cn

研究助理 闫春旭

执业证书：S0600126070030

yanchx@dwzq.com.cn

投资要点

■ **硅电容：以半导体工艺重塑被动元件性能边界。**硅电容以单晶硅为衬底，通过薄膜沉积、光刻与深硅刻蚀等半导体工艺制造，在高频、高温、超薄及高可靠性场景中具备显著优势。产业内主要有平面（Planar）、深沟槽（DTC）和过孔集成（VIC）三种硅电容路线。平面结构工艺最成熟，基于电极板形成电容，结构简单，容值密度有限，厚度常规，用于传统或低端场景。DTC 工艺成熟，通过刻蚀高纵横比深沟槽并在侧壁沉积介质及电极材料，大幅增加有效面积，容值密度高，厚度不足 40μm，用于 AI 服务器、高速光模块等高性能主流应用。VIC 产业化处于导入加速期，容值密度更高，具有进一步减薄和集成潜力，更适用于 GPU 近芯片供电及高端先进封装。MLCC 与硅电容是互补分工而非替代关系：MLCC 以低成本、大容量主导板级通用滤波稳压；硅电容以超低 ESL、超薄、高频稳定等优势，专攻封装内部近 die 去耦等高端场景。尤其在 AI 服务器中，板级 MLCC 受寄生电感限制，硅电容紧贴芯片保障封装级电源完整性，两者层级协同，分别满足通用与极致需求。

■ **AI 产业趋势驱动，硅电容有望迎来广阔增长空间。**1) **AI 芯片/HBM 封装：**硅电容以低于 10pH 的 ESL 和不足 40μm 的厚度优势，有望凭借其在封装内部近 die 去耦的核心价值，逐渐成为 GPU、ASIC 与 HBM 封装中的标准元件。产业信号已高度密集：三星电机已与一家全球大型企业签署价值约 1.5 万亿韩元（约人民币 68 亿元）的硅电容长期供应合同，正式开启该业务规模化商用阶段；英伟达 Rubin 架构将内嵌硅电容列为标配。2) **高速光模块：**800G/1.6T 光模块迭代对信号完整性与高频滤波提出更高要求，硅电容凭借极低高频插入损耗与 200℃ 以上耐温能力，在光模块电源滤波与信号耦合中发挥关键作用。根据 QYResearch 数据，2024 年全球硅电容市场规模约 10.7 亿美元，2031 年全球硅电容市场规模将达到 18.2 亿美元，2024-2031 年 CAGR 约为 8%。

■ **硅电容尚处产业化初期，市场竞争格局集中。**硅电容产业兼具半导体与被动元件双重技术门槛，跨界融合使研发及量产难度极高，加之产品直接影响芯片可靠性，客户验证周期漫长，新玩家短期难以大规模切入。全球硅电容市场竞争格局较为集中，海外主要厂商包括村田、罗姆半导体、三星电机等。国内方面，火炬电子、鸿远电子、风华高科、宏达电子等上市公司多处于研制或培育阶段；而苏纳光电、朗矽科技、凌存科技等非上市企业已获头部客户订单或实现大规模量产交付，产品进入 AI 芯片与光模块供应链。

■ **投资建议：**AI 算力扩张与光模块向 800G/1.6T 迭代正驱动硅电容产业化提速，建议关注硅电容研发生产厂商火炬电子、鸿远电子、风华高科、宏达电子，先进封装配套封测厂硕中科技等。

■ **风险提示：**产业化进程不及预期风险，下游市场需求不及预期风险，客户验证与导入不及预期风险，行业竞争加剧风险。

行业走势



相关研究

《功率密度跃升驱动 800V DC 架构升级，宽禁带功率器件打开成长空间》

2026-07-22

《端侧 AI 周跟踪：7 款手机端侧 AI 服务完成备案，端侧智能化驱动消费电子价值重估》

2026-07-19

内容目录

1. 硅电容：以半导体工艺重塑被动元件性能边界	4
1.1. 硅电容尚处产业化初期，市场竞争格局集中	4
1.2. 硅电容与 MLCC 有何不同？	7
2. AI 产业趋势驱动，硅电容有望迎来广阔增长空间	9
2.1. AI 芯片/HBM 封装	9
3. 硅电容尚处产业化初期，市场竞争格局集中	13
4. 投资建议	16
5. 风险提示	16

图表目录

图 1: 硅电容示意图.....4

图 2: 2D 硅电容简图.....5

图 3: 3D 硅电容简图.....5

图 4: MIM 电容器结构示意图.....5

图 5: MOS 电容器结构示意图.....6

图 6: 焊接安装硅电容和引线键合安装硅电容示意图.....6

图 7: MLCC 工艺流程.....8

图 8: MLCC 结构示意图.....8

图 9: 村田硅电容的内部 3D 结构.....8

图 10: 硅电容工艺流程.....8

图 11: 硅电容在 AI 算力芯片封装中的位置示意图.....10

图 12: 硅电容在光模块中的应用.....11

图 13: 2025-2026 年全球 800G 以上光收发模块出货量.....12

图 14: 2024-2031 年全球硅电容市场规模（单位：亿美元）.....13

表 1: MIM 与 MOS 结构对比.....5

表 2: 平面结构、深沟槽结构、过孔集成结构对比.....7

表 3: MLCC（X7R）与硅电容性能对比.....9

表 4: MLCC 与硅电容在 AI 服务器中的角色比较.....10

表 5: 硅电容在其他领域的应用及特性.....12

表 6: 硅电容准入门槛：技术与认证双重壁垒.....13

表 7: 海外硅电容产业布局及产品进展一览.....14

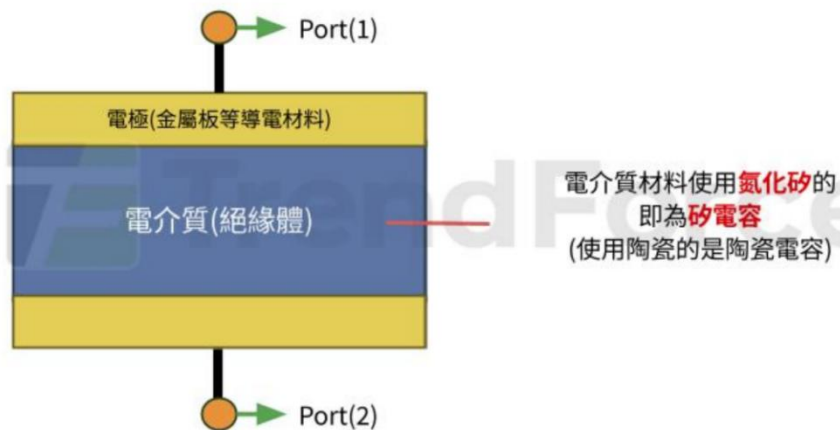
表 8: 国内硅电容产业布局及产品进展一览.....15

1. 硅电容：以半导体工艺重塑被动元件性能边界

1.1. 硅电容尚处产业化初期，市场竞争格局集中

硅电容（Silicon Capacitor）是指以硅晶圆为衬底，采用半导体工艺（如薄膜沉积、光刻、深硅刻蚀等）制造而成的新型电容元件。硅电容对传统电容的颠覆，体现在材料（采用硅氮氧化物）、工艺（晶圆级加工）和结构（三维堆叠、异质集成）的全面革新，从而在性能与集成密度上形成代际超越，特别适用于高频、高温、超薄封装及高可靠性等严苛应用场景。

图1：硅电容示意图

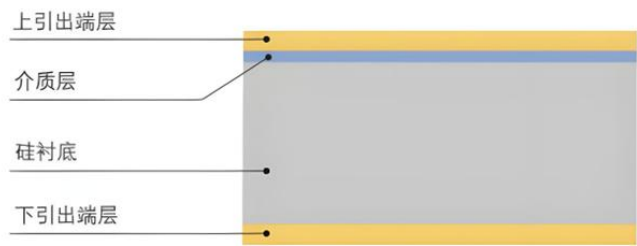


数据来源：Trendforce，东吴证券研究所

硅电容的分类方式多种多样：

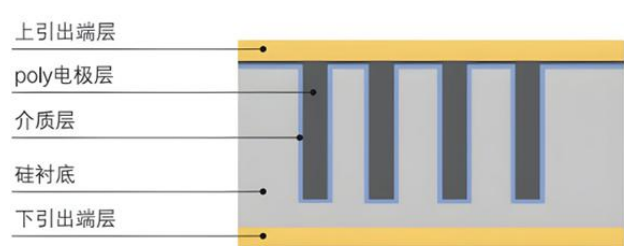
硅电容依据内部结构特征可划分为 **2D 平面型** 与 **3D 立体型** 两大类别。2D 硅电容采用高掺杂硅作为电极与基底，借助化学气相沉积或热氧化工艺在其表面形成介质层，属于经典的平面结构方案。而 3D 硅电容则是为突破二维平面物理限制、谋求更高容量密度而衍生的技术演进方向，其核心在于引入半导体微加工技术，特别是深硅刻蚀等 MEMS 工艺，在硅衬底上构建三维立体架构，从而显著增大介质层的有效面积，最终实现单位面积电容量的有效跃升。

图2：2D 硅电容简图



数据来源：元陆鸿远公众号，东吴证券研究所

图3：3D 硅电容简图



数据来源：元陆鸿远公众号，东吴证券研究所

按工作原理分类，硅电容主要可分为 **MIM（金属-绝缘体-金属）** 和 **MOS（金属-氧化物-半导体）**。硅基电容器是利用半导体工艺制造而成的静电电容器，通常采用金属-绝缘体-金属（MIM）或金属-氧化物-半导体（MOS）/ 金属-绝缘体-半导体（MIS）结构，制作在硅衬底上。当前，硅电容主要采用 MIM 和 MOS 两种结构，MIM 可用于 2D、3D 硅电容，主打低 ESL 去耦；MOS 多运用于 2D 硅电容，适用于射频、片上集成电路。

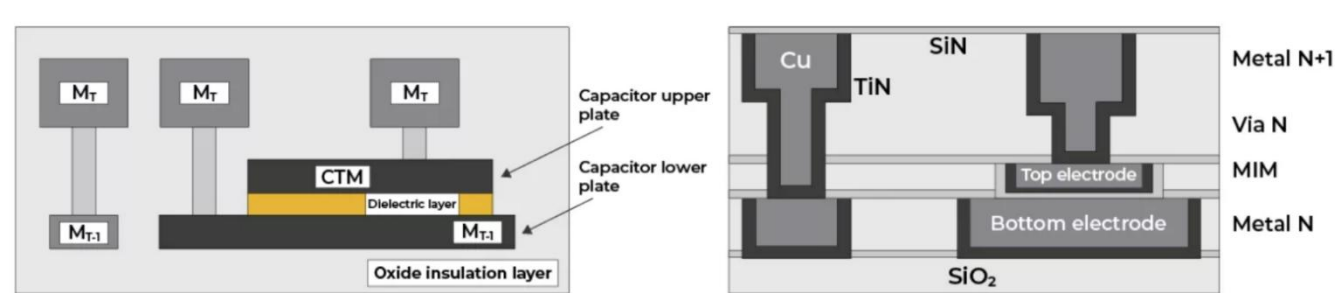
表1：MIM 与 MOS 结构对比

结构	工作原理	主要特点	典型应用
MIM (金属-绝缘体-金属)	金属电极夹绝缘介质形成固定电容	超低 ESR、超低 ESL、高稳定性	AI 服务器、PDN 去耦
MOS (金属-氧化物-半导体)	利用耗尽层变化调节电容	可调电容、兼容 CMOS	射频、片上集成电路

数据来源：芯湃资本，东吴证券研究所

MIM 结构硅电容在硅衬底上沉积高介电常数介质层，两侧制备金属电极，借助衬底的导热性与机械支撑实现高密度集成。通过优化介质厚度与电极面积，MIM 结构可在极小芯片面积内达成高容值，同时维持低等效串联电阻(ESR)和低等效串联电感(ESL)特性。

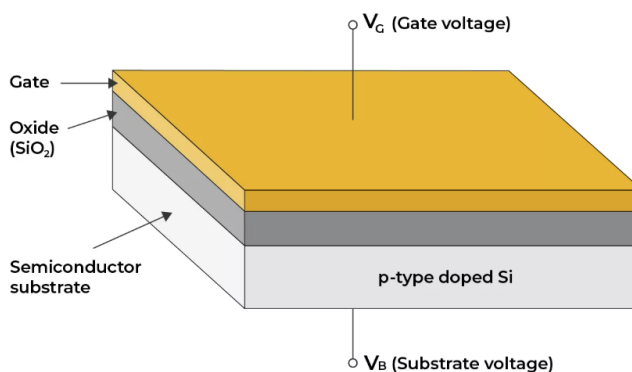
图4：MIM 电容器结构示意图



数据来源：Synopsys，东吴证券研究所

MOS 结构则利用栅氧化层与硅衬底形成电容，其容值随栅极电压动态变化，具备电压可调性，适用于高频调谐电路。该结构可与 CMOS 工艺高度兼容，便于集成片上电容阵列。优化栅氧厚度与沟道尺寸后，MOS 结构可在高频下保持低损耗，100MHz 下品质因数（Q 值）可达 50 以上，满足射频前端电路的应用需求。

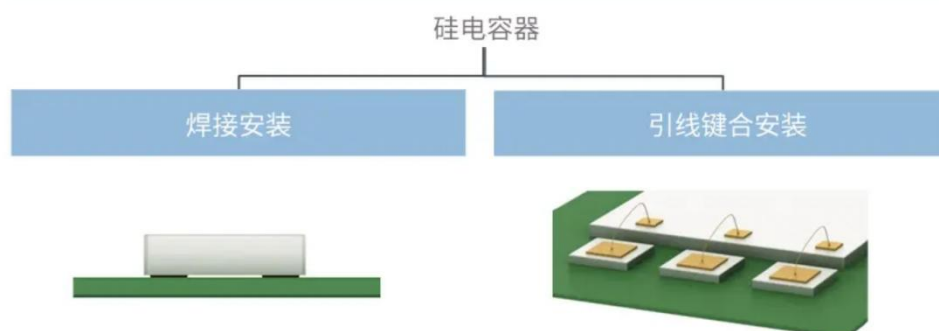
图5：MOS 电容器结构示意图



数据来源：Synopsys，东吴证券研究所

按产品安装方法分类，硅电容可分为焊接安装和引线键合安装。焊接安装产品适用于高密度表面贴装场景，引线键合安装产品则适用于与 IC 等元器件的一体化封装。

图6：焊接安装硅电容和引线键合安装硅电容示意图



数据来源：ROHM，东吴证券研究所

产业内主要有三种硅电容技术路线——平面结构（Planar）、深沟槽结构（Deep Trench Capacitor, DTC）及过孔集成结构（Via Integrated Capacitor, VIC）。平面结构工艺最成熟，基于平面电极板形成电容，结构简单，容值密度相对有限，器件厚度为常规水平，主要应用于传统或低端通用场景。深沟槽结构工艺成熟，通过刻蚀高纵横比深沟槽并在侧壁沉积介质及电极材料以大幅增加有效电极面积，容值密度高，器件厚度不足 40μm，可实现超薄形态，主要应用于 AI 服务器、高速光模块等高性能主流应用。过孔集成结构基于 CMOS 后段工艺开发，产业化处于导入加速期，容值密度更高，具有进一步减薄和集成潜力，更适用于 GPU 近芯片供电及高端先进封装。

表2：平面结构、深沟槽结构、过孔集成结构对比

对比维度	平面结构 (Planar)	深沟槽结构 (DTC)	过孔集成结构 (VIC)
工艺成熟度	最成熟	成熟	产业化导入加速期
核心技术原理	平面电极板形成电容，结构简单	通过刻蚀高纵横比三维深沟槽，在沟槽侧壁沉积介质及电极材料，大幅增加有效电极面积	基于 CMOS 后段工艺进行开发
容值密度	相对有限	高 (根据村田资料，可超过 1.3μF/mm ²)	更高
器件厚度/体积	常规	超薄（器件厚度不足 40μm）	具有进一步减薄和集成潜力
主要应用场景	传统或低端通用场景	AI 服务器、高速光模块等高性能主流应用	GPU 近芯片供电、高端先进封装

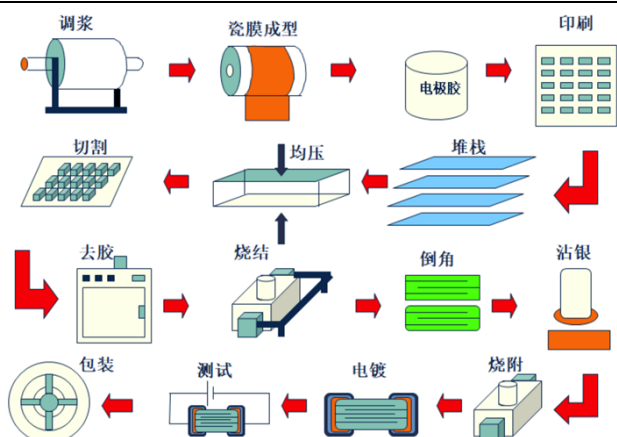
数据来源：芯湃资本，东吴证券研究所

1.2. 硅电容与 MLCC 有何不同？

MLCC 与硅电容在制造工艺上有着本质差异，这源于它们完全不同的技术路线。

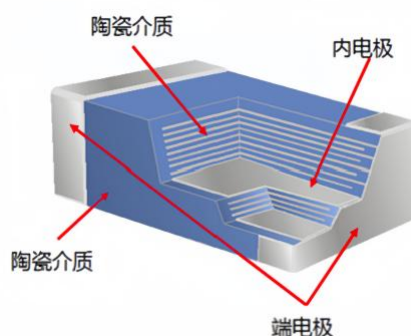
MLCC 属于“烧”出来的陶瓷器件。MLCC 工艺始于陶瓷粉料，先通过流延制成厚度仅 1~5 微米的薄膜，再将几百甚至上千层这样的薄膜叠压在一起，最后在 1200℃以上的高温下共烧成型，并制作端电极。整个过程的核心在于材料配方和烧结控制，由此形成的陶瓷介质具有多晶或非晶结构，内部难免存在晶界、气孔和微裂纹等微观缺陷。

图7: MLCC 工艺流程



数据来源：中国电子元件行业协会，东吴证券研究所

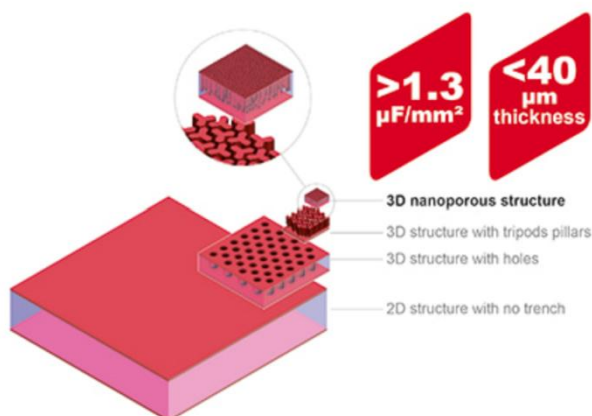
图8: MLCC 结构示意图



数据来源：艾邦半导体网，东吴证券研究所

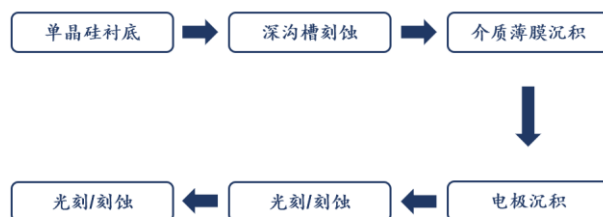
硅电容是“刻”出来的半导体器件。硅电容以单晶硅为衬底，先利用深反应离子刻蚀（DRIE）加工出深沟槽，再通过原子层沉积（ALD）或等离子体增强化学气相沉积（PECVD）在沟槽内生成致密的介质薄膜（如氮化硅、氧化铝或氧化钨），随后沉积电极，并借助光刻、刻蚀等标准半导体工艺完成金属化。硅电容的核心是半导体精密加工，其单晶硅衬底缺陷极少，介质薄膜也极为均匀致密。

图9: 村田硅电容的内部 3D 结构



数据来源：村田，东吴证券研究所

图10: 硅电容工艺流程



数据来源：领达科技，东吴证券研究所

综上，MLCC 依赖高温烧结的陶瓷工艺，而硅电容依托半导体光刻与薄膜沉积技术，这种“出身”的不同从根本上决定了它们性能上限的差异。硅电容在温度稳定性、直流偏压特性、等效串联电感与电阻、最高工作温度、厚度、压电噪声以及高温寿命等方面均显著优于 MLCC，这些优势使其特别适合高频、高温、超薄封装及高可靠性等严苛应用场景。然而，在单颗容量和单位容量成本上，MLCC 依然拥有不可撼动的优势，能够以极低的价格实现大容量，满足海量通用需求。因此，两者的定位并不冲突：硅电容着眼于性能极限的突破，服务于对电气特性和可靠性有特殊要求的细分市场；MLCC 则凭借成熟的工艺和成本优势，继续在大容量、低成本、广覆盖的常规应用中占据主导地位。

表3：MLCC（X7R）与硅电容性能对比

性能维度	MLCC（X7R）	硅电容	性能更优者
TCC（温度稳定性）	±15%	±1%	硅电容
直流偏压特性	衰减 30%~70%	衰减<5%	硅电容
ESL（等效串联电感）	100~500pH	<10pH	硅电容
ESR（等效串联电阻）	20~100mΩ	<10mΩ	硅电容
最高工作温度	125°C（X8R 达 150°C）	200°C~250°C	硅电容
最小厚度	~0.2mm（01005）	<0.04mm	硅电容
压电啸叫	明显	无	硅电容
高温寿命	1000~5000h@125°C	>10 年@200°C	硅电容
最大单颗容量	>100uF	1uF（量产）	MLCC
单位容量成本	极低	高（数十倍）	MLCC

数据来源：领达科技，东吴证券研究所

2. AI 产业趋势驱动，硅电容有望迎来广阔增长空间

2.1. AI 芯片/HBM 封装

凭借封装内近裸片去耦的独特价值，硅电容有望逐步成为 GPU、ASIC、HBM 先进封装的标配器件。一方面，GPU TDP 持续走高，AI 服务器电源机架、VRM、DC-DC 转换器与 OAM 板端对电流、动态负载的限制不断收紧，带动板载 MLCC 用量提升。这类元器件负责板级滤波稳压，以此保障 GPU 满负载运行稳定。另一方面，主流算力芯片均采用多裸片集成架构，单封装整合计算裸片、I/O 裸片、NVLink 互联裸片，再搭配 HBM、硅中介层与封装基板，组成一套复杂异构系统。不同裸片、独立电源域的工作频率各不相同，负载瞬时跳变频繁，必须配备高速瞬态去耦网络。如果只依靠板端 MLCC 完成稳压，电流回路过长，拉长的传输路径会生成大量寄生电感，直接削弱高频瞬态响应能力。硅电容恰好可以化解这一难题，它拥有超低 ESL，可紧贴裸片布置。AI GPU、CPU、ASIC 以及 HBM 进入高负载状态后，电流会在极短时间内剧烈变化；电容 ESL 数值越低，越能快速填补瞬时电流缺口，抑制电压波动，从封装内部保障供电持续平稳。

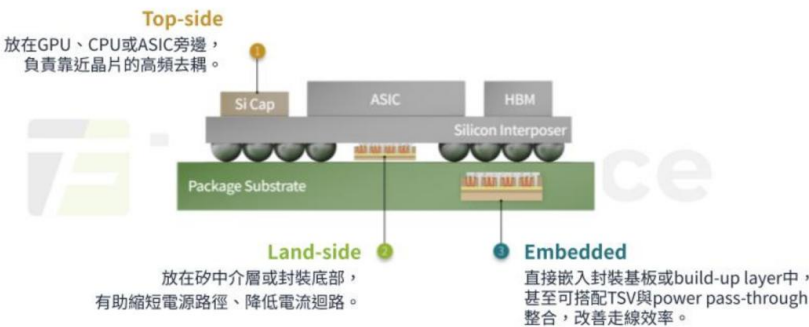
表4：MLCC 与硅电容在 AI 服务器中的角色比较

项目	MLCC	硅电容
制程基础	陶瓷介质与多层堆叠制程	硅基板、薄膜介质与半导体制程
主要优势	成本低、供应成熟、容量与尺寸选择多、 适合大量部署	薄型化、低 ESL、高频特性佳、温度与 DC bias 稳定性较佳
主要部署位置	PCB、VRM、OAM 板、Power Shelf、电 源模块、板端去耦	GPU/CPU/ASIC 旁、硅中介层底部、封装 基板内、近 die 去耦
AI 服务器角色	系统级与板端电源稳定主力元件	封装级与近芯片 power integrity 补充元件
成长驱动	单体功耗提升、MLCC 用量增加、高容值/ 高耐压产品需求	chiplet、HBM、先进封装、低 ESL 与高频 去耦需求
限制	高频与近 die 应用受封装高度、距离与寄 生电感限制	成本较高、客制化程度高、供应规模仍较 小、验证周期较长
DC bias/温度稳定性	部分 MLCC 在高 DC bias 或高温下电容量 可能明显下降，实际有效电容量需折减评 估	电容量对 DC bias 与温度变化较不敏感， 较适合近 die、高频与高温环境下的稳定去 耦

数据来源：拓璞产业研究院，Trendforce，东吴证券研究所

在部署方式上，硅电容可依据空间与电气需求，设计为 **top-side**（芯片顶部贴装）、**land-side**（封装底部放置）或 **embedded**（嵌入基板内）三种形态，紧邻 GPU、CPU 或 ASIC 布置，亦可置于硅中介层底部乃至封装基板内部。越靠近 die，去耦回路物理长度越短，寄生电感显著下降，从而在瞬态电流陡升时有效抑制电压跌落，同时显著削弱高频噪声——这对多 die 异构集成环境下的电源完整性尤为关键。总体而言，硅电容通过缩短电气路径，将无源器件的性能边界从板级推进至芯片近旁，是应对先进封装时代高频高 di/dt 挑战的重要技术路径。

图11：硅电容在 AI 算力芯片封装中的位置示意图

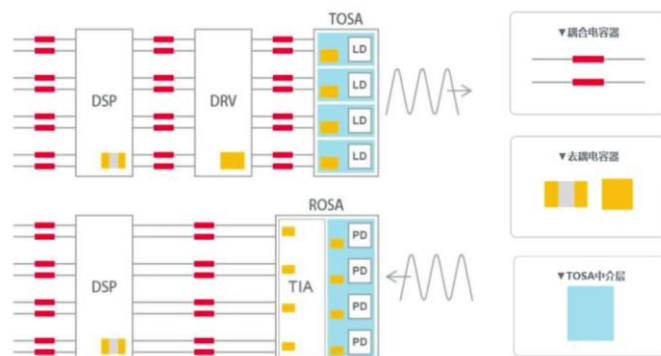


数据来源：Trendforce，东吴证券研究所

在 AI 算力密度持续跃升、芯片功耗逼近千瓦级的产业拐点上，硅电容有望成为封装级电源完整性设计中的核心元件。2026 年 5 月 20 日，三星电机宣布已与一家全球大型企业签署价值约 1.5 万亿韩元（约人民币 68 亿元）的硅电容长期供应合同，正式开启该业务规模化商用阶段，合同为期两年，供货周期为 2027 年 1 月 1 日至 2028 年 12 月 31 日。从战略角度，三星电机亦提出将硅电容器、MLCC 和封装基板业务深度绑定的蓝图。英伟达 Rubin 架构及下一代 AI 芯片已将内嵌硅电容列为标准配置，单机搭载数量持续攀升。

硅电容主要应用于 800G/1.6T 光模块的 PCB 板端，以及光接收、光发射板端。在高速光模块中，硅电容凭借其在高频段下极低的插入损耗和平稳的传输特性，保障超高速信号完整性；借助优异的高温耐受能力，应对模块高负载工作时的严苛热环境；依靠超低漏电、极低的容量电压系数及微乎其微的老化衰减，提供精准且稳定的电气性能，避免电压波动或温度漂移导致的链路异常；同时，通过小型化封装满足高密度 PCB 布局需求，节省光模块内部空间。这些特性使硅电容能够胜任光模块中的电源滤波、信号耦合和高频旁路等关键电路。

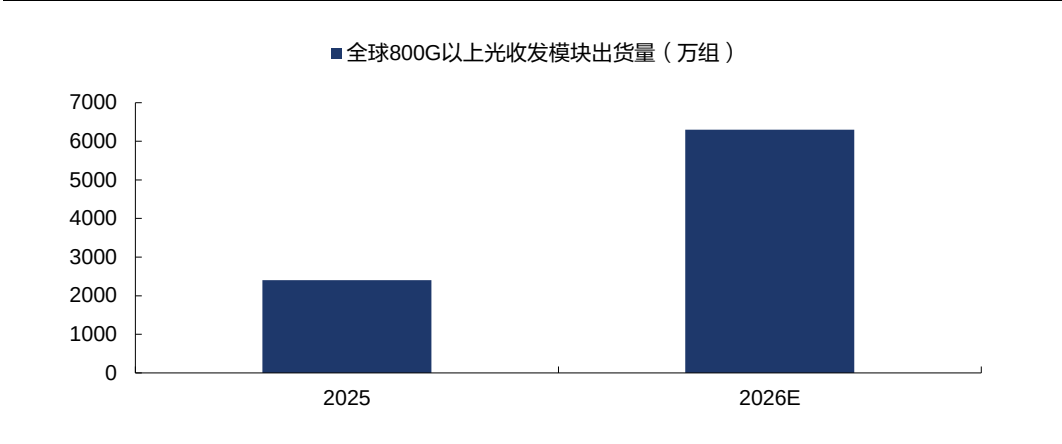
图12：硅电容在光模块中的应用



数据来源：村田，森丸电子，东吴证券研究所

高速光模块出货量持续增长，有望带动硅电容市场持续扩容。根据 Trendforce 数据预测，2025 年全球 800G 以上的光收发模块出货量达 2400 万组，2026 年预估将会达到近 6300 万组，增长幅度高达 1.6 倍。

图13：2025-2026 年全球 800G 以上光收发模块出货量



数据来源：Trendforce，中国证券网，东吴证券研究所

除 AI 服务器与高速光通信这两大核心驱动力外，硅电容正依托其材料与工艺优势，在多个高价值场景中加速渗透。汽车电子对宽温区、长寿命的严苛要求，与硅电容卓越的温度稳定性高度契合；智能手机及可穿戴设备则直接受益于其 50-100 μ m 的超薄形态，为内部堆叠释放宝贵空间。在 5G 毫米波前端，硅电容凭借低高频损耗与高 Q 值，成为射频滤波的优选方案；而 DC-DC 电源模块中，其超低 ESR/ESL 特性可实现高频输出滤波功能。

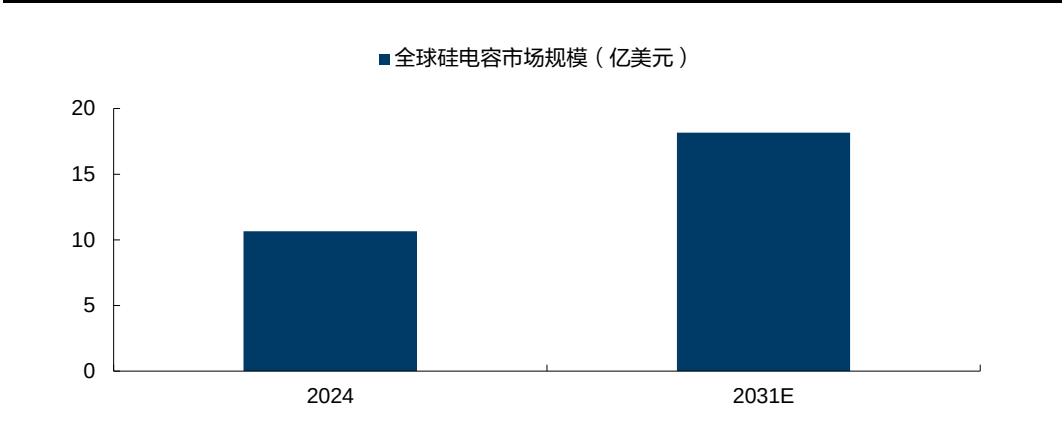
表5：硅电容在其他领域的应用及特性

应用领域	需求特点	硅电容优势
汽车电子	宽温、高可靠	温度稳定、寿命长
智能手机/可穿戴	超薄、小型化	厚度可低至 50-100 μ m
5G 毫米波	高频滤波	高频损耗低、Q 值高
DC-DC 电源	高频输出滤波	超低 ESR/ESL
CMOS 片上集成	高集成度	与 CMOS 工艺兼容

数据来源：芯湃资本，东吴证券研究所

受益于 AI 算力芯片/HBM 封装、高速光模块等下游需求的高速扩张，硅电容市场有望迈入成长快车道。根据 QYResearch 数据，2024 年全球硅电容市场规模约 10.7 亿美元，预计 2031 年全球硅电容市场规模将达到 18.2 亿美元，2024-2031 年 CAGR 约为 8%。

图14：2024-2031 年全球硅电容市场规模（单位：亿美元）



数据来源：QYResearch，东吴证券研究所

3. 硅电容尚处产业化初期，市场竞争格局集中

硅电容行业的准入门槛高，集中体现在技术与认证的双重壁垒上。1) 技术：硅电容器的制造门槛在于需同时贯通半导体晶圆制程与被动元件技术，这两套体系的跨界融合使得研发及量产难度显著攀升，由此导致全球具备量产能力的供应商极为有限。相关厂商的核心竞争力并非单纯的器件供给，而是能够与 AI GPU、ASIC、HBM、封装平台协同设计的能力。2) 认证：硅电容产品可靠性直接影响芯片性能，客户认证周期漫长，且需通过顶级科技企业的严苛审核，新玩家难以在短期内实现大规模供货。

表6：硅电容准入门槛：技术与认证双重壁垒

壁垒类别	具体内容	关键点
技术壁垒	需同时贯通半导体晶圆制程与被动元件技术，两套体系的跨界融合使得研发及量产难度显著攀升	全球具备量产能力的供应商极为有限；核心竞争力在于与 AI GPU、ASIC、HBM、封装平台的协同设计能力，而非单纯的器件供给
认证壁垒	硅电容产品可靠性直接影响芯片性能，客户认证周期漫长，且需通过顶级科技企业的严苛审核	新玩家难以在短期内实现大规模供货

数据来源：微电子学与计算机，Trendforce，半导纵横，东吴证券研究所

全球硅电容市场竞争格局较为集中，海外主要厂商包括村田、罗姆半导体、三星电机等。以 AI 算力为核心应用的厂商包括村田制作所、TDK、三星电机、京瓷 AVX、AP Memory、罗姆；台积电通过 IP 授权与晶圆代工模式盈利，是全球高端算力硅电容应用的核心基础设施支撑方。非 AI 领域主要包括 MACOM、Microchip 和 Skyworks 等，上述厂商的产品主要聚焦工业、通信、医疗等传统场景。

表7：海外硅电容产业布局及产品进展一览

公司名称	技术路线	产品详情
村田制作所	掌握 3D 深沟槽硅电容技术，自建晶圆产线	拥有埋入式、键合式、射频式全系列产品，产品可应用于光模块、AI 芯片等领域
TDK	硅陶瓷复合介质技术路线	中端 AI 服务器电源、新能源车电控、工业算力及储能领域客户
三星电机	超薄内嵌式硅电容，实测释放芯片 20%+潜在算力	可将硅电容嵌入 FC-BGA 基板的生产，产品广泛应用于 AI 数据中心和 PC CPU。2026 年 5 月 20 日，公司宣布已与一家全球大型企业签署价值约 1.5 万亿韩元（约人民币 68 亿元）的硅电容长期供应合同，正式开启该业务规模化商用阶段，合同为期两年，供货周期为 2027 年 1 月 1 日至 2028 年 12 月 31 日。
京瓷 AVX	擅长微型化大容量工艺，适配严苛工况	2026 年迭代升级超宽带产品，适配高端光模块；主攻航空军工、高速光通信、精密医疗、高压工业测控
AP Memory	S-SiCap、分立硅电容、硅电容内埋式 PCB	产品主要应用于 AI/HPC、先进封装、SoC 集成、GPU/ASIC 外围
罗姆	BTD1RVFL 系列内置 TVS 二极管的微型硅电容	智能手机、可穿戴设备、小型 IoT 设备、光模块、高频通信
台积电	将 3D 硅电容、硅 MIM 电容开发为标准化工艺 IP，集成于 CoWoS 先进封装制程中	通过 IP 授权与晶圆代工模式盈利，产品供 GPU、HBM 高端算力芯片客户直接内嵌使用
MACOM	自研专属沟槽结构硅电容，结合 GaN 射频芯片工艺开发	核心聚焦毫米波射频、航空航天、高端医疗影像、精密测量仪器等高端细分场景，市场体量较小
Microchip	以生态配套为核心，硅电容适配自家 MCU、电源管理芯片、碳化硅功率模块，主打嵌入式稳压去耦场景，重点优化产品热稳定性与电压线性度	产品多为配套绑定出货，不单独争夺大型算力订单，依托自身芯片客户生态，稳固占据工业控制、车载电控、边缘算力市场。
Skyworks	平面薄膜硅 MIM 电容，工艺适配先进射频制程，极致微型化	专注手机基带、毫米波基站设备配套

数据来源：贞光科技，Trendforce，The Elec，半导纵横，东吴证券研究所

国内硅电容产业化已从研发验证迈入小批量出货与量产导入初期，但上市公司整体进度滞后于非上市公司。火炬电子、鸿远电子、宏达电子、风华高科等上市公司多处于研制、验证或培育期；而苏纳光电、朗矽科技、凌存科技、森九电子等非上市公司已斩获头部客户订单或实现数亿颗量产交付，部分产品进入 AI 芯片、光模块供应链。封测端，顾中科技已开展相关业务，形成产业配套能力。整体看，国内硅电容产业爆发点临近，但上市公司的规模化红利尚未兑现，非上市 IDM 及设计公司正主导当前放量节奏。

表8：国内硅电容产业布局及产品进展一览

公司名称	业务主体	是否上市	核心产品及技术路线	产品进展
火炬电子	子公司天极科技	是	产品包括 2D、3D 硅电容，支持客户指定容值、尺寸及 IPD 集成方案	已具备批量生产能力；截至 2026 年 5 月 27 日营收占比较小，尚未形成规模化效益
鸿远电子	公司本部	是	布局硅基芯片电容，与 MLCC 具备业务协同属性；推出硅电容系列等新产品	截至 26 年 6 月 4 日尚在培育期
宏达电子	公司本部	是	研发平面硅电容器，面向光通信领域，具有高稳定性、高频率特点	截至 2026 年 5 月 27 日可靠性验证阶段
风华高科	公司本部	是	已完成 2D-MIM、2D-MIS 及 3D-MIM 硅基电容的研制	新型硅基阻容感产品实现自主研发“零突破”
硕中科技	公司本部（封测服务）	是	提供集成电路先进封装与测试服务，硅电容是其中一项封测业务	已开展硅电容封测业务
苏纳光电	公司本部	否	于 2023 年底完成 8 吋中试线的建设。主要针对光模块和消费电子两个领域推出高速硅电容、高密度硅电容和集成无源器件（硅 IPD）三类产品	已成功打入光模块和消费电子领域，并取得头部客户的小批量订单
朗矽科技	公司本部	否	自主研发高容值硅电容产品，适配 1.6T 光模块高速低插损应用场景	已通过多家头部客户验证，预计将陆续批量出货
凌存科技	公司本部	否	利用 8 与 12 吋 CMOS 半导体后段工艺制造高性能硅电容器；UB 系列-0.5dB 带宽达 110GHz	UB 系列已在国内多家光模块、AI 芯片及高端 PCB 制造商处完成验证，并进入量产导入阶段
森丸电子	公司本部（IDM 模式）	否	具备 8 英寸晶圆级量产能力，推出高压、高密度、高频三大硅电容产品矩阵。高密度沟槽硅电容采用深硅刻蚀构建三维沟槽阵列，可直接嵌入芯片封装内部。高频硅电容基于 MIM 工艺平台，在毫米波及超高速数字场景中性能理想	多款产品已实现头部客户量产交付，累计交付数亿颗

数据来源：证券日报网，天极科技，证券日报公众号，财联社，新浪财经，宏达电子 2025 年年度报告，风华高科公众号，风华高科 2025 年 ESG 报告，iFinD，森丸电子，凌存科技官网，讯石光通讯网，苏纳光电官网，东吴证券研究所

4. 投资建议

随着 AI 算力基础设施持续扩张、高速光模块向 800G/1.6T 迭代以及 6G 通信技术逐步落地，硅电容作为高性能计算和高速互连场景中的关键增量器件，其产业化进程正加速推进。硅电容基于硅衬底和半导体工艺制造，相较于传统 MLCC，在精度、小型化及高频性能方面具有显著优势。当前全球市场主要由日本村田等海外厂商主导，国内供应链存在广阔的替代空间。建议关注以下核心环节的标的：

硅电容研发生产：火炬电子、鸿远电子、风华高科、宏达电子等。

先进封装配套：颀中科技等。

5. 风险提示

产业化进程不及预期风险。硅电容涉及深沟槽刻蚀等特殊工艺，量产良率提升与产能爬坡周期较长。若主要厂商研发、扩产进度滞后，将制约硅电容在 AI 芯片等高端场景的渗透节奏，影响行业整体产业化进程。

下游市场需求不及预期风险。硅电容核心增长引擎高度依赖 AI 服务器及高速光通信的大规模部署。若全球宏观经济增长放缓或大模型商业落地不及预期，云服务厂商资本开支将收缩，硅电容市场需求面临直接下滑风险。

客户验证与导入不及预期风险。硅电容与客户主芯片设计及封装方案深度绑定，验证流程极为严苛，导入周期长。若验证中发现偏差或客户临时变更设计，前期研发投入与时间成本将面临沉没风险，拖累营收兑现节奏。

行业竞争加剧风险。当前硅电容市场由日本村田等海外厂商主导，但高景气正吸引大量新玩家入局。若更多厂商突破技术壁垒并实现规模化量产，行业供给将显著增加。

免责声明

东吴证券股份有限公司经中国证券监督管理委员会批准,已具备证券投资咨询业务资格。

本研究报告仅供东吴证券股份有限公司(以下简称“本公司”)的客户使用。本公司不会因接收人收到本报告而视其为客户。在任何情况下,本报告中的信息或所表述的意见并不构成对任何人的投资建议,本公司及作者不对任何人因使用本报告中的内容所导致的任何后果负任何责任。任何形式的分享证券投资收益或者分担证券投资损失的书面或口头承诺均为无效。

在法律许可的情况下,东吴证券及其所属关联机构可能会持有报告中提到的公司所发行的证券并进行交易,还可能为这些公司提供投资银行服务或其他服务。

市场有风险,投资需谨慎。本报告是基于本公司分析师认为可靠且已公开的信息,本公司力求但不保证这些信息的准确性和完整性,也不保证文中观点或陈述不会发生任何变更,在不同时期,本公司可发出与本报告所载资料、意见及推测不一致的报告。

本报告的版权归本公司所有,未经书面许可,任何机构和个人不得以任何形式翻版、复制和发布。经授权刊载、转发本报告或者摘要的,应当注明出处为东吴证券研究所,并注明本报告发布人和发布日期,提示使用本报告的风险,且不得对本报告进行有悖原意的引用、删节和修改。未经授权或未按要求刊载、转发本报告的,应当承担相应的法律责任。本公司将保留向其追究法律责任的权利。

东吴证券投资评级标准

投资评级基于分析师对报告发布日后 6 至 12 个月内行业或公司回报潜力相对基准表现的预期(A 股市场基准为沪深 300 指数,香港市场基准为恒生指数,美国市场基准为标普 500 指数,新三板基准指数为三板成指(针对协议转让标的)或三板做市指数(针对做市转让标的),北交所基准指数为北证 50 指数),具体如下:

公司投资评级:

买入:预期未来 6 个月个股涨跌幅相对基准在 15%以上;

增持:预期未来 6 个月个股涨跌幅相对基准介于 5%与 15%之间;

中性:预期未来 6 个月个股涨跌幅相对基准介于-5%与 5%之间;

减持:预期未来 6 个月个股涨跌幅相对基准介于-15%与-5%之间;

卖出:预期未来 6 个月个股涨跌幅相对基准在-15%以下。

行业投资评级:

增持:预期未来 6 个月内,行业指数相对强于基准 5%以上;

中性:预期未来 6 个月内,行业指数相对基准-5%与 5%;

减持:预期未来 6 个月内,行业指数相对弱于基准 5%以上。

我们在此提醒您,不同证券研究机构采用不同的评级术语及评级标准。我们采用的是相对评级体系,表示投资的相对比重建议。投资者买入或者卖出证券的决定应当充分考虑自身特定状况,如具体投资目的、财务状况以及特定需求等,并完整理解和使用本报告内容,不应视本报告为做出投资决策的唯一因素。

东吴证券研究所

苏州工业园区星阳街 5 号

邮政编码: 215021

传真: (0512) 62938527

公司网址: <http://www.dwzq.com.cn>